

# ヒステリシス特性を有する 単一電子デバイスの研究

滝口 将志

電気通信大学大学院  
情報理工学研究科 先進理工学専攻  
博士(工学)の学位申請論文  
2014年3月

# ヒステリシス特性を有する 単一電子デバイスの研究

博士論文審査委員会

主査

水柿義直 教授

副査

島田宏 准教授

委員

野崎眞次 教授

委員

中村淳 教授

委員

小久保伸人 准教授

著作権所有者

滝口 将志

2014

# abstract

The objective of this dissertation is to improve the capability of hysteretic characteristics on the single-electron devices. This dissertation has described two results of numerical and experimental studies on single-electron devices. Firstly, a voltage-hysteretic Single-electron device is designed which works as a Schmitt trigger. The circuit consists of a single electron transistor and a capacitively-coupled array of small tunnel junctions. Under proper conditions, the proposed device is characterized by an advantage that the low level threshold voltage and high level threshold voltage are free from the influence of the dependency on the bias voltage. The capacitance parameters are determined analytically suitable for the single-electron Schmitt trigger. The numerical results demonstrate that the device operates as a Schmitt trigger and its characteristics agreed well with the analytical estimation. Moreover, numerical results of the stability of temperature are discussed. Secondly, magnetically-hysteretic single-electron devices which have merged of the “Spintronics” are investigated experimentally. The author analyzes correlation between the polarity of magnetoresistance ratios and the tunnel resistance in the ferromagnetic single-electron transistors with a superconductive island. The mechanism responsible for the positive magnetoresistance ratio was unknown in this device. Multiple ferromagnetic single-electron transistors with a superconductive island are fabricated. The tunnel resistances of each sample are varied by controlling of preparing oxidation condition. Measurement results are in good agreement with the prediction that the polarity of magnetoresistance ratios should be associated with the spin injection rate and the tunnel resistances. Furthermore, the measurement result of a sample indicates a prospect that the polarity of magnetoresistance can be controlled by the gate voltage in the proper range of bias voltage. This result shows a possibility of new application of single-electron devices.



## 概要

近年の微細加工技術の発展により、量子効果を利用した種々の電子デバイスが実現されている。特に数十 nm から数百 nm のサイズ領域では、マクロな効果とマイクロな効果の両方が現れる。このことから、このサイズの領域は「中間の」という意味を表す「メゾスコピック」領域と呼ばれている。メゾスコピック領域の電子デバイスは、物性面および工学的応用の観点から興味の対象となり、研究は今なお盛んに行われている。個々の電子が持つ電荷は「素電荷」と呼ばれる。素電荷の大きさは  $1.60 \times 10^{-19}$  C と非常に小さく、マクロ領域に生活する我々は個々の素電荷を意識することはない。ところがメゾスコピック領域では、この素電荷の作る静電エネルギーがデバイスの動作に影響を与えるようになる。素電荷を駆動源にして動作する電子デバイスが 1990 年代に多数考案された。これらは「単一電子デバイス」と呼ばれている。現在の電子デバイスの主流である Si を用いたトランジスタと比較して、単一電子デバイスは低消費電力かつ微細化が可能なデバイスとして期待される。

一方、微細加工技術の発展は、電子のスピンを利用する「スピントロニクス」の分野も発展させた。デバイスの動作原理に電子のスピンを利用したこのデバイスは、1988 年の巨大磁気抵抗効果の発見を発端として、急速に工学的応用・産業面での発達を見せた。今や、スピントロニクスの分野は我々の情報社会において欠かせない技術となっている。例えば、情報記憶装置であるハードディスクの読み取りヘッドとして製品化されている。磁気抵抗メモリも製品化の段階に入りつつある。これらを背景に、単一電子デバイスの電荷とスピントロニクスのスピンを併合させ、電荷とスピンが相互作用する新規な電子デバイスを創出する試みが行われている。これまでに、実験面から興味深い現象が多数報告されている。理論面からの解析も進められているが、実験から得られた特性を完全に説明するには至っていない。

本論文は、単一電子デバイスの高機能化をめざして、ヒステリシス特性を有する単一電子デバイスの数値計算および実験研究を行ったものである。単一電子トランジスタと呼ばれる、三端子のデバイスを研究対象とし、電圧にも磁場にもヒステリシスを伴った応答をする単一電子トランジスタの実現を目指したものである。第一に、電圧に対しヒステリシスを有するデバイスとしてシュミットトリガとして動作する単一電子デバイスの回路構成および静電容量パラメータの組み合わせを、新たに考案した。単一電子トランジスタのゲート電極部に改良を加えることによって、シュミットトリガ動作を実現した。具体的には、すでに提案されている単一電子トラップと単一電子入力離散化器とを組み合わせることで、ヒステリシス動作、および、しきい値電圧のバイアス電圧無依存化を図った。また、単一電子トランジスタをキャパシタンスに置き換えた等価回路を用いることで、ヒステリシス動作領域の解析が容易に行えることを見出し、容量パラメータの設計指針を明らかにした。数値計算により、設計した単一電子デバイスがシュミットトリガとして動作することを確認した。また、温度安定性を数値計算により検証した。さらに、アルミの微小トンネル接合を利用して入力部の一部を作製し、低温環境下にてその特性を測定したところ、ほぼ設計通りの特性が確認できた。第二に、磁場に対しヒステリシス特性を有する単一電子デバイスの特性を実験的に明らかにした。単一電子トランジスタのソース電極とドレイン電極を非磁性常伝導体から強磁性体に置き換え、さらに島電極を常伝導体から超伝導体に置き換えることにより、磁場に対してヒステリシス特性を有するデバイスを実現した。このデバイスを本論文では超伝導

島電極を有する強磁性単一電子トランジスタと呼ぶ。超伝導島電極を有する強磁性単一電子トランジスタでは、強磁性体電極から注入されたスピンの超伝導体に蓄積され、デバイスの磁気抵抗比が負になるという特異な振る舞いが、理論的に予測されている。これまで、理論予測同様に磁気抵抗比が負となる実験結果が報告されている一方、理論予測には従わず磁気抵抗比が正となる実験結果も報告されており、磁気抵抗比の極性を決める要因は不明であった。本論文では、磁気抵抗比の極性を決定する要因としてスピン注入効率に着目し、スピン注入効率を決定する要素の一つであるトンネル抵抗値の異なる超伝導島電極を有する強磁性単一電子トランジスタを複数作製した。その結果、スピン注入効率が高いデバイスは負の磁気抵抗比を、スピン注入効率が低いデバイスは正の磁気抵抗比を示すこと確認し、磁気抵抗比の極性を決定する要因はスピン注入効率であることを見出した。

# 目次

<b>第 1 章</b>	<b>序論</b>	<b>6</b>
1.1	本論文の背景	6
1.2	本論文の目的	7
1.3	本論文の構成	8
<b>第 2 章</b>	<b>原理</b>	<b>9</b>
2.1	クーロンブロッケイド現象	9
2.2	単一電子デバイス	15
2.2.1	単一電子トランジスタ	16
2.2.2	単一電子トラップ	21
2.2.3	単一電子疑似 CMOS インバータ	23
2.2.4	単一電子入力離散化器	24
2.3	トンネル磁気抵抗効果	26
2.3.1	磁気抵抗比	29
2.3.2	スピン注入およびスピン蓄積	33
2.3.3	スピン拡散長	35
2.4	クーロンブロッケイド現象を伴うトンネル磁気抵抗効果	37
2.4.1	磁気抵抗比の異常増大	38
2.4.2	磁気抵抗比の振動現象	40
2.5	超伝導現象を伴うトンネル磁気抵抗効果	43
2.5.1	強磁性体-超伝導体接合	45
2.5.2	超伝導制御による負の磁気抵抗比	48
2.6	クーロンブロッケイドおよび超伝導現象を伴うトンネル磁気抵抗効果	51
2.6.1	磁気抵抗比の極性と異常増大	51
<b>第 3 章</b>	<b>実験方法</b>	<b>53</b>
3.1	数値計算	53
3.1.1	単一電子デバイス・回路シミュレータ “SIMON”	53
3.1.2	静電容量抽出プログラム “FFTCAP”	55
3.2	素子の作製方法	57
3.2.1	電子線レジスト	57
3.2.2	電子ビーム露光装置	60
3.2.3	斜め蒸着およびリフトオフ	65
3.3	素子の評価方法	67
3.3.1	直流バイアスおよび測定回路	68
3.3.2	希釈冷凍機の構造と動作	72
3.3.3	外部磁場の印加	74

<b>第 4 章</b>	<b>ヒステリシス特性を有する単一電子デバイス</b>	<b>76</b>
4.1	電圧ヒステリシス特性を有する単一電子デバイスの提案 . . . . .	76
4.1.1	提案する単一電子シュミットトリガの回路構成 . . . . .	77
4.1.2	ヒステリシス特性の静電容量パラメータの設計方法 . . . . .	79
4.1.3	ヒステリシス特性に対するバイアス電圧依存性の数値計算結果 . . . . .	81
4.1.4	ヒステリシス特性に対する温度依存性の数値計算結果 . . . . .	83
4.1.5	単一電子入力離散化器の実験検証 . . . . .	84
4.2	磁場ヒステリシスを有する単一電子デバイスの特性調査 . . . . .	90
4.2.1	磁気抵抗比の温度依存性 . . . . .	98
4.2.2	磁気抵抗比の極性とトンネル抵抗値の相関 . . . . .	104
4.2.3	磁気抵抗比のバイアス電圧依存性 . . . . .	108
4.2.4	外部磁場による影響の考察 . . . . .	110
<b>第 5 章</b>	<b>総括</b>	<b>112</b>
	<b>謝辞</b>	<b>114</b>
	<b>付録</b>	<b>115</b>
A	SIMON の入力ファイル . . . . .	115
B	素子の作製条件 . . . . .	117
C	単一電子シュミットトリガのクーロンブロッケイド条件 . . . . .	119
D	FM-NM-FM SET の磁気抵抗効果の検証実験 . . . . .	122
	<b>参考文献</b>	<b>126</b>
	<b>発表実績</b>	<b>131</b>
	<b>受賞</b>	<b>133</b>

# 第1章 序論

## 1.1 本論文の背景

近年の微細加工技術の発展により、量子効果が表れる電子デバイスが実験的に確認できるようになってきた。特にサブミクロンオーダーのサイズを持つデバイスの領域は、マクロな効果とミクロな効果の両方が現れることから「中間の」という意味を持つメゾスコピック領域と呼ばれている。物性面、工学的応用から興味の対象となり、メゾスコピック領域の研究は今なお盛んに行われている。電子一つの持つ電荷は「素電荷」と呼ばれ、その電荷量の大きさは高々 $1.60 \times 10^{-19}$ クーロンと非常に小さく、我々はこの静電荷を直接感じることはできない。しかしメゾスコピックの領域では、この素電荷の作る静電エネルギーがデバイスの動作に影響を与えるようになる。素電荷を駆動源にして動作する電子デバイスが1990年代に多数考案された。これらは「単一電子デバイス」と呼ばれている。現在電子デバイスで主要となっているSiを用いたトランジスタと比較して、単一電子デバイスは低消費電力かつ微細化が可能なデバイスであるため、実用化に向けた研究が行われている。

微細加工技術の発展は、電子のスピンを利用する「スピントロニクス」の分野も大いに進歩させた。デバイスの動作原理に電子のスピンを利用したこのデバイスは、1988年の巨大磁気抵抗効果の発見を発端に、急速に工学的応用・産業面での発達を見せ、今や情報記憶装置であるハードディスクの読み取りヘッド等に実用化され、磁気抵抗メモリ (magnetoresistive random access memory : MRAM) も実用化の段階に入りつつある。スピントロニクスの分野は我々の情報社会において欠かせない技術となっている。半世紀以上に渡る電子デバイスの微細化のトレンドから、単一電子デバイスと、スピントロニクスとを併合させ、新規な電子デバイスを創出する試みが行われている。電荷と磁荷が複雑に絡みあったこれらのデバイスは、実験面から興味深い現象が多数報告されている。また理論面からの解析も進められているが、特性を完全に説明できてはおらず、理論面からの解明が切望されている。

## 1.2 本論文の目的

本論文は、単一電子デバイスのさらなる高機能化をめざし、ヒステリシス特性を有する単一電子デバイスにの特性を研究することを目的とする。第一に、電圧に対しヒステリシスを有する新規な回路構成を提案し、設計指針と動作検証を目的とする。第二に、単一電子デバイスとスピントロニクスとを融合させた、超伝導島電極を有する強磁性単一電子デバイスについて実験的に調査した。このデバイスは磁場に対してヒステリシスを持つ。従来解明が不十分であった、磁気抵抗比の特性を実験的に明らかにすることを目的とする。

### 1.3 本論文の構成

本論文の構成は以下のとおりである。

2章では、単一電子デバイスの動作原理を解説し、単一電子デバイスの動作に必要な条件について述べる。そして従来考案されてきた単一電子デバイスの例として、単一電子トランジスタ、単一電子トラップ、単一電子疑似 CMOS、単一電子入力離散化器の回路構成と特性を説明する。これらは本研究で提案する入力電圧に対しヒステリシスをもつ単一電子デバイスの回路構成、および比較対称の回路である。本章ではさらにスピントロニクス分野において、重要な特性であるトンネル磁気抵抗効果の原理について述べる。単一電子デバイスとスピントロニクスを融合させた、トンネル磁気抵抗効果を有する強磁性単一電子デバイスの特性を説明する。

3章では、本論文で提案する単一電子デバイスの実験方法を説明する。まず、数値計算に用いた単一電子デバイスのシミュレータ“SIMON” (SIMulation Of Nano-structures) について述べる。次に、単一電子デバイスの作製方法である電子ビームリソグラフィと斜め蒸着法を説明する。続いて単一電子デバイスに適する微小信号の測定方法について述べる。そして単一電子デバイスを測定に必要とされる、極低温への素子の冷却方法および、外部磁場印加の方法を説明する。

4章では、まず本論文で提案する、電圧に対しヒステリシス特性を有すると単一電子デバイスの回路構成の説明を行い、従来考案されていた回路構成のデバイスとの比較を行う。考案したヒステリシス動作範囲の解析が簡単に実施できる等価回路について説明し、等価回路を用いてシュミットトリガとして動作する容量パラメータの設計指針を明らかにする。数値計算によりバイアス電圧依存性、温度安定性を解析し、その結果と考察を述べる。また、アルミの微小トンネル接合を利用して入力部の一部を実験的に作製し、低温環境下での特性評価を行った。その結果について述べる。

本章ではさらに、磁場に対してヒステリシス特性を有する単一電子デバイスの実験的手法による特性の調査結果について述べる。調査した素子は、超伝導島電極を有する強磁性単一電子トランジスタである。作製した素子の測定結果について述べ、磁気抵抗比の温度依存性、スピン注入効率と磁気抵抗比の極性の相関の考察について述べる。

5章では、本研究の結論と今後の課題について述べる。

## 第2章 原理

### 2.1 クーロンブロッケイド現象

単一電子デバイスは「クーロンブロッケイド現象」を利用した電子デバイスである [1]。クーロンブロッケイド現象を誤解を恐れずに一言で説明すると「(直流) 電圧を印加しても電流が流れない」現象である。電圧をかけても電流が流れないこと自体は、絶縁体に対して電圧をかけたは当然のことであるし、例えばノーマリーオフ型の MOS-FET で、チャンネルが形成されていない状態など、半導体や半導体デバイスでも一般的に起こる現象である。それらとクーロンブロッケイドが決定的に異なるのは、電子1つが持っている反発力(クーロン力)で、電流が抑制されている点である。我々が日常的に目にする一般的な電気回路や電子回路では、そこを流れる電子1つの挙動は、まったくと言っていいほど問題にならない。それでは、どのような構造にすればクーロンブロッケイド現象により、電子1つの持つ電荷量がデバイスとしての作用を起こすのか。ここでは、クーロンブロッケイド現象をもたらす基本構造である、「微小トンネル接合」の解説と、微小トンネル接合におけるクーロンブロッケイドの出現条件について説明する。

図 2.1 のように、導体 1 と導体 2 の間に (厚い) 絶縁体を挟むと、1 と 2 の両端に外部から直流バイアス電圧を印加しても、導体 1 から 2 へ (あるいは導体 2 から 1 へ) 電子は移動できず、直流電流は流れない。しかし量子力学の観点から考えると、導体 1 と導体 2 の電子の波動関数は外部にしみだし、重なりあっている。従って電流は導体 1 から導体 2 へ流れうる。一般的な電子回路や電気回路で取り扱う電流のオーダーにおいて、直流電流による電子の移動が起こらないように見えるのは、「導体 1 から 2 へ電子が移動する確率がけた違いに小さいから」ということになる。

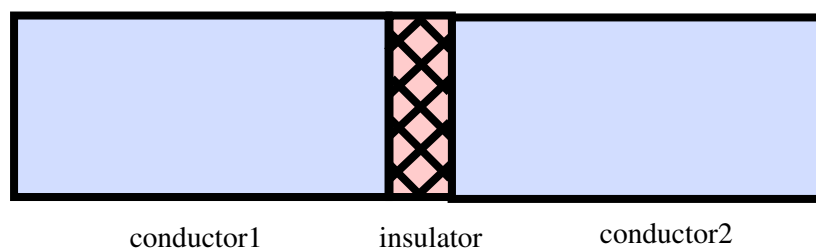


図 2.1: 導体に絶縁体を挟んだ構造の模式図。電流は流れない。

ここで、絶縁体の厚さを薄くし導体 1 と導体 2 の電子の波動関数の重なりが大きくなるようにする。典型的な絶縁体の幅は数 nm 程度である (図 2.2)。ここまでの薄さにすると、障壁を超えるようなエネルギーを与えずとも、電子が導体 1 から導体 2 へ移動し、その単位時間である電流が、有限の値として見えてくる。電子が絶縁体をあたかもすり抜けて移動するように見えるため、この現象はトンネル効果と呼ばれている。導体 1 から導体 2 へ電子がトンネル効果によって輸送され、電流 (トンネル電流) が流れるようになった。「導体-絶縁体-導体」の接合構造は、トンネル接合と呼ばれている。トンネル電流は電子の黄金則から導くことができるが、直流バイアス電圧  $V$  が小さいとき、遷移確率は定数とみなすことができる [2]。そこで定数係数を  $D$  と定義してまとめると、トンネル電流  $I_{\text{tn}}$  は以下の式 (2.1) で近似でき、Ohmic な特性を示すことが知られている



( $I_{nn}$  は、導体 1, 2 がそれぞれ常伝導、常伝導であることを意味する)。

$$I_{nn} = D \int_{-\infty}^{\infty} N_1 N_2 [f(E - eV/2) - f(E + eV/2)] dE \quad (2.1)$$

ここで、 $N_1, N_2$  は規格化した導体 1, 2 の状態密度、 $f(E)$  はフェルミ分布関数である。今、トンネルしている電子一つ一つに着目すると、導体 1 から導体 2 に電子がトンネルしたときに、電荷は電子一つが持つ電気素量  $-e$  だけ変化するので、電子一つが作り出す静電エネルギー  $E_c$  は、

$$E_c = \frac{e^2}{2C} \quad (2.2)$$

となる。ここで  $C$  は、系の持つ静電容量である。2.2 は、 $C$  が小さいほど、静電エネルギーが大きくなることを示している。電子の移動に伴い、絶縁体の左右両端のポテンシャルエネルギーを考えると、導体 1 よりも導体 2 のポテンシャルエネルギーが  $e^2/2C$  だけ高くなることになる。次の電子がトンネルするためには、このポテンシャルエネルギーより高いエネルギーを持たなければならない。この電子のトンネルが抑制される効果がクーロンブロッケイドである [1]。

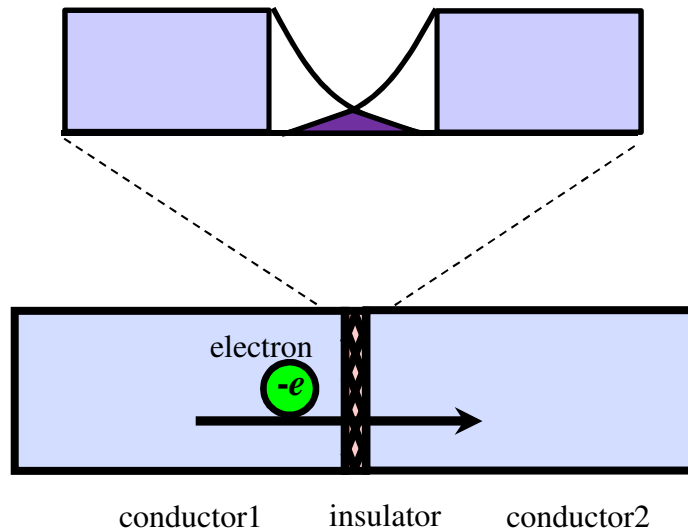


図 2.2: トンネル接合の模式図。トンネル現象により絶縁体を介して電流が流れる。拡大図は電子の波動関数が反対側の電極へしみだしていることを示している。

図 2.3 に微小トンネル接合におけるクーロンブロッケイドの概念図を示した。絶縁体の近傍に電荷の蓄積があるとき次のトンネルが禁止されることを示している。図 2.4 は電極 1, 2 のに蓄積された電荷量  $Q$  とポテンシャルエネルギーに対し、トンネル過程の禁止 (×印) を示したものである。微小トンネル接合両端のポテンシャルエネルギー差が  $e^2/2C$  に達しないときや、トンネル過程でエネルギーが増加する方向の電子のトンネルが禁止される。この現象がクーロンブロッケイドである。また、クーロンブロッケイドが解けて、電子一つのトンネル過程が発生すると電荷量  $Q$  は、 $e$  だけ減少することがわかる。

多くの単一電子デバイスは、微小トンネル接合とキャパシタの組み合わせで構成される。単一電子デバイスの等価回路図を説明する際、本論文では微小トンネル接合を表す回路記号に、図 2.5 のような Saclay 表記法を用いた [3]。微小トンネル接合に図 2.6 のようにバイアス電圧を印加するとき、クーロンブロッケイドが出現するときは、クーロンブロッケイド領域内ではキャパシタ  $C_j$  として働き、クーロンブロッケイド領域外ではトンネル抵抗  $R_j$  の、Ohmic な特性を持つことを意味する。

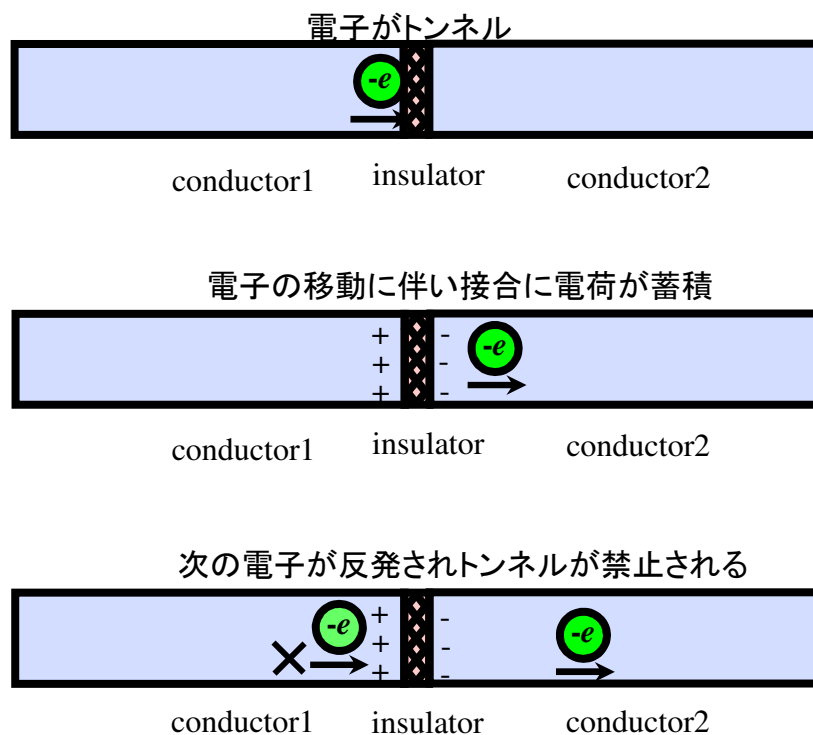


図 2.3: 微小トンネル接合の模式図。1つの電子の電荷が次の電子のトンネルを抑制

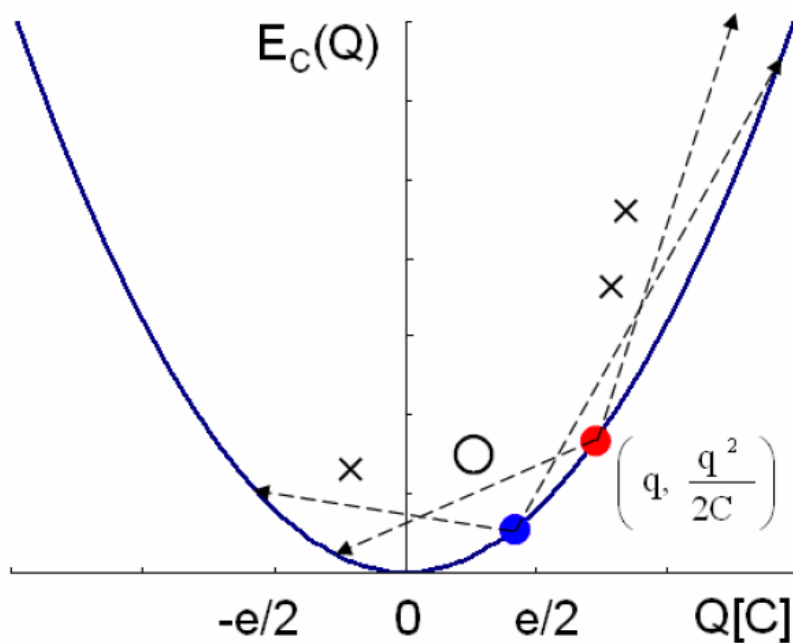


図 2.4: 電極 1, 2 のに蓄積された電荷量  $Q$  に対し、トンネル過程の禁止 (×印) を示す。×印で示したトンネルは抑制され、クーロンブロッケイドとなる。

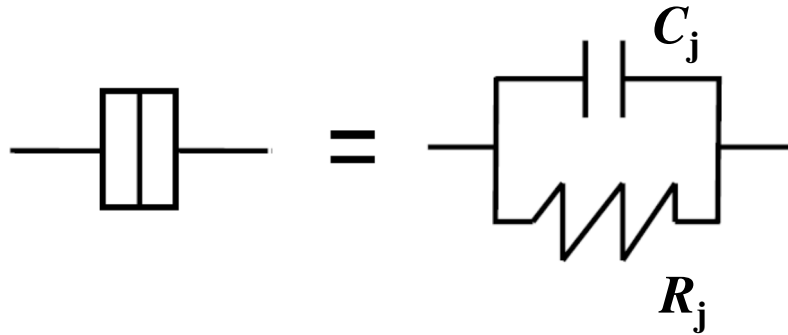


図 2.5: 微小トンネル接合の Saclay 表記法とその等価回路図。容量  $C_j$  と抵抗  $R_j$  を持つトンネル接合であることを意味する。

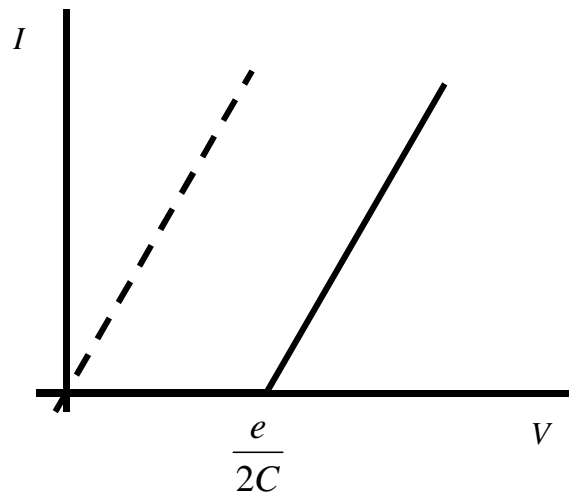


図 2.6: 理想的なクーロンブロッケイドの IV 特性 (実線)。点線はクーロンブロッケイドが出現していないときで、Ohmic な特性を示す。

一方、実験的にクーロンブロッケイドを観測するためには、以下の条件が必要となる [4]。

$$E_c > k_B T \quad (2.3)$$

$$R_j > \frac{h}{e^2} = R_Q \quad (2.4)$$

$$\text{Re}[Z(\omega)] > R_j \quad (2.5)$$

ここで式 (2.3) は環境温度による影響である。環境温度によって熱エネルギーを得た電子は、帯電エネルギーを超えてトンネルしてしまう。これを防ぐためには、環境温度に対し帯電エネルギーを十分大きくしなければならない。実験研究にて作製されるような、接合面積が  $100 \text{ nm} \times 100 \text{ nm}$  のような比較的大きいサイズの微小トンネル接合は、 $E_C$  は室温下での  $k_B T = 26 \text{ meV}$  に比べて小さく、クーロンブロッケイドの観測ができない。そこで、希釈冷凍機などの冷却装置を用いて  $T$  を数  $10 \text{ mK}$  程度まで下げ、式 (2.3) を満足させる方法がとられる。

式 (2.4) の  $R_Q$  は、量子抵抗あるいはフォン・クリッツィング定数と呼ばれる。これは量子ホール素子の量子化された抵抗値などでしばしばみられる物理量で、 $25.8 \text{ k}\Omega$  の値を持つ。不確定性原理に基づく時間揺らぎから、クーロンブロッケイドの出現に要求される条件である。しかし、実は理論的に明確な証明はなされていない。定性的には、1つ1つの電子がトンネルに一定時間の時間をかけないと、トンネル過程によって現れた電荷はただちに失われ、次にトンネルしようとする電子を電氣的に反発せず、トンネルを抑制できないという解釈ができる。実験的にも、トンネル抵抗値  $R_j$  がこれより大きな値を持たないとクーロンブロッケイドが弱められてしまうことが知られている。

式 (2.4) は、クーロンブロッケイドに対する電磁場環境の問題として知られている。左辺  $\text{Re}[Z(\omega)]$  は、微小トンネル接合近傍の環境インピーダンスの実部である。実験系においては、図 2.7 の導体 1 および導体 2 は、通常外部電極や電源と接続されているから浮遊容量は通常  $\text{pF}$  程度と、トンネル接合の持つ静電容量 (例えば数  $100 \text{ aF}$  のオーダー) に対し非常に大きな値を持つ。これが電荷供給源となり、トンネルによる電子の電荷変動をただちに補償してしまうため、クーロンブロッケイドの出現が抑制される。したがってトンネル抵抗値より、環境インピーダンスの実部  $\text{Re}[Z(\omega)]$  が十分大きくなければならない。解決方法として、接合両端の直近に大きなインピーダンスを設ける方法が知られている。ただし、微小トンネル接合の近傍に高抵抗素子を配置するのは実験的には容易ではない。あるいは図 2.8(a) のようにトンネル接合の直列接続にするか、または図 2.8(b) のようにキャパシタの直列接続にする。これによって、島電極 (island) と呼ばれる孤立した電極構造を形成し、外部電磁界環境とは独立した系を形成する方法がとられる。島電極を有する構造は、微小トンネル接合のデバイスのうち、多重接合系と呼ばれている [4]。

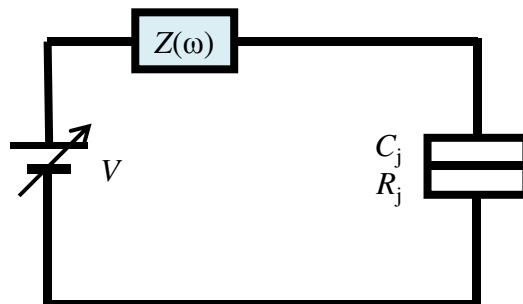


図 2.7: クーロンブロッケイドの電磁界環境問題。  $\text{Re}[Z(\omega)]$  を下げる要因として、実験系ではしばしばリード電極の浮遊容量が問題となる。

多重接合系において、クーロンブロッケイドが出現しており、かつクーロンブロッケイド領域

内にバイアスを印加しても、有限の直流電流が流れる現象が知られている。この現象の主要因はコトンネリング (Macroscopic Quantum Tunneling または高次トンネリング) と呼ばれている [1]。コトンネリングとは、クーロンブロッケード現象が現れている二つ以上の微小トンネル接合を、電子が同時にトンネルすることをいう。これは、微小トンネル接合一つ一つのトンネルがエネルギー的に禁止されていても、複数の微小トンネル接合のトンネル過程で、エネルギー収支がプラスになる場合、その経路によるコヒーレントなトンネル確率がわずかに存在するからである。コトンネリングはさらに、非弾性的、弾性的な過程の 2 種類が存在することが知られている。コトンネリングの特徴をまとめると、

- 絶対零度でも存在する。
- 温度を上げるとトンネル確率が増大する。
- 同時にトンネルしなければならないトンネル接合の数が一つ増えると、トンネル確率は接合数に応じて指数関数的に小さくなる。

コトンネリング電流は漏れ電流であるから、単一電子デバイスの応用を考える上で、その用途によってはコトンネリングが動作限界の要因になりうる。コトンネリングを原理的にゼロにすることはできないが、微小トンネル接合の直列数を多くすることで、コトンネリング確率を減らす対策を講じることができる。

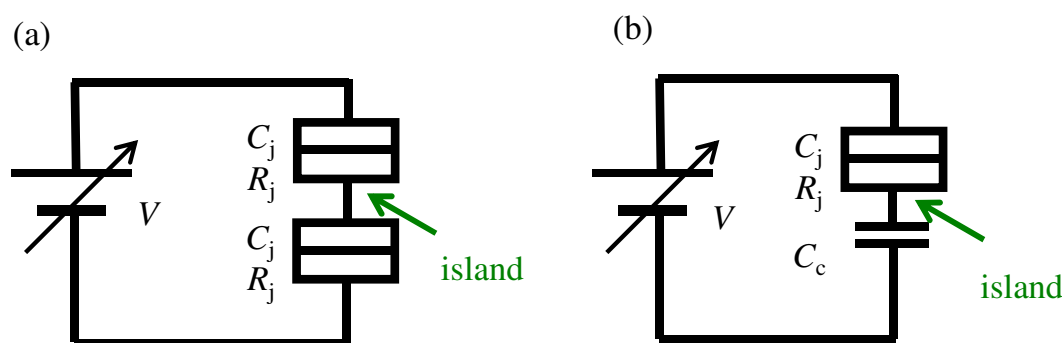


図 2.8: 多重トンネル接合系の等価回路図。微小トンネル接合 (a) やキャパシタ (b) を用いて孤立した島電極 (island) を設けると、電磁界環境問題の式 (2.5) が解決できる。

## 2.2 単一電子デバイス

2.1 節で述べたクーロンブロッケイドが出現する要件が満たされ、さらにクーロンブロッケイドを意図的に発生・抑制することができれば、トンネル電流の制御が可能となる。すなわち、電子1つの電荷量に基づく電子デバイスとなりうる。単一電子デバイスは、微小トンネル接合と静電容量とを基本素子とし、これらの組み合わせによって構成される。特定の機能を持った電子デバイスとして、すでに多くの単一電子デバイスが考案されている。微小トンネル接合が2接合の単一電子トランジスタ [5] および単一電子トラップ [1]、4接合の単一電子疑似 CMOS インバータ [6]、そして1接合の単一電子入力離散化器 [7] は、本論文で新たに提案するシュミットトリガの説明をする上で重要である。この節ではこれらの単一電子デバイスの回路構成および動作原理を述べることとする。

## 2.2.1 単一電子トランジスタ

単一電子トランジスタ (Single Electron Transistor: SET) は、3 端子の単一電子デバイスである [5]。単一電子の能動素子うち、リソグラフィを用いた実験系によってもっとも初期に報告されている。半導体で構成される電子デバイスの、MOS-FET (metal-oxide-semiconductor field-effect transistor) と動作が類似する点から、トランジスタの名前が冠されている。

SET のソースドレイン間に一定バイアス電圧を印加し、かつゲート電圧を変化させることによって、ソースドレイン間の電流を制御できる。応用として電流スイッチ素子が考えられる。また MOS-FET とは異なり、ゲート電圧に対して周期的に抵抗値が変化することから、入力信号に対して周期動作が必要とされる回路応用に利点がある。多値論理回路や、フラッシュ型 AD 変換器 [9, 10] 等への応用も考えられる。ゲート容量を大きくした場合は高感度な電荷計としての応用が [11]、電流が流れる状態を 0、流れない状態を 1 へ対応させれば、デジタル回路への応用も考えられる。いずれも低消費電力であり、かつ素子スケールの小ささから高集積が見込まれるため、将来の電子デバイスとして期待されている。

図 2.9 に SET の構造を、図 2.10 に SET の等価回路図を示した。SET の構造は、図 2.9 のように 2 つの微小トンネル接合を持ち、微小トンネル接合によって外部電極から孤立した 1 つの島電極、島電極と容量結合するゲート電極を有する。なお、島電極とゲート電極とを高抵抗で結合する型も存在する。図 2.10 にてソースドレイン間電圧 (バイアス電圧) を対称に  $-V_{ds}/2$ ,  $+V_{ds}/2$  でバイアスしている。これは後に詳しく述べるが、島電極の電位がグラウンドと同電位になるようにし、クーロンブロッケイド領域の形状をゲート電圧周期に対し対称にするための工夫である。

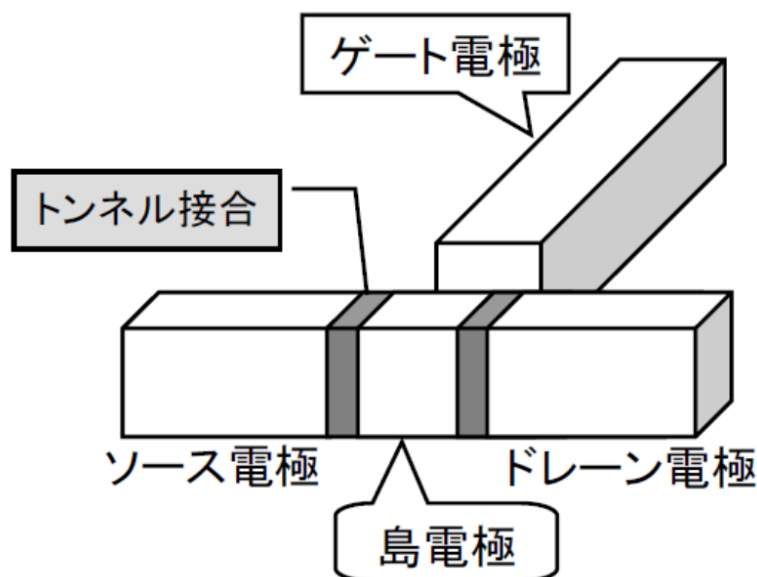


図 2.9: 単一電子トランジスタ (SET) の構造模式図

SET はゲート電圧、ソースドレイン電圧それぞれに対してクーロンブロッケイド領域を有する。ソースドレイン電圧とゲート電圧の関数として、クーロンブロッケイドの領域は解析的に導出することができることが知られている [8]。以下に、クーロンブロッケイド領域の境界条件式の導出の手順を示す。環境温度は  $E_C/k_B$  と比べて十分低いと仮定している。

図 2.11 に示すように、リード電極間にバイアス電圧  $V_{ds}$ 、ゲート電極にゲート電圧  $V_g$  を印加する。2 つの微小トンネル接合のトンネル抵抗をそれぞれ  $R_1$ ,  $R_2$  とし、微小トンネル接合に蓄えられる電荷を  $Q_1$ ,  $Q_2$ 、微小トンネル接合の等価キャパシタを  $C_1$ ,  $C_2$ 、島電極とゲート電極との静電

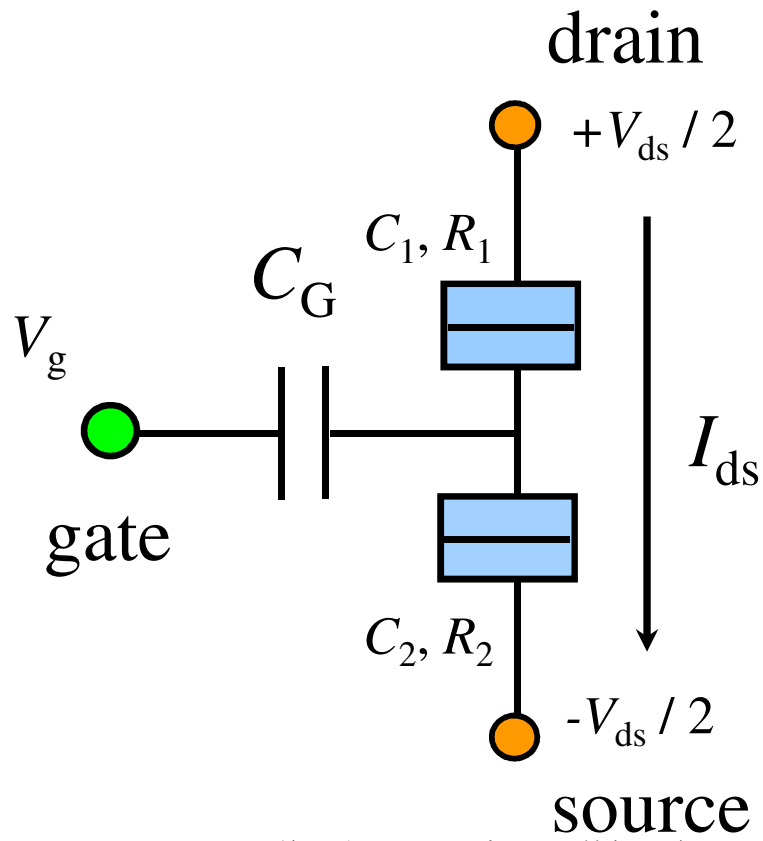


図 2.10: 単一電子トランジスタの等価回路図

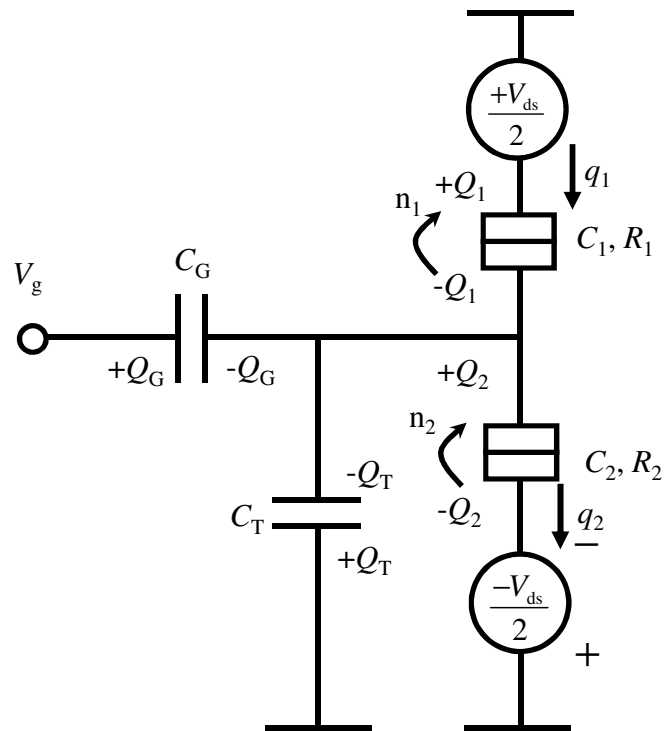


図 2.11: SET の各パラメータの定義。



容量を  $C_G$ 、蓄えられる電荷を  $Q_G$ 、島電極の自己容量を  $C_T$ 、蓄えられる電荷を  $Q_T$  とする。さらに、島電極の全電荷がゼロである始状態から、現在までに微小トンネル接合 1, 2 をトンネルした電子数を、 $n_1, n_2$  とする。 $n_1, n_2$  のトンネル方向は図 2.11 に示すように、 $n_1$  を島電極から電源側にトンネルした電子、 $n_2$  を電源側から島電極にトンネルした電子とする。島電極の余剰電子数  $n$  は、 $n = n_2 - n_1$  となる。この SET における全系の自由エネルギーは、

$$f(n_1, n_2) = \frac{Q_1^2}{2C_1} + \frac{Q_2^2}{2C_2} + \frac{Q_G^2}{2C_G} + \frac{Q_T^2}{2C_T} - q_1 V_{ds} - q_2 V_{ds} - Q_g V_g \quad (2.6)$$

で表される。第 1 項から第 4 項はキャパシタの持つ静電エネルギー、第 5, 6 項はバイアス電源が系になした仕事、第 7 項はゲート電源が系になした仕事である。また、キルヒホッフの第二法則から、各電荷間には以下の式 (2.7-2.12) の関係が成り立つ。

$$\frac{Q_G}{C_G} - \frac{Q_1}{C_1} = \frac{V_{ds}}{2} - V_g \quad (2.7)$$

$$\frac{Q_1}{C_1} + \frac{Q_2}{C_2} = 0 \quad (2.8)$$

$$-\frac{Q_2}{C_2} - \frac{Q_T}{C_T} = \frac{V_{ds}}{2} \quad (2.9)$$

$$-Q_1 + Q_2 - Q_G - Q_T = e(n_1 - n_2) \quad (2.10)$$

$$q_1 = en_1 + Q_1 \quad (2.11)$$

$$q_2 = en_2 + Q_2 \quad (2.12)$$

これらを、 $Q_1, Q_2, Q_G, Q_T, q_1, q_2$  について解いた結果を式 (2.6) に代入すると

$$f(n_1, n_2) = \frac{e(n_1 - n_2)}{C_\Sigma} C_G V_g - \frac{e(n_1 + n_2)}{2C_\Sigma} (2C_1 + 2C_2 + C_G + C_T) V_{ds} - \frac{[e(n_1 - n_2)]^2}{2C_\Sigma} \quad (2.13)$$

ここで、 $C_\Sigma = C_1 + C_2 + C_G + C_T$  は島電極からみた全容量である。ただし、 $n_1, n_2$  に依存しない項は省略してある。

次にクーロンブロッケイドが働くための条件を考える。微小トンネル接合 1 でクーロンブロッケイドが働いてトンネリングが禁止されるには、 $n_1$  から  $n_1 \pm 1$  なる変化に対して、自由エネルギーが増加しなければならない。したがって

$$f(n_1 \pm 1, n_2) > f(n_1, n_2) \quad (2.14)$$

から、

$$\frac{1}{C_2 + (C_G + C_T)/2} \left( Q_0 - \frac{e}{2} \right) < V_{ds} < \frac{1}{C_2 + (C_G + C_T)/2} \left( Q_0 + \frac{e}{2} \right) \quad (2.15)$$

となる。ここで  $Q_0 = C_G V_g + e(n_1 - n_2)$  は島電極の初期電荷である。同様に、微小トンネル接合 2 におけるクーロンブロッケイドによってトンネリングが禁止される条件は、

$$f(n_1, n_2 \pm 1) > f(n_1, n_2) \quad (2.16)$$

から、

$$\frac{1}{C_1 + (C_G + C_T)/2} \left( Q_0 - \frac{e}{2} \right) < V_{ds} < \frac{1}{C_1 + (C_G + C_T)/2} \left( Q_0 + \frac{e}{2} \right) \quad (2.17)$$

となる。接合 1 と接合 2 の両方でクーロンブロッケイドが働くのは、式 (2.15)、式 (2.17) の不等式が満足される領域となる。図 2.12 は、横軸に  $V_g$  を、縦軸に  $V_{ds}$  をとり、クーロンブロッケイド

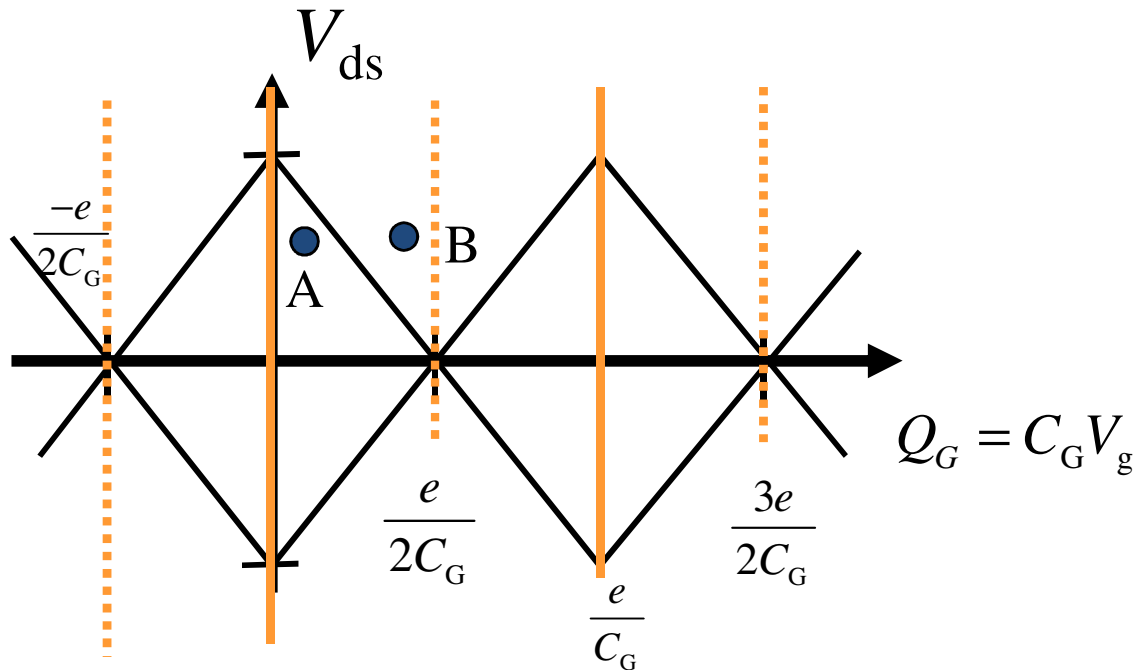


図 2.12: SET のクーロンダイヤモンド。  $V_{ds}$  および  $V_{ds}$  に対し、菱形の内側にて、クーロンブロッケイドが働きトンネル電流が抑制される。  $V_{ds}$  軸に対し水平方向に並んだ実線と点線のバイアスラインは、それぞれクーロンブロッケイドが最大となる SET-OFF、クーロンブロッケイドが表れない SET-ON を示す。

領域を図示した結果である。  $V_g$  に対し、ひし形のクーロンブロッケイドが連続的に並んでいることから、クーロンダイヤモンドと呼ばれる。

図 2.12 において、バイアス点 A はクーロンブロッケイドが働いて電流  $I_{ds}$  が流れない。この動作領域において、クーロンブロッケイドが最大となる状態を SET-OFF 状態と呼ぶことにする。また、バイアス点 B は接合 2 のクーロンブロッケイド領域外になり、電子が中央の島電極にトンネル ( $n_2 \rightarrow n_2 + 1$ ) し、  $f(n_1, n_2 + 1) > f(n_1 + 1, n_2 + 1)$  となることで、微小トンネル接合 1 のクーロンブロッケイドも解けて電流  $I_{ds}$  が流れる。このように、どちらかの接合のクーロンブロッケイド領域外になり、  $I_{ds}$  が流れる。この動作領域においてクーロンブロッケイド領域が最小となる状態を SET-ON 状態と呼ぶこととする。図 2.12 において、  $V_{ds}$  を固定し、  $V_g$  を変化させたときの電流特性 ( $I-V_g$  特性) を図 2.14(a) に示す。島電極の荷電状態を  $\pm e$  だけ変化させるのに、必要なエネルギーである  $e/C_G$  の供給がない低温ではソースドレイン間の電子の移動が制限される。したがって、ゲート電圧を加えて島電極の静電ポテンシャルエネルギーを徐々に下げると、島電極の安定な荷電状態は 0 から  $-e$ 、  $-2e$  と順次変化する。この荷電状態の変化する境界では 2 つの荷電状態の静電エネルギーが一致し、このときに限りソースドレイン間に電流が流れる。

この SET のゲート電圧に対する周期動作の理解を助けるため、量子ドットの要領で図 2.13 に、SET の簡略化したエネルギーバンドダイアグラムを示す。ただしこの描像は、ソースドレイン電圧の応答を正確に表現していない点に注意したい。また、島電極のサイズは、量子効果が表れるような量子ドットのサイズ ( $\leq 1$  nm) よりも十分大きいことを仮定している [1]。図 2.13 において、電子の持つ静電エネルギーにより島電極の荷電状態が量子化されている。ソースドレイン電圧  $V_{ds}$  を固定 (ただし  $E_C/e$  より小さい値) する。島電極のエネルギー準位と左右の電極のエネルギー準位と一致しないとき、トンネルが禁止される (クーロンブロッケイド)。ゲート電圧を印加し、島

のエネルギー準位がソースの準位と一致すると電子のトンネルが起こり、電子はドレインに到達する。さらにゲート電圧を増加させると、島電極の余剰電荷数が1つずつ増えてゆく。

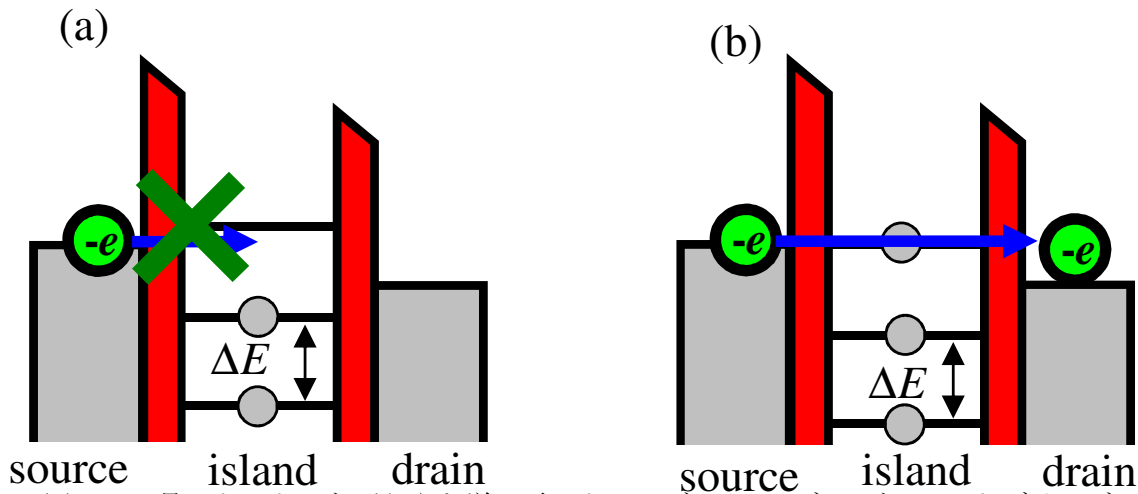


図 2.13: 量子ドットになぞらえた単一電子トランジスタのエネルギーバンドダイヤグラム。島電極内の電荷状態が量子化されている。ただし、 $\leq 1 \text{ nm}$  スケールに見られる量子ドットの量子準位ではない。(a) 電子のトンネルが禁止される (クーロンブロッケイド) のときのエネルギー状態 (b) 電子のトンネルが可能なときのエネルギー状態

このようにして SET が  $V_g$  に対し ON, OFF を周期的に繰り返す特性が観測できる。この特性はクーロン振動と呼ばれている。ON, OFF の1周期に対応するゲート電圧周期  $V_{gp}$  は、

$$V_{gp} = \frac{e}{C_G} \quad (2.18)$$

また、図 2.14(b) に SET-ON 状態と SET-OFF 状態の  $I-V$  特性を示す。この図からも、クーロンブロッケイドによる電流抑制が現れる範囲の  $V_{ds}$  において、 $V_g$  を調整することで SET は SET-ON, SET-OFF の状態をとることが分かる。

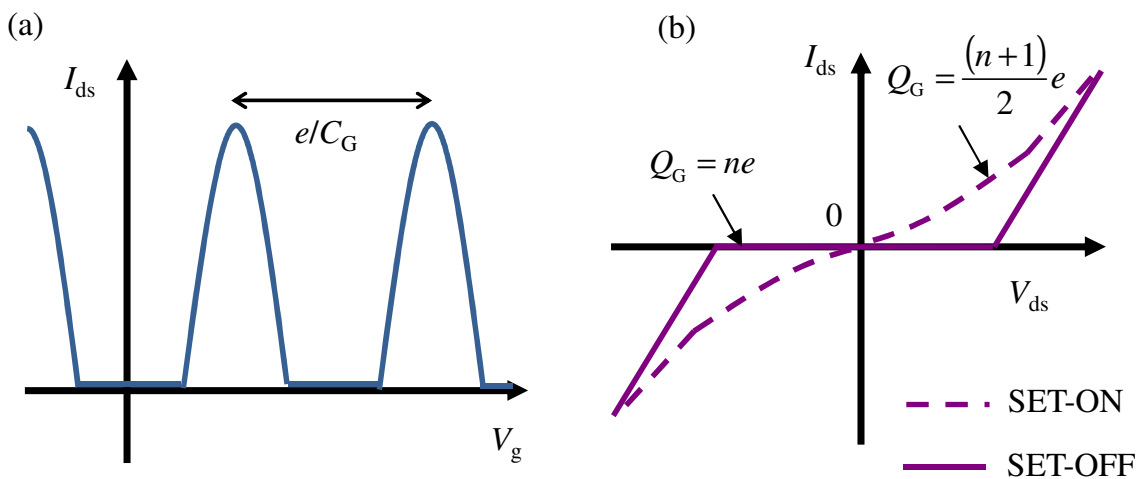


図 2.14:  $I - V_g$  特性 (a) と  $I - V$  特性 (b)。

### 2.2.2 単一電子トラップ

単一電子トラップ (Single Electron Trap: SETrap)[1] は 2 端子の単一電子デバイスで、歴史的には単一電子ターンスタイル [12] とほぼ同時期に考案された。クーロンブロッケイド現象によって、島電極に電子 (または正孔) を捕獲する特性を有することから、トラップと呼ばれている。図 2.15(a) に、SETrap の等価回路図を示す。2 つの微小トンネル接合が直列に接続され、電極の片方は電源に、もう一方は静電容量と接続されている。また、捕獲した電荷が、温度やコトネリングの影響で意図せず脱出してしまふ。これらから守るため、2.15(b) に示すような、微小トンネル接合が 2 つ以上直列に接続された、多重接合 SETrap も提案されている。基本的な動作である島電極への電子の捕獲の仕組みは、2.15(a) の 2 重トンネル接合と同一である。

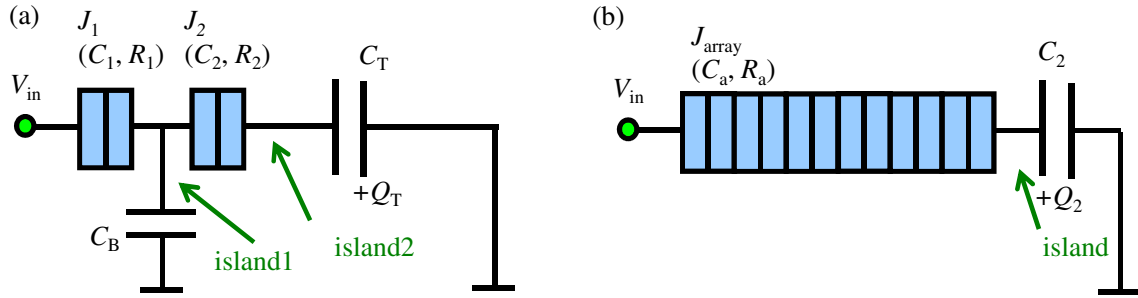


図 2.15: 単一電子トラップ (SETrap) の等価回路図。(a) 直列 2 接合。微小トンネル接合の数が最小の系 (b) 多重接合の単一電子トラップ。コトネリングや温度揺らぎによる捕捉した電子の放出を防ぐことを目的としている。

ここで 2.15(a) の島電極 2 に電荷を捕捉することを考える。図 2.16 に、SETrap の  $V_{in}$  に対する島電極 2 の余剰電荷数  $n$  の特性を示した。横軸は入力電圧  $V_{in}$ 、縦軸は島電極の余剰電荷数を表しており、島電極への電子の捕獲・放出特性を示している。ここで、島電極 1 の余剰電荷の状態が  $(n = 0)$  から  $(n = 1)$  へ変化する閾電圧を  $V_1$  とおき、 $(n = 1)$  から  $(n = 0)$  へ変化する閾電圧を  $V_2$  とおく。島電極 2 から  $V_{in}$  へ、電子がトンネル効果で到達するには、まず島電極 1 の電子が電源  $V_{in}$  へ接合  $J_1$  をトンネルし、続いて島電極 2 の電子が島電極 1 へ接合  $J_2$  をトンネルしなければならない。この時の接合  $J_1$  をトンネルする閾値電圧は  $V_1$  である。一方で、島電極 2 に捕捉された電荷が電源へ放出されるには、島電極 1 の電子が島電極 2 へ接合  $J_2$  を介してトンネルし、続いて島電極 1 の電子が  $V_{in}$  へ接合  $J_2$  をトンネルしなければならない。したがって、 $J_2$  をトンネルする閾値電圧は  $V_2$  である。 $V_1$  と  $V_2$  の閾値はトンネル接合とキャパシタの静電容量によって決まるため、 $V_1 > V_2$  かつ、 $V_2 < 0$  ならば、島電極 2 にトラップされ、電荷状態は  $V_{in}$  に対しヒステリシスを有する。

図 2.16 において、入力電圧  $V = V_1$  では微小トンネル接合  $J_1$  のクーロンブロッケードが解けて電子がトンネルするが、入力電圧  $V = V_2$  では、微小トンネル接合  $J_1$  のクーロンブロッケードが解けて電子がトンネルするため、入力電圧に対する閾値が異なっている。単一電子トラップの、主な電子デバイスの応用はメモリである。メモリの記憶寿命時間は、島電極に捕獲された電子の安定性である。これらは前述の、環境温度やコトネリングによって制限される。これらは微小トンネル接合の直列数  $N$  が上がるほどよく、環境温度は

$$\Gamma_T \sim \frac{G_j}{C_j} \exp\left(\frac{-\Delta W}{k_B T}\right) \quad (2.19)$$

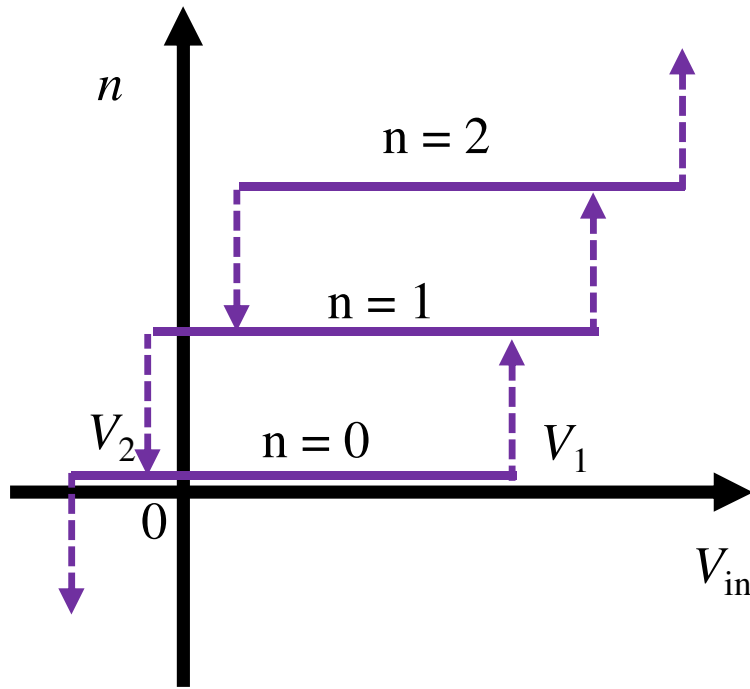


図 2.16: SETrap の  $V_{in}$  に対する島電極 2 の余剰電子数  $n$  特性。遷移する入力電圧が、島電極の状態で異なり  $V_1(n=0)$  と  $V_2(n=1)$ 、入力電圧に対し電荷状態がヒステリシスを有していることがわかる。

に従い、コトンネリングは、

$$\Gamma_Q \sim \frac{G_j}{C_j} \left( \frac{G_j h}{4\pi^2 e^2} \right)^{N-2} \quad (2.20)$$

に従うことが知られている [13]。ここで  $\Gamma_T$  は温度による電子のトンネル確率、 $G_j$  はトンネルコンダクタンス、 $\Delta W$  は島電極からみた静電エネルギー、 $\Gamma_Q$  はコトンネリングによる電子のトンネル確率を表す。したがって、SETrap をメモリとする場合、記憶寿命時間  $\tau_L$  は、トンネル確率の逆数  $\tau_L = (\Gamma_T + \Gamma_Q)^{-1}$  となる。Dresselhaus らは、リソグラフィによる作製方法で Al 系微小トンネル接合を 7 接合直列に接続した SETrap で、50mK で 2 時間の安定性を確認し [14]、さらに 12 時間 (この時間は実験装置の制約による) 保持できたことを報告している [15]。

また、SETrap だけでは、捕獲された電子の情報を知ることができない点に注意しなければならない。捕獲された電子の存在を知るため、読み出し用のデバイスが必要である。なぜなら電荷状態を知るために島電極に電極などを接続してしまうと島電極ではなくなり静電エネルギーは失われてしまう。そこで、SET を電荷計として利用する手法がとられている。島電極と SET のゲート電極を容量結合させ、SETap の電子の電荷状態によって、SET の IV 特性を変化させる。これによって SET の電流電圧特性として、SETrap の島電極の電荷状態を知ることができる [16]。

### 2.2.3 単一電子疑似 CMOS インバータ

単一電子疑似 CMOS インバータは、Tucker[6]により考案された。入出力としては2端子、電源を含めると6端子の単一電子デバイスである。疑似 CMOS インバータ (Complementary Metal-Oxide-Semiconductor) の名前の通り、反転回路として動作する。図 2.17(a) に、単一電子疑似 CMOS インバータの等価回路図を示す。2つの SET (SET1 と SET2) が直列に配置され、入力端子、出力端子、電源電圧端子、接地端子、2つのバックゲート端子を有している。この2つのバックゲート電圧  $V_{g1}$ 、 $V_{g2}$  で、SET の ON/OFF を調整する。初期状態として、SET1 が SET-ON、SET2 が SET-OFF の状態にする。出力電極の帯電効果を抑制するため、負荷容量  $C_L$  を接続してある。

入出力特性を図 2.17(b) に示した。インバータ動作の様子を示している。入力電圧  $V_i$  が 0 のとき、SET1 は SET-ON、SET2 は SET-OFF に保たれているため、出力  $V_o = V_b$  である。 $V_i$  を増加させると SET2 が SET-ON に切り替わり、両 SET が ON となって  $V_o$  は遷移 (不定) 状態となる。さらに入力電圧を増加させると、SET1 は OFF 状態に切り替わり  $V_o = 0$  となる。

リソグラフィーを用いた作製方法により、反転回路動作の実証もなされている [17]。この報告では  $T = 25 \text{ mK}$  のとき電圧利得  $G = |\partial V_o / \partial V_i|$  は 2.6 であった。

また、単一電子疑似 CMOS インバータの回路構成の応用で、インバータ以外の回路動作も期待できる。島電極が2つ存在するため、一意の入力電圧に対し島電極 1, 2 がとりうる電荷状態の組み合わせは、2つ存在することになる。Akazawa らはこのことを利用して、特定のバイアス電圧、静電容量パラメータの組み合わせにおいて、シュミットトリガ動作や、リテラルゲートとして機能する動作領域を見出している [18]。

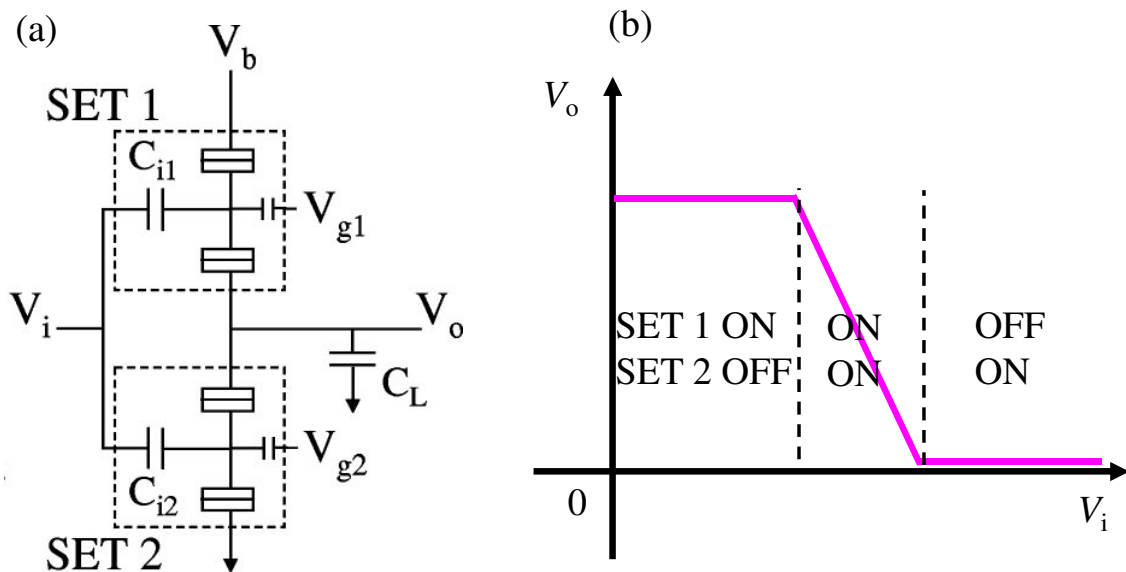


図 2.17: (a) 単一電子疑似 CMOS インバータの等価回路図。2つの SET を直列に接続した構成となっている。 $V_{g1}$ 、 $V_{g2}$  の調整により、 $V_i = 0$  のとき SET1 を SET-ON、SET2 を SET-OFF とする。入力  $V_i$  を増加させ、SET-ON が OFF に、OFF が ON にそれぞれ切り替わるようになっている [17]。 (b) 単一電子疑似 CMOS インバータの入出力特性。

CMOS においては、pch-MOSFET と nch-MOSFET の組み合わせによりインバータ以外の論理ゲート素子も実現されている。これと同様に、複数の SET を組み合わせて、NAND や NOR といった論理ゲート動作する回路構成も考案されている [19]。

### 2.2.4 単一電子入力離散化器

単一電子入力離散化器は Mizugaki らによって提案された単一電子デバイスで、2端子構造を持つ [7, 20]。単一電子箱 [1] や Linear threshold gate [21] と類似した回路の構成であり、微小トンネル接合を1つ有する単一電子デバイスである。これらのデバイスと異なる点は、島電極にキャパシタが2つ接続されている点であり、この2つのキャパシタの静電容量比が重要な役割を持っている。図 2.18 に、入力離散化器の等価回路図 (a)、および入出力特性 (b) を示した。入力電圧  $V_g$  であり、出力はキャパシタ  $C_K$  に蓄積される電荷量  $Q_K$  である。入力電圧  $V_g$  のぞうかによって、 $C_K$ 、 $C_B$  の電荷量は電子が微小トンネル接合  $J_1$  をトンネルしないときは連続的に、電子のトンネルが起きたときは離散的に増加する。電荷量変化が  $e$  未満になることは一見不思議に思えるが、原理的に電荷量は  $e$  未満の値をとりえる。これは導体中の、電子分布の偏りとして考えることができる。 $Q_K$  は次の式で表される。

$$Q_K = \frac{C_K(C_1 V_g + ne)}{C_1 + C_B + C_K}. \quad (2.21)$$

ここで、 $n$  は島電極上の電荷を電気素量  $e$  の数を表す整数である。電荷  $Q_K$  は  $V_g$  に対して離散的な (ステップ状の) 関数となることがわかる。微小トンネル接合でのクーロン閉塞の条件から、各  $n$  に対して入力電圧  $V_g$  のとり得る値は次の不等式で表される。

$$\left(n - \frac{1}{2}\right) \frac{e}{C_B + C_K} \leq V_g \leq \left(n + \frac{1}{2}\right) \frac{e}{C_B + C_K}. \quad (2.22)$$

ここで  $C_K = C_{B1}$  を仮定すると、 $C_K$  と  $C_{B1}$  の電荷量は等しく増加する。 $V_g = \frac{ne}{C_K + C_B}$  のとき、 $J_1$  の両端の電位差は0で、このとき  $C_K$  に充電される電荷量  $Q_K$  はちょうど  $e/2$  の整数倍となる。この  $Q_K$  の電荷周期を、 $V_g$  に対して  $e/2$  周期にする点が重要である。

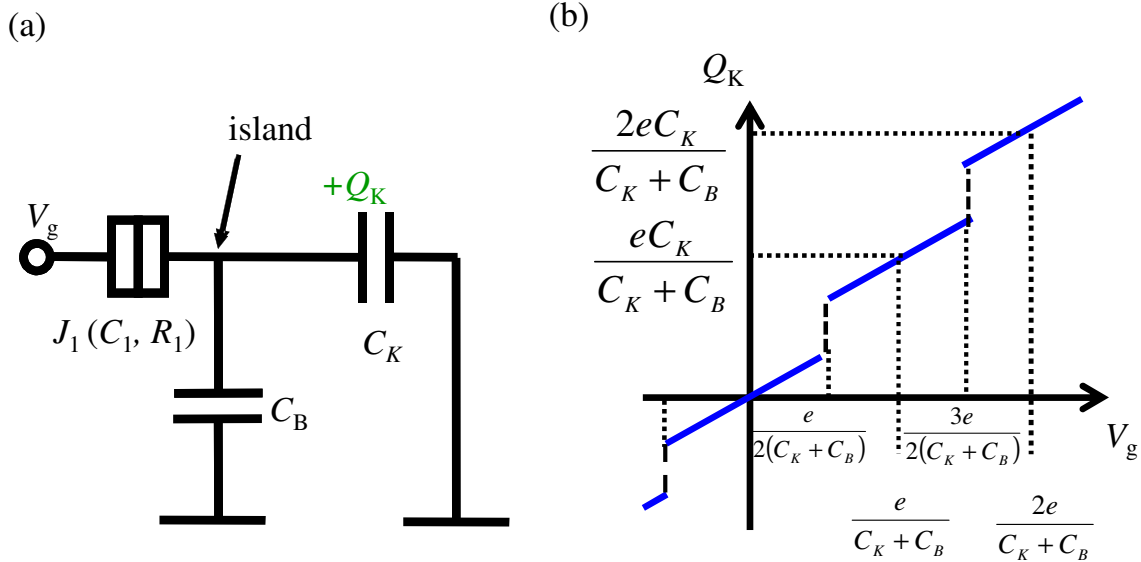


図 2.18: 入力離散化器の等価回路および入出力特性。  $C_K = C_B$  を仮定すると、 $C_K$  に蓄積される電荷の周期が  $e/2$  となる。

単一電子入力離散化器は単体では電荷を分配する機能のみを有するため、回路として動作させるためには 2.2.2 項の SETrap と同様に、他の単一電子デバイスと接続して電荷状態の読み出しの機能が必要である。ただし単一電子入力離散化器の回路の利用方法は SETrap とは決定的に異なる。

り、電荷状態の読み出しをするためではなく、接続した単一電子デバイスの特性を向上させるために用いる。SET を接続した場合は、SET のゲインが向上するという解析結果および数値計算結果が報告されている [7]。ここでは例として SET を接続した場合について述べる。SET クーロンブロッケイドはクーロンダイヤモンド形状を反映するので、図 2.12 のようにバイアス電圧依存性を持っている。したがってクーロン振動特性もバイアス電圧依存性を持ってしまい、デューティー比が変化してしまう。SET のゲート電圧に対する応答は、ゲートに蓄積された電荷が  $e$  の半整数倍 ( $\pm e/2, \pm 3e/2, \pm 5e/2 \dots$ ) のとき SET-ON となり、 $e$  の整数倍 ( $\pm e, \pm 2e, \pm 3e \dots$ ) のとき SET-OFF となる。入力離散化器を組み合わせると、電子のトンネルによる離散的な電荷量により、SET のクーロンブロッケイド領域が離散的に変化する。クーロン振動も離散的となり、またデューティー比がバイアス電圧に依存しない領域があらわれる。

さらに、単一電子ターンスタイルと単一電子入力離散化器との組み合わせでは、バイアス電圧に対するターンスタイル動作の動作マージンの向上が報告されている [7]。



## 2.3 トンネル磁気抵抗効果

磁気抵抗効果とは、強磁性体の磁氣的性質を利用したもので、外部磁場によって電気抵抗が変化する現象である。磁気抵抗効果の研究的な歴史は古く、1856年にWilliam Thomsonによって発見されている。スピントロニクスと呼ばれる技術、および電子デバイスの基本原理の一つである。現在までに4種類の磁気抵抗効果が知られている [22]。表 2.1 に磁気抵抗効果の種類とその原理の説明を示す。

表 2.1: 磁気抵抗効果の種類

名称	構造および原理
異方性磁気抵抗効果 (Anisotropic Magnetoresistance Effect : AMR)	強磁性体における 磁化の異方性を利用
巨大磁気抵抗効果 (Giant Magnetoresistance Effect : GMR)	強磁性/非磁性体の多層膜構造における 超格子薄膜のスピン散乱を利用
トンネル磁気抵抗効果 (Tunnel Magnetoresistance Effect : TMR)	強磁性体トンネル接合における スピン偏極した伝導電子を利用
超巨大磁気抵抗効果 (Colossal Magnetoresistance Effect : CMR)	ペロブスカイト型遷移金属酸化物における 磁場による電気伝導性の変化を利用

本章では、まず強磁性体について説明し、続いてトンネル磁気抵抗効果について述べる [23]。磁氣的な性質を基準として、物質を分類すると、強磁性体、常磁性体、反磁性体、反強磁性体の4つに分類される。室温で強磁性を示す金属はFe、Co、Ni、及びGdの単金属と、それらの合金、及びCrO<sub>2</sub>等の酸化物、PtMnSb等の化合物がある。「磁性体」は強磁性体、常磁性体、反磁性体を指し、「非磁性体」とは、強磁性体以外の物質を指す。したがって、常磁性体と反磁性体は「磁性体」であり、同時に「非磁性体」である。

強磁性体の磁性の起源について、電子のバンド構造を用いて説明を行う。なお、比較のため常磁性体のバンドについても考える。図 2.19(a) に、常磁性体の3dバンドの規格化された状態密度とエネルギーの関係を示した。もしも電子間に相互作用がなければ、電子は↑スピン、↓スピンの対をなして、それぞれ↑、↓スピンバンドに同数ずつ入り、エネルギーバンドの底からフェルミエネルギー  $E_F$  までの状態を占める。電子1つの磁気モーメントは、ボーア磁子  $\mu_B$  としてあらわされるので、↑スピンの電子と↓スピンの電子との数の差に  $\mu_B$  をかけた値が、磁気モーメントである。したがって、図 2.19(a) の場合の磁気モーメントは互いに打ち消しあうため、ゼロである。しかしながら、強磁性体の場合には電子と電子の間には交換相互作用が働き、できるだけ同種のスピンを多くしようとして↑スピン↓スピンの電子数に差が生じ、磁気モーメントが生じる。図 2.19(b) は強磁性体の3dバンドの規格化された状態密度とエネルギーの関係で、強磁性体のフェルミ面での電子の状態密度は偏っている。この状態密度の偏りをスピン偏極と呼ぶ。

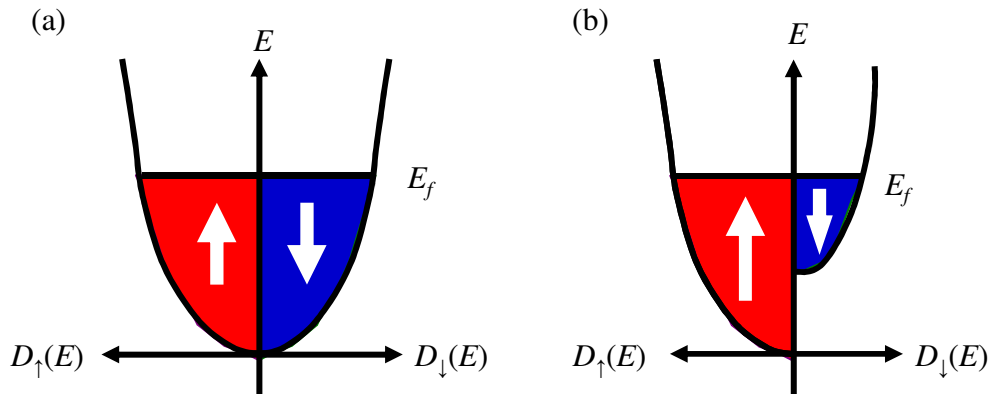


図 2.19: 3d バンドの状態密度。常磁性体 (a) および強磁性体 (b)。

次に強磁性体金属の磁化および磁化曲線について説明する。

強磁性体内では原子の磁気モーメントが一方向にそろっていて、大きな磁気分極が生じる。これを自発磁気分極 (自発磁化) という。原子の磁気モーメントが一方向にそろう原理は複雑で、電気的な交換相互作用がその起源とされている。熱運動は自発分極を妨げるため、磁性はある温度以下でしか現れない。磁性が失われる温度はキュリー温度と呼ばれている。

ここで、図 2.20(b) に示すように外部磁場に対する強磁性体の磁化応答を説明する。まず、外部磁場  $H$  が 0 のとき、強磁性体全体の初期磁化も 0 であると仮定する。これは強磁性体内に、磁区と呼ばれる磁化の向きが異なる領域が生じていて、自発磁化を全体として打ち消している状態に相当する。外部から磁場を印加することで、磁区が消失し磁化が 1 方向を向いて大きな磁化を持つようになる。 $H$  を正方向に印加すると、磁化  $M$  は増加する (図 2.20(b) の  $0 \rightarrow A$ )。やがて磁化は一定値に飽和する (A)。このときの値を飽和磁化  $M_s$  という。この状態から  $H$  を減少していくと、 $M$  は曲線  $0 \rightarrow A$  上を逆行するのではなく、それよりも大きい値をとりながら減少し、 $H = 0$  でも有限値を持つ (B)。これを残留磁化  $M_r$  と呼ぶ。さらに  $H$  を逆向き (負) にして値を小さくしていくと、点 C で  $M = 0$  となる。この磁場の絶対値  $H_C$  を保磁力という。以降は外部磁場  $H$  の増減に対し、磁化  $M$  の応答は  $A \rightarrow F$  の軌跡をたどり、ヒステリシスを有する。

外部磁場の方向と磁化方向は、必ずしも一致しない点に注意が必要となる。磁化されやすい方向は磁化容易軸、磁化されにくい方向は磁化困難軸と呼ばれている。Co や Fe のような磁性体は、結晶磁気異方性は  $0.1 \text{ J/cm}^3$  より小さいため、形状異方性が支配的となる。したがって、これらの強磁性金属を用いて素子を作製すると、形状によって磁化方向が決定されることとなる [24]。

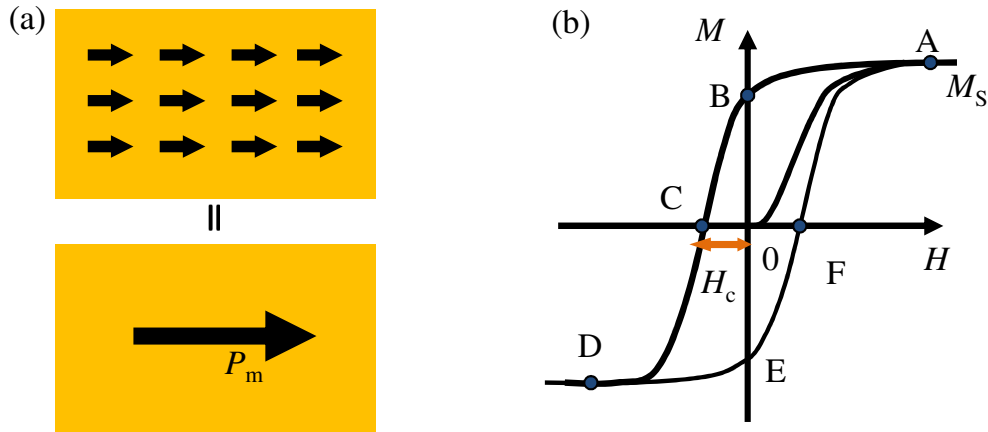


図 2.20: 強磁性体の自発磁化 (a) と強磁性体の磁気ヒステリシス (b)。

トンネル磁気抵抗効果 (Tunnel MagnetoResistance : TMR) とは、強磁性体の電極を持つトンネル接合にて、2つの強磁性体の相対的な磁化方向によってトンネル抵抗値が変化する現象である [23]。強磁性体のフェルミ面では電子がスピン偏極しているため、このトンネル過程によって TMR が発生する。1975 年に Julliere は、GeO をトンネル障壁とした Fe-Co の強磁性トンネル接合で反平行磁化配置のときにトンネル抵抗が増大することを報告した [25]。この時の TMR は低温 (4.2K) でのみ確認されていた。その後、トンネル障壁を Al 酸化膜に置き換えた TMR 素子にて、室温下においても TMR が実験的に確認されるようであった [26]。MRAM と呼ばれる不揮発・高速動作次世代の Random Access Memory に適した素子であったことから、TMR 素子の研究が急速に発展した。

図 2.21(a) に、TMR が発現する強磁性トンネル接合の概略模式図を示す。2端子の受動素子で、強磁性体 1(FM1) と強磁性体 2(FM2) がトンネル接合を介して接続されている。バイアス電圧  $V$  を印加し、流れる電流  $I$  の変化を読み取る。強磁性体 1, 2 の相対的な磁化方向で、トンネル電流値、すなわちトンネル抵抗が変化する事となる。FM1 と FM2 の磁化が相対的に同じ向きを向いている状態を平行磁化配置あるいは磁化平行状態、FM1 と FM2 の磁化が相対的に反対向きになっている状態を反平行磁化配置あるいは磁化反平行状態と呼ぶ。ここで、2つの強磁性体の平行磁化配置・反平行磁化配置の制御を、外部磁場で行う方法を考える。その手段の一つに、保磁力の異なる強磁性体を用いる方法がある。図 2.21(b) に、2つの保磁力の異なる FM1, FM2 ( $H_{C1} < H_{C2}$ ) からなる TMR 素子の、抵抗対磁場特性を示した。両電極強磁性体の保磁力  $H_{C1}$ ,  $H_{C2}$  よりも、大きな磁場を強磁性トンネル接合に加えると、磁化は同じ向きを向き平行になる。このときのトンネル抵抗を  $R_P$  と表す。磁場を弱め、印加方向を反転する。図 2.20(b) の強磁性体の磁化応答で見たように、強磁性体は残留磁化  $M_r$  があるため、両電極の磁化は  $H = 0$  では反転しない。反転させた磁場をさらに小さくしてゆく。FM1 の保磁力より小さく、FM2 の保磁力より大きい磁場  $-H_{C1} > -H > -H_{C2}$  を加えている状態では、FM1 と FM2 の磁化の向きが反平行の配置になる。このときトンネル抵抗を  $R_{AP}$  と表す。図 2.20(b) では、反平行磁化配置でトンネル抵抗が上昇したことを示している。さらに加える磁場を小さくしていくと ( $-H < -H_{C2}$ )、再び2つの磁化の向きは平行となり、抵抗値は  $R_P$  へ戻る。反対に負から正の磁場へと大きくしてゆくと、 $H_{C2} < H < H_{C2}$  で反平行磁化配置となり、 $R_{AP}$  へと変化する。図 2.21(b) に、 $H$  対トンネル抵抗値  $R$  の特性を示した。TMR 素子の抵抗対磁場特性はヒステリシスを有することがわかる。

TMR によるトンネル抵抗の変化は、FM がフェルミ面でスピン偏極していることに起因する。図 2.22 の (a)(b) は磁化反平行、磁化平行配置のバンド図を示す。 $D_1$ ,  $d_1$  および  $D_2$ ,  $d_2$  はそれぞれ

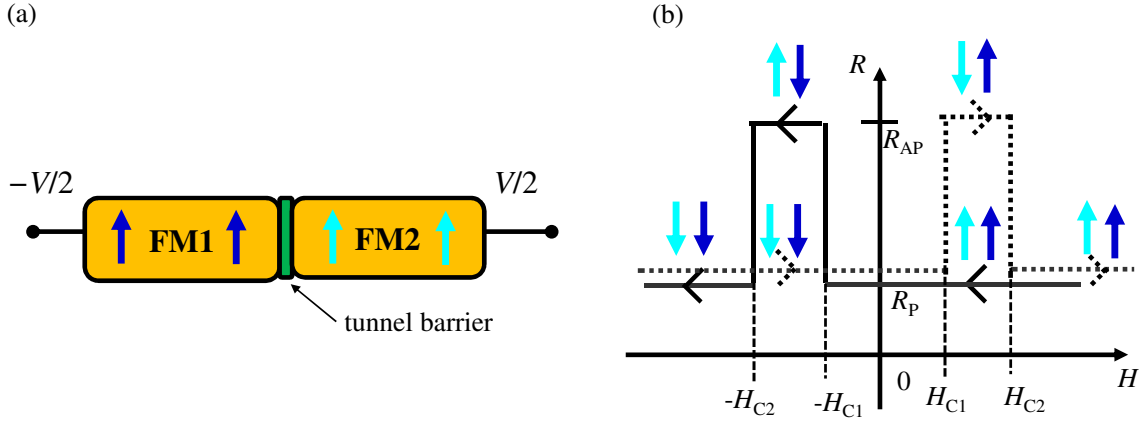


図 2.21: (a) 強磁性トンネル接合の概略模式図。(b) 強磁性トンネル接合に正から負に磁場を印加した場合の抵抗-磁磁場特性。↑と↓はFM1, FM2 の磁化方向を表す。

れ強磁性体 1 のアップスピンとダウンスピンの状態密度、強磁性体 2 のアップスピンとダウンスピンの状態密度を示す。ここで、トンネル最中にスピン反転は起こらず、またフェルミ準位付近でのトンネル確率  $|T^2|$  が両スピン状態で同一であると仮定する。FM1 の上向きスピンを持つ電子は FM2 へ、FM1 の下向きスピンをもつ電子は FM2 へそれぞれトンネルする。トンネルコンダクタンスは以下のように、上向きスピンの状態数の積と、下向きスピンの状態数の積との和に比例する。このモデルは、2 流体モデルと呼ばれている。図 2.22 中の矢印について、実線矢印はアップスピンによるトンネル過程の伝導パスを、破線矢印はダウンスピンによるトンネル過程の伝導パスを表す。磁化平行の場合のトンネルコンダクタンス  $1/R_P$  は、

$$\frac{1}{R_P} = \frac{2\pi e^2}{\hbar} |T^2| (D_1 D_2 + d_1 d_2) \quad (2.23)$$

となる。また、磁化反平行の場合、トンネルコンダクタンス  $1/R_{AP}$  は、

$$\frac{1}{R_{AP}} = \frac{2\pi e^2}{\hbar} |T^2| (D_1 d_2 + d_1 D_2) \quad (2.24)$$

となる。したがって  $D_1 > d_1$  かつ  $D_2 > d_2$  の強磁性体であれば、 $R_{AP} > R_P$  となり、TMR が表れる。

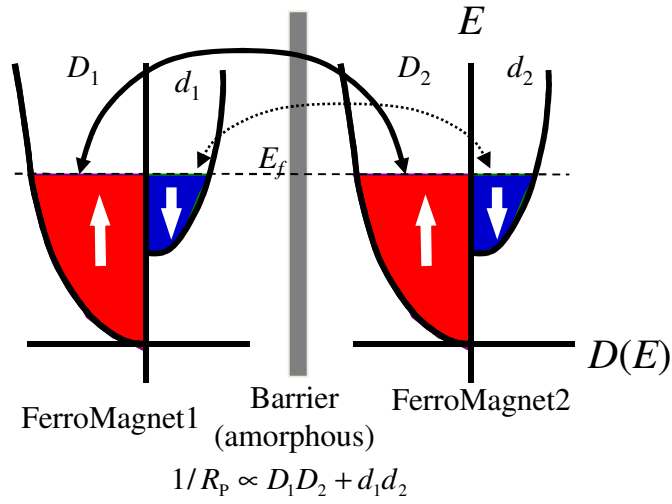
### 2.3.1 磁気抵抗比

磁気抵抗比 (Magnetoresistance Ratio:  $MRR$ ) は、磁気抵抗効果の性能を表す指標である。TMR によって得られたトンネル抵抗  $R_{AP}$ ,  $R_P$  により、以下のように定義される。

$$MRR \equiv \frac{R_{AP} - R_P}{R_P} \quad (2.25)$$

Julliere は、強磁性体の上向きスピンと下向きスピンの電子数の比で、 $MRR$  を求められるとした。強磁性体の上向きスピンと下向きスピンの電子数の比をスピン偏極率  $P$  と呼ぶ。このモデルは、「Julliere モデル」と呼ばれている [25]。ただし、トンネル障壁の状態や種類によって Julliere モデルの適用範囲は限られることがわかってきている。アルミ酸化膜で作られたトンネル障壁のように、結晶状態がアモルファス状の場合において Julliere モデルは実験結果をよく説明する。一方、

(a) Parallel State



(b) Antiparallel State

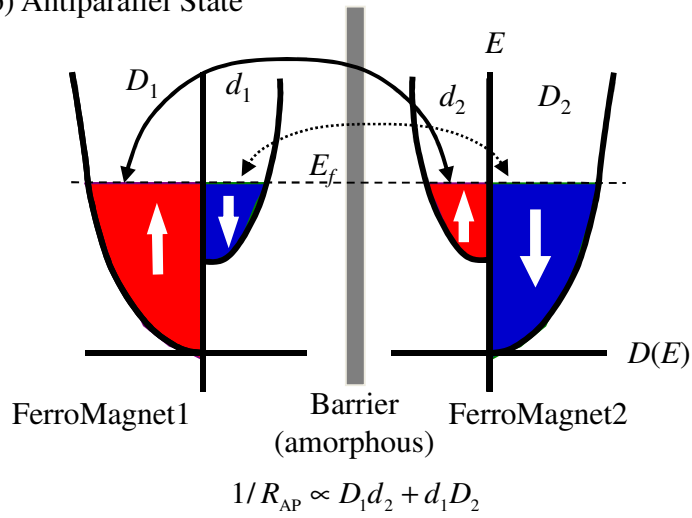


図 2.22: スピン偏極トランスポートの模式図。磁化平行状態 (a) および磁化反平行状態 (b)。実線矢印はアップスピンによるトンネル過程の伝導パスを、破線矢印はダウンスピンによるトンネル過程の伝導パスを表す。

エピタキシャル成長させた単結晶 MgO をトンネル障壁に持つ場合は  $MRR$  を Julliere モデルでは説明できない [27]。本論文では強磁性トンネル接合として Al-O を用いており、Julliere モデルを適用できる実験系である。以下に Julliere モデルを踏まえて  $MRR$  を説明する。フェルミ準位の多数スピン電子数を  $D(E_F)$ 、フェルミ準位の少数スピン電子の状態密度を  $d(E_F)$  とするとスピン偏極率  $P$  は、

$$P = \frac{D(E_F) - d(E_F)}{D(E_F) + d(E_F)} \quad (2.26)$$

となる。Julliere モデルはスピン偏極率  $P$  より  $MRR$  が決定されるとし、

$$MRR = \frac{2P_1P_2}{1 - P_1P_2} \quad (2.27)$$

となる。ここで、 $P_1$  および  $P_2$  は FM1, FM2 それぞれのスピン偏極率を表す。TMR の報告に先んじて Tedrow, Meservey らは、「超伝導トンネル分光法」と呼ばれる実験法を用いて強磁性体のスピン偏極率  $P$  を調査していた [28, 29]。Tedrow らが超伝導トンネル分光法に用いた素子構造は、Al-O をトンネル障壁とした超伝導 Al と強磁性体のトンネル接合で、Ni, Co, Fe, Gd のスピン分極率が調べられている。宮崎は、Al-O トンネル障壁を持つ TMR 素子の  $MRR$  と、超伝導トンネル分光法による  $P$  の実験値を調査している [30]。図 2.23 は、Al-O トンネル障壁を持つ TMR 素子の、式 (2.27) から求まる  $MRR$  期待される値と、実験値との相関を表している。Julliere モデルで導出した  $MRR$  の期待値と実験値をよく説明しているように見える。図 2.23 において、元素記号に付した数値は、合金の割合を示す。

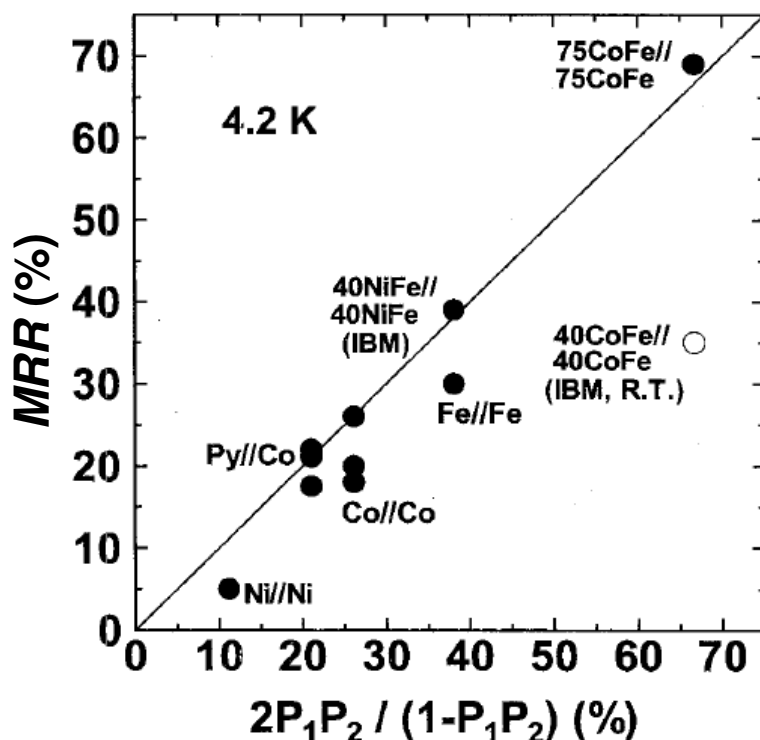


図 2.23: Al-O トンネル障壁を持つ TMR 素子の  $MRR$  値と、Julliere モデルから期待される値 (実線) との比較。元素記号に付した数値は、合金の割合を示す [30]。

TMR 素子の工学的応用の観点から、 $MRR$  はより高い値が求められていたが、Julliere モデルは TMR 素子における  $MRR$  の限界も示唆していた。一例として、スピン注入磁化反転型の MRAM

に必要とされる  $MRR$  は、150% とされている [31]。ここで、スピン注入磁化反転型の MRAM とはスピン偏極した電流を注入して磁性体の磁化を反転させ、書き込み動作を作り出す。従来の磁場書き込み型の MRAM では、外部磁場で磁性体の磁化を反転させているが、強磁性体のサイズが微小になるにしたがって磁化の反転に必要な電流は増加するので、消費電力の面から高集積化 ( $> 1$  Gbit) は課題となっていた。スピン注入磁化反転型は、磁場書き込み型の MRAM と比較して集積化に適しており、さらなる MRAM の大容量化が期待されている [24]。高い  $MRR$  を得るため、スピン偏極率を向上させる検討がなされており、その例としてハーフメタル強磁性体を用いる方法や、トンネル障壁の高品質化等が検討されていた。ハーフメタル強磁性体とはフェルミ面にアップまたはダウンスピン的一方のみしか存在しない物質で、室温下で実現する材料は見つかっておらず低温下でのみ確認されている [24]。ハーフメタルを電極に用いれば  $P$  は 100% となるから、Julliere モデルによれば  $MRR$  は無限大となる。後者のトンネル障壁の高品質化について、単結晶 MgO をトンネル障壁にもつ TMR 素子の  $MRR$  について簡単に説明する。トンネル障壁として MgO を用いた TMR 素子も従来より検討されていたが、格子不整合の問題や強磁性体と MgO 界面の過剰酸化の問題があり、Al-O をトンネル障壁に用いた TMR 素子より高い  $MRR$  は得られていなかった [32]。

その後 Butler らと Mathon らの第一原理計算によって、MgO の単結晶トンネル障壁が巨大なトンネル磁気抵抗効果を示すことが予測される [33, 34]。図 2.24 は Al-O と MgO のトンネル障壁をそれぞれ有する Fe-Fe トンネル接合を模式図である [27]。トンネル障壁内に電子の波動関数がしみだした状態は、バンド分散を持っていることを表している。強磁性体 Fe(001) は軌道対称性を持った複数のブロッホ状態が存在するが、Al-O 障壁はアモルファスとなっているから、障壁や界面でブロッホ状態が混ざり合ってトンネルし、分極率の高い  $\Delta_1$  バンドが生かされなくなってしまふ。一方 MgO(001) の場合は、 $\Delta_5$  や  $\Delta_2$  の減衰が大きく、 $\Delta_1$  の分極率の高い ( $|P| = 1$ ) バンドがフィルタされて優先的にトンネルすることができる。このことから、MgO トンネル障壁で期待される  $MRR$  は 1000% と、Julliere モデルより得られる  $MMR$  より大幅に向上することが示された [34]。

この理論的予測を基づくには、高品質 MgO トンネル接合とそれに接する強磁性体をエピタキシャル成長させる必要があった。この MgO を用いた強磁性トンネル接合の作製に、Parkin らのグループ [35] と、Yuasa らのグループ [36] が成功した。MgO トンネル障壁を持つ TMR 素子の実験結果は室温、低温ともに Al-O トンネル障壁の  $MRR$  を次々と塗り替えた。最近では、CoFe を強磁性体に、MgO をトンネル障壁に用いた TMR 素子で室温において 600% を超えるような実験結果も報告されている [37]。MgO トンネル障壁の結果は、TMR の研究に非常に大きなインパクトを与え、TMR 素子における  $MRR$  の向上のためのトンネル障壁の検討を行う研究はほとんど MgO に移行したように思われる。

(a) Al-O tunnel barrier

(b) MgO tunnel barrier

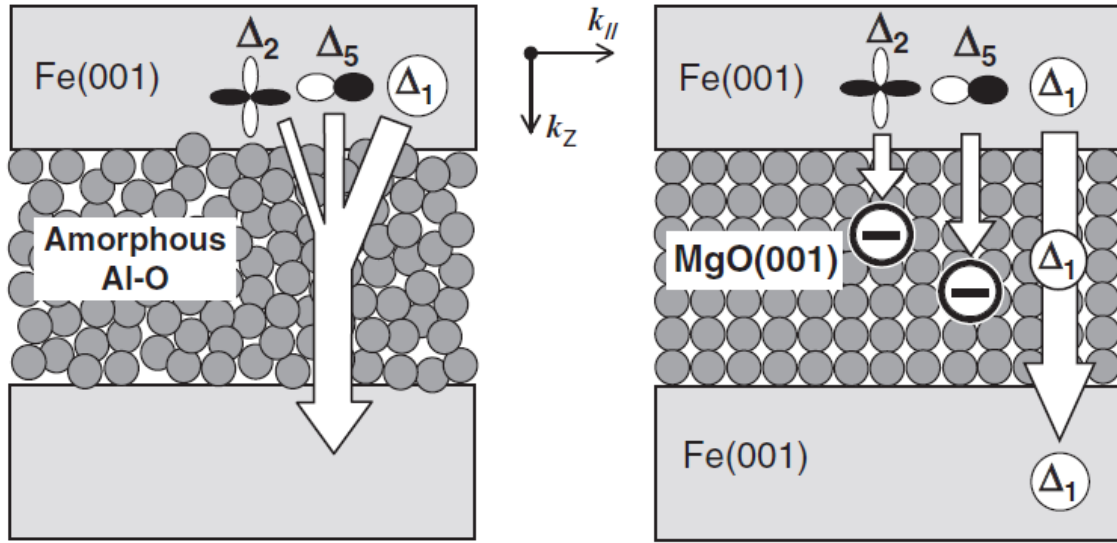


図 2.24: FM-FM 接合における電子のトンネル過程の模式図。(a)Al-O 障壁 (b)MgO 障壁 [27]。

### 2.3.2 スピン注入およびスピン蓄積

FM と非磁性体 (NM) とを、直結またはトンネル障壁を介して接続した FM-NM 接合では、電流を流すことで強磁性体から非磁性体へスピン偏極した電子が注入される [24, 38]。この項では、非磁性体中のスピンの振る舞いとして、スピン注入およびスピン蓄積について [24] をもとに説明する。非磁性体中のスピンの状態がどのようになっているのかを電気信号として検出する素子をスピン検出素子と呼ぶ。図 2.25 に、ラテラル型スピン検出素子の外観模式図を示した [39]。トンネル障壁を介して NM と、2つの FM(FM1 および FM2) が間隔  $L$  で接続されている。FM1 より電流を注入し、FM2 にて電圧として横方向 ( $x$  軸正方向) に進んだスピン情報を FM2 の電圧  $V$  の測定の電位差として検出する。図 2.26 は、図 2.25 の (a) 断面図および (b) 上向きスピンと下向きスピンの電気化学ポテンシャルエネルギーの空間変化を示したものである。FM1 より注入された電流は  $x$  軸を負の方向に流れて行くように、電源を接続する。このとき NM 中に電流とともに上向きスピンが注入され、また下向きスピン電子が排出される。そして NM のフェルミ準位にスピン分裂が生まれる。これを「スピン蓄積」と呼ぶ。NM 中のスピンは FM1 から十分離れた平衡状態に向かって、緩和しながら  $x$  軸の正方向にも拡散してゆく。この電流を伴わない純粋なスピンの流れは「スピン流」と呼ばれている [24]。ここで、上向きスピンと下向きスピンをそれぞれ  $\sigma = \uparrow$ ,  $\sigma = \downarrow$  とおくと、スピンに依存した電流  $\mathbf{J}_\sigma = \mathbf{J}_\uparrow - \mathbf{J}_\downarrow$  は、電場  $\mathbf{E}$  とキャリア密度  $n_\sigma$  の勾配により、

$$\mathbf{J}_\sigma = \sigma_\sigma \mathbf{E} - e D_\sigma \nabla n_\sigma \quad (2.28)$$

となる。ここで、 $\sigma_\sigma$  は電気伝導度、 $D_\sigma$  は拡散係数である。スピンを考慮した状態密度  $N_\sigma$  と、Einstein の関係  $\sigma_\sigma = e^2 N_\sigma D_\sigma$  を使うと  $\mathbf{J}_\sigma$  は、

$$\mathbf{J}_\sigma = -(\sigma_\sigma / e) \nabla \mu_\sigma \quad (2.29)$$

となる。電気化学ポテンシャルエネルギー  $\mu_\sigma$  の勾配にしたがって  $\mathbf{J}_\sigma$  は流れる。さらに定常状態における電荷とスピンに対する連続の式は、

$$\nabla \cdot (\mathbf{J}_\uparrow + \mathbf{J}_\downarrow) = 0 \quad (2.30)$$



$$\nabla \cdot (\mathbf{J}_\uparrow - \mathbf{J}_\downarrow) = \frac{-e\delta n_\uparrow}{\tau_{\uparrow\downarrow}} + \frac{e\delta n_\downarrow}{\tau_{\downarrow\uparrow}} \quad (2.31)$$

である。 $\delta n_\sigma$  は  $n_\sigma$  の平衡値からのずれ、 $\tau_{\uparrow\downarrow}$  は  $\uparrow$  から  $\downarrow$  へのスピン反転時間を示す。式 (2.29) から、

$$\nabla^2(\sigma_\uparrow\mu_\uparrow + \sigma_\downarrow\mu_\downarrow) = 0 \quad (2.32)$$

$$\nabla^2(\sigma_\uparrow\mu_\uparrow - \sigma_\downarrow\mu_\downarrow) = \frac{1}{\lambda^2}(\mu_\uparrow - \mu_\downarrow) \quad (2.33)$$

となる。ここで、 $\lambda$  はスピン拡散長と呼ばれ、スピンが失われるまでの長さを示す。スピン流はやがてスピン反転により平行状態へ緩和してスピン情報を失うが、このスピン拡散長の長さまで、非磁性体中にスピン蓄積やスピン流が生じる。FM2 で検出される電位差は、電荷電流  $J_\uparrow + J_\downarrow = 0$ 、スピン流  $J_\uparrow - J_\downarrow = \mathbf{J}_s$  から、純粋なスピンのみの信号である。電気伝導による信号を排除し、純スピンの信号のみを検出することが可能である。このようにスピン信号のみを検出する測定方法は「非局所測定法」と呼ばれている。

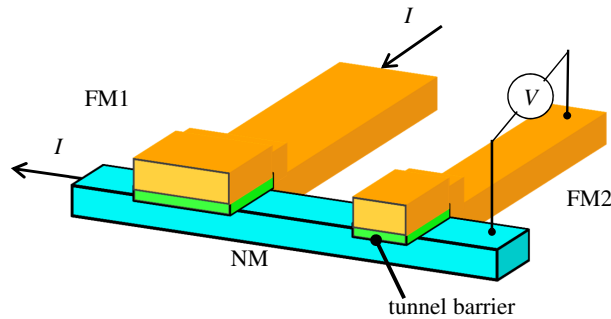


図 2.25: スピン検出素子の外観模式図 [39]。純スピン流のみを検出する非局所測定法が行える。

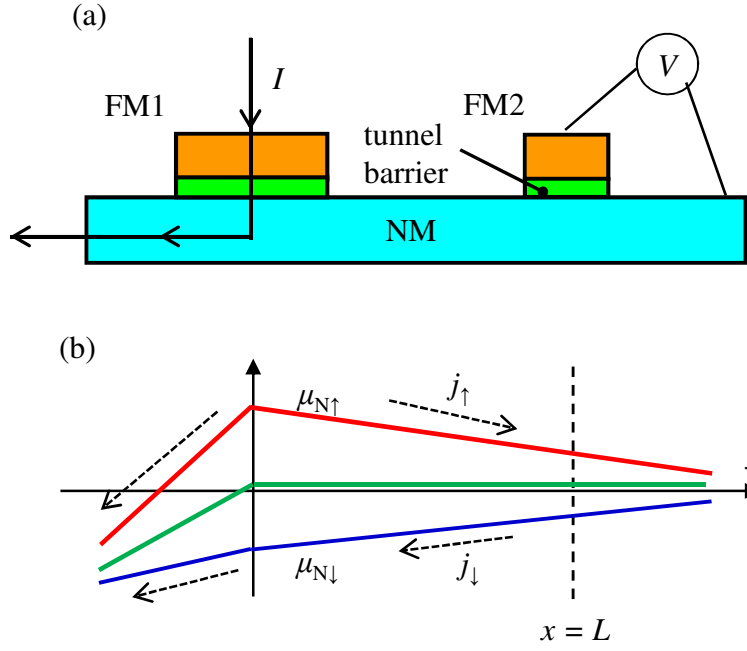


図 2.26: (a) 図 2.25 のスピン注入・検出素子の断面図。(b) NM における電気化学ポテンシャルエネルギー。上向きスピンと下向きスピンの電気化学ポテンシャルエネルギー  $\mu_{N\sigma}$  と、スピン流  $J_\sigma$  の向きを示す。 $x < 0$  では電気伝導に伴う勾配が生じるが  $x > 0$  では電気伝導に伴う勾配は生じず、純スピンの信号のみを取り出すことができる。スピン信号は FM2 の電圧  $V$  の測定の電位差として検出する。

### 2.3.3 スピン拡散長

スピン拡散長  $\lambda$  は物質中でスピンが失われるまでの長さを示す。物質により異なる値をとることが知られている [40]。さらに同じ物質においても、実験値は様々な値が報告されている。この原因は、スピン信号は電流と比べ微弱な信号であり実験に含まれる外的要因が排除しきれないことや、スピン拡散長を導出するための実験手法は、いまなお途上段階であることなどが考えられる。

ここでは、スピン拡散長を実験的に導出する方法について述べる [24]。スピン拡散長は、非磁性金属 NM が常伝導状態や超伝導状態のいずれにおいても求めることができる。図 2.25 のスピン検出素子を用いてスピン拡散長を求めることとする。まず、注入電流と検出電圧からスピニングナル抵抗を  $R_s = V/I$  と定義する。スピンが注入される NM がいま常伝導状態にあるとき、スピン抵抗比は、

$$\frac{R_s}{R_{NM}} = P_J^2 \exp(-L/\lambda_{NM}) \quad (2.34)$$

となる。ここで  $R_{NM}$  は、NM のスピン抵抗で、 $R_{NM} = \rho_{NM} \lambda_{NM} / A_{NM}$  である。 $\rho_{NM}$  は電気抵抗率、 $A_{NM}$  は NM の断面積を表す。

一方、NM が超伝導状態にあるときスピン抵抗比は、

$$\frac{R_s}{R_{NM}} = \frac{P_J^2}{2f(\Delta)} \exp(-L/\lambda_{NM}) \quad (2.35)$$

となる。 $f(\Delta)$  は、エネルギー  $\Delta$  における電子の分布で、 $f(\Delta) = 1/(\exp^{\Delta/k_B T} + 1)$  である。したがって  $\lambda_{NM}$  は、電極間隔の異なるスピニングナル検出素子を測定して得られる  $R_s$  から求められる。常伝導状態における  $\lambda$  を調査した例として、Jedema らの結果を説明する [39]。検出素子の

構成は前項で述べた非局所測定法、ラテラル型である。図 2.27 は、Al の  $\lambda$  導出測定結果の一例である。図 2.27(a) は外部磁場 (磁束密度  $B$ ) に対する  $T = 4.2$  K および、 $T = 293$  K におけるスピン信号を検出した例である。FM1 と FM2 が磁化反平行のとき、スピン信号が検出される。図 2.27(b) は  $L$  を変化させた素子から  $\lambda$  を求め、 $T = 4.2$  K のとき  $\lambda = 650$  nm、 $T = 300$  K のとき  $\lambda = 350$  nm である。表 2.2 はラテラル型の非局所測定法から求めた Al のスピン拡散長である。冒頭で述べたように、スピン拡散長の値は必ずしも一致しておらず、このように異なる結果が得られる主な原因は特定されていない。

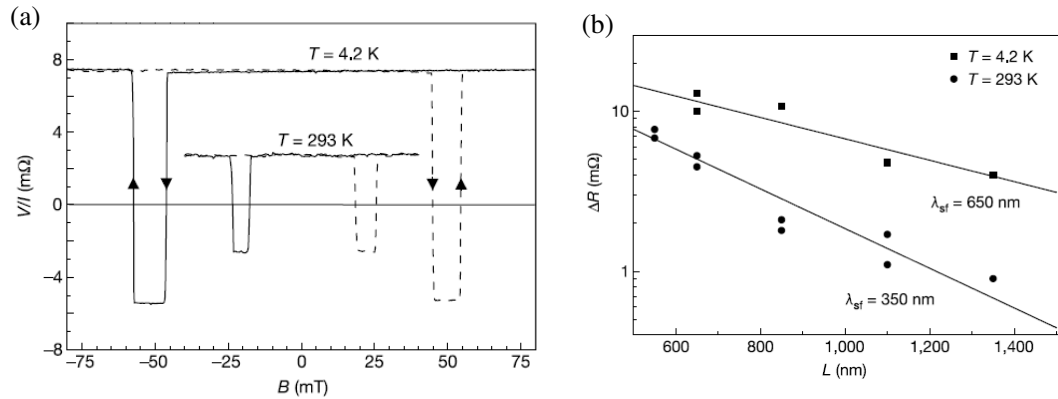


図 2.27: Al のスピン拡散長  $\lambda$  の導出の実験例 [39]。(a) スピン抵抗  $R_s = V/I$  対外部磁場 (磁束密度  $B$ ) 依存性。(b) 距離  $L$  に対するスピン抵抗の依存性。式 (2.34) から  $T = 4.2$  K のとき  $\lambda = 650$  nm、 $T = 293$  K のとき  $\lambda = 350$  nm が求まる。

表 2.2: ラテラル型非局所測定法による Al のスピン拡散長の報告例

年	測定温度	スピン拡散長	文献
2002	4.2 K	650 nm	[39]
2002	293 K	350 nm	[39]
2003	4.2 K	1200 nm	[41]
2003	293 K	600 nm	[41]
2006	0.25 K (normal)	600 nm	[42]
2006	0.25 K (super)	300 nm	[42]
2006	4 K	660 nm	[43]
2006	293 K	330 nm	[43]
2006	2 K	400±50 nm	[44]
2006	293 K	350±50 nm	[44]
2012	4.2 K (normal)	370±10 nm	[45]
2012	0.05 K (super)	2 ~ 7 μm	[45]

## 2.4 クーロンブロッケイド現象を伴うトンネル磁気抵抗効果

半世紀以上に渡る電子デバイスの微細化のトレンドから、スピントロニクスを利用したデバイスも微細化が進められている。例えば、TMR素子を用いたHard Disk Driveの読み取りヘッドが挙げられる。スピントロニクス微細化を推し進めることは、高密度記録を目指した技術開発に対し重要な役割を果たしている。さらにスピントロニクスを利用したデバイスの微細化が進んでメゾスコピックの領域となれば、2.1節で述べた帯電効果による電気的特性が、磁気的特性と重畳するようになってくる。電荷と磁荷が絡みあって複雑な特性を示すこれらのデバイスは、実験面から興味深い現象が多数報告されており [46, 47, 48]、また新規な電子デバイスとなる可能性を持っている。理論面からの解析も進められているが、実験結果を完全に説明できてはいない。

本節では、単一電子デバイスと、スピントロニクスデバイスの協調により現れる現象を説明する。特に、二重トンネル接合構造を持つTMR素子について説明する。微細なサイズを持つ強磁性二重トンネル接合は2.2.1項で述べたように、SETとしても動作するため、磁場のみならずゲート電圧による特性の制御が期待できるからである。

### 2.4.1 磁気抵抗比の異常増大

この項では、強磁性体の電極を持った SET の、磁気抵抗比の異常増大について説明する。Ono らは NiO のトンネル障壁を持つ、Ni-Co-Ni の強磁性 SET(FM-SET) を作製し、トンネル磁気抵抗比が異常増大する現象を発見した [49]。

図 2.28(a) に Ono らが作製した FM-SET の模式図を示す。リード電極には Ni を、島電極には Co を使用している。接合は、NiO をトンネル障壁に用いた Co-NiO-Ni トンネル接合であり、その面積は  $0.02 \mu\text{m}^2$  程度である。また Ni と Co との保磁力差を利用して、磁化反平行状態を作り出している。

図 2.28(b) は  $T = 20 \text{ mK}$  における FM-SET のクーロン振動を示す。このクーロン振動の最大値、および最小値は、SET-OFF 状態および SET-ON 状態での抵抗値を示す。また、(c) は抵抗値の磁場特性であり、上側および下側の包絡線は SET-OFF および SET-ON の抵抗値に対応する。クーロンブロックが現れない温度である  $4.2 \text{ K}$  における  $MRR$  は、約 4% であった。そして、 $20 \text{ mK}$  (クーロンブロックが現れる温度) における SET-ON 状態の磁気抵抗比は、SET-ON 状態の  $MRR(MRR_{\text{on}})$ 、SET-OFF 状態の  $MRR (MRR_{\text{off}})$  はそれぞれ、 $MRR_{\text{on}} = 4\%$ 、 $MRR_{\text{off}} = 40\%$  であった。 $MRR_{\text{on}}$  は約 4% と、 $T = 4.2\text{K}$  下での値と等しいのに対し、 $MRR_{\text{off}}$  は約 40% となり、10 倍以上に増大したことがわかる。この磁気抵抗比の異常増大は追実験によっても同様の現象が現れることが確認されている [51]。理論面から、SET-ON と、SET-OFF とでトンネル電子の伝導過程が変化することに発生要因がある考えられている [52]。SET-ON 状態の電気伝導では接合を電子が一つずつトンネルする 1 次トンネルが支配的である。そのため、電流はトンネル抵抗  $R_T$  に反比例する。SET-OFF 状態では、クーロン閉塞により 1 次トンネルが禁止される一方でコトンネリングが電気伝導を担うためコトンネリング電流がわずかに流れる。SET コトンネリング電流は、2 個の接合を同時にトンネルするから、電流は  $R_T^2$  に反比例する。よって  $MRR_{\text{SET-OFF}}$  は SET-ON 状態のトンネル抵抗を  $R_{\text{on}}$  とした時、以下の式 (2.36) で表すことができる。

$$\begin{aligned} MRR_{\text{cot}} &= \frac{I_{\text{off,P}} - I_{\text{off,AP}}}{I_{\text{off,AP}}} = \frac{1/R_{\text{on,P}}^2 - 1/R_{\text{on,AP}}^2}{1/R_{\text{on,AP}}^2} \\ &= \frac{R_{\text{on,AP}}^2 - R_{\text{on,P}}^2}{R_{\text{on,P}}^2} \end{aligned} \quad (2.36)$$

また、ここで Julliere モデルをこの Ni-Co-Ni の系に適用できると仮定すると、コトンネリングが電気伝導を担うときの  $MRR_{\text{cot}}$  をスピン偏極率から見積もることができる [53, 54]。式 (2.27) から、 $MRR_{\text{cot}}$  は

$$MRR_{\text{cot}} = \frac{4P_1P_2}{(1 - P_1P_2)^2} \quad (2.37)$$

となる。 $P_{\text{Co}} = 0.35\%$ 、 $P_{\text{Ni}} = 0.23\%$  とすると [29]、 $MRR_{\text{cot}} = 38\%$  となり  $MRR_{\text{cot}}$  は増大し、実験結果を説明できそうであるが、 $T = 4.2\text{K}$  のとき  $MRR = 17.5\%$  となり、過剰に見積もられてしまう。Takahashi らはこの原因を、この FM-SET の抵抗値が、量子抵抗  $R_Q$  と同程度であったためスピン依存性が相対的に小さくなり  $MRR$  が抑えられたとを予想している [53, 54]。また、Julliere モデルが NiO トンネル障壁にも適用できるかどうか、さらなるの調査が求められる。一例として、Ni-Ni の強磁性トンネル接合では Julliere モデルにて  $MRR = 22\%$  の予測に対し、実験値  $MRR = 10\%$  が報告されている [55]。

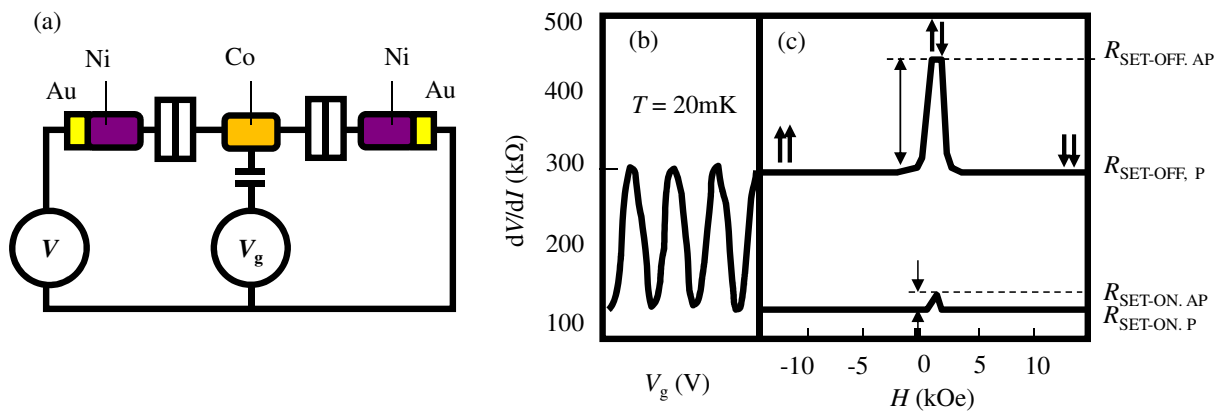


図 2.28: (a)Ni-Co-Ni を電極に持つ FM-SET の模式図。(b) クーロン振動の振幅 (c) およびその磁場依存性 [49]。

## 2.4.2 磁気抵抗比の振動現象

クーロンブロッケイド現象を伴うトンネル磁気抵抗効果として、グラニューラ膜およびナノ粒子を用いた実験系にて多数の報告例がある [56, 57, 58, 59]。この系では、島電極が  $\sim$ nm のサイズとなるため、帯電効果が強く現れる。電子線リソグラフィを用いた単一電子デバイスの作製法に対して、比較的高い環境温度でクーロンブロッケイドが観測できる点が利点である。これらのナノ粒子や電極に強磁性体を用いたとき、 $MRR$  の増大や、バイアス電圧に対する  $MRR$  の振動現象、 $MRR$  の極性反転が現れる実験結果が報告されている [58]。

$MRR$  の増大現象は、ナノ Au 粒子を島電極に持つ FM-NM-FM の TMR 素子において Mitani らが確認している [59]。この時の測定温度は  $T = 4.2$  K であった。また Mitani らは、Brataas の理論 [60] から、FM-NM-FM のナノ粒子のスピンの緩和時間  $\tau_N$  を簡易的に見積もっている。TMR が発生するためには、NM 島電極でのスピン蓄積が必要である。 $\tau_N$  程度の時間が経過すると、スピンは反転し失われてしまうので、スピン蓄積が起り続けるためには、「スピン注入効率の逆数が  $\tau_N$  より大きいこと」が必要となる。したがって TMR が発生する電流閾値  $I_{TMR}$  より  $\tau_N$  は、

$$\tau_N = \frac{e}{I_{TMR}} \quad (2.38)$$

と見積もられる。Mitani らは Au ナノ粒子の実験結果から  $\tau_N$  を  $\sim 10$  ns と見積もっている。これはバルクの 10 ps より、 $\tau_N$  が大幅に増大していることを示している。

$MRR$  の振動現象の一例として、Yakushiji らの報告を説明する。図 2.29 は、CoAl-O のグラニューラ膜を用いた強磁性トンネル接合の実験結果である [57]。測定温度は 4.2 K であり、(a) は  $H = 0$  および  $H = 10$  kOe の IV 特性で、挿入図は素子の断面構造の模式図である。この素子は電流が微小ドット層を垂直に流れる面内垂直構造をとっている。IV 特性から、20 mV のクーロンブロッケイドが確認できる。また、図中に矢印で示したように電流特性が階段状となっている。これはクーロン階段とよばれており、接合のトンネル抵抗値が強い非対称になっている (二重トンネル接合の場合はそのトンネル抵抗値を  $R_1$ 、 $R_2$  とすると、 $R_1 \gg R_2$  または  $R_2 \gg R_1$  の状況) ことを意味している。図 2.29(b) は  $MRR$  の  $V$  依存性を示したものであり、もっとも特徴的であるのは  $MRR$  がバイアス電圧に依存して正と負の値をとる、極性反転を示すことである。極性反転の周期が、クーロン階段の周期におよそ一致していることがわかる。

理論面はおおむねこの現象を説明できている。オーソドックス理論とスピン依存伝導の二電流モデルの計算によって、クーロン階段が現れるとき  $MRR$  の符号反転が得られることが示されている。しかしグラニューラ膜では多重接合系になっている可能性があり、理論モデルの系と実験系とが完全に対応していない可能性も考えられる。単ナノ粒子におけるクーロンブロッケイド現象とトンネル磁気抵抗効果の特性を確かめるため、Bernand-Mantel のグループは作製方法を工夫して Au の単ナノ粒子のスピン依存伝導を調べている。図 2.30(a) は [61] らの作製した単ナノ粒子を持つ TMR 素子の断面模式図であり、グラニューラ膜の Au 粒子 1 つが電流パスを持つように、上部電極をポイントコンタクト状にする工夫がなされている。このグラニューラ Au の粒径平均値は 2 nm であった。図 2.30(b) はその 4.2 K における IV 特性および微分コンダクタンスであり、およそ 50 mV のクーロンブロッケイド領域が確認できる。赤実線は数値計算の結果であり、単接合のクーロンブロッケイドの IV 特性をよく再現していることがわかる。図 2.30(c) は抵抗対磁場特性である。バイアス電圧がクーロンブロッケイドの内側、外側ともに、磁化反平行にて、負の  $MRR$  が得られている。これは非磁性島電極をもつ TMR 素子の帯電効果について理論的に調べた Martinek らの結果 [62](クーロンブロッケイド領域内で負の  $MRR$ 、領域外で正の  $MRR$ ) とは一致せず、さらなる理論面からの解釈が必要であることを示唆している。

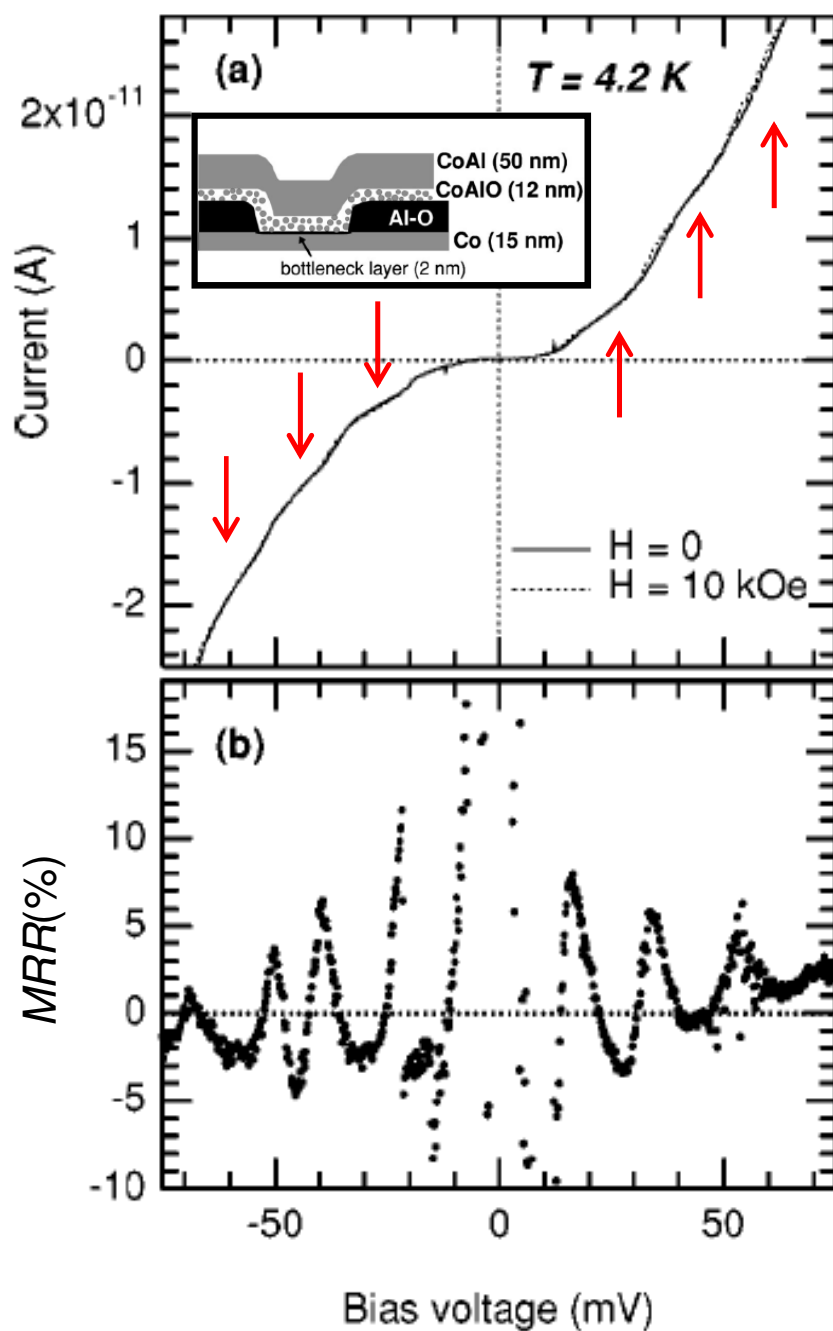
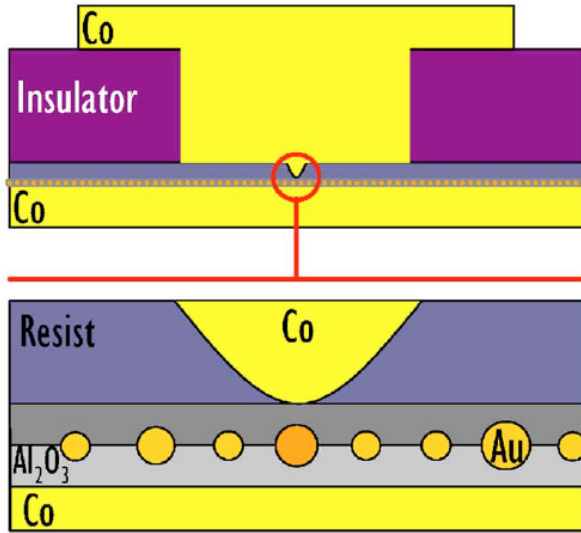


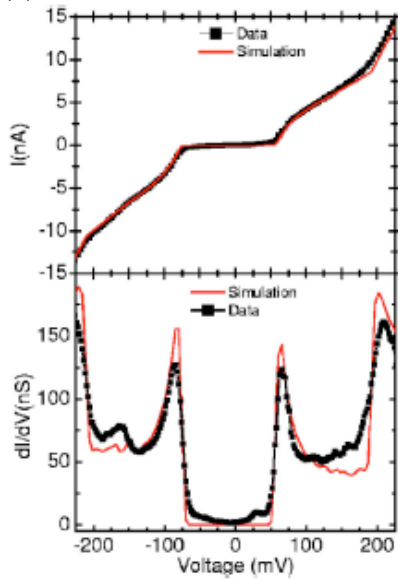
図 2.29: (a) 微小トンネル接合構造に CoAl-O グラニューラー膜を利用した帯電効果を持つ TMR 素子の例。  $H = 0$  および  $H = 15 \text{ kOe}$  の IV 特性。クーロン階段が確認できる (図中矢印で示した) ことから、トンネル抵抗値が強い非対称性を持っていることがわかる。挿入図は素子の断面構造を示す。(b) MRR のバイアス電圧依存性。MRR の振動現象が確認できる [57]。



(a)



(b)



(c)

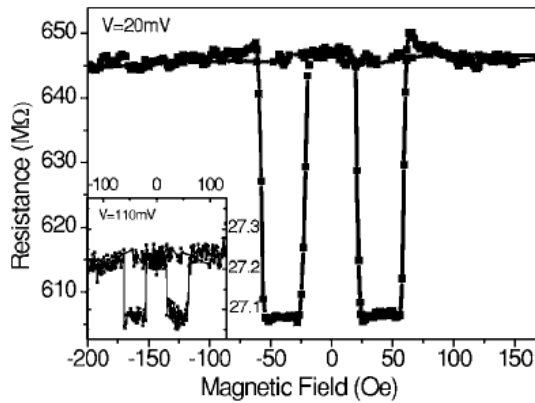


図 2.30: 1つの Au ナノ粒子の帯電効果を利用した FM-NM-FM2 重トンネル接合を持つ TMR 素子。(a) 断面模式図。3層目の Au ナノ粒子が島電極となる。Au ナノ粒子直径平均は 2 nm。上部電極には、単ナノ粒子の電気的特性が取り出せるよう、ポイントコンタクト状の加工をしてある。2層目  $\text{Al}_2\text{O}_3$  と、4層目の  $\text{Al}_2\text{O}_3$  は、違いが分かるよう 4層目の  $\text{Al}_2\text{O}_3$  色の濃くして示している。(b) IV 特性および微分コンダクタンス特性。およそ 50 mV のクーロンブロッケイド領域を持つ。赤実線はシミュレーションの結果。(c) 抵抗対磁場特性。明瞭な抵抗変化が確認でき、上部下部の強磁性体 Co が、磁化反平行状態となったことを示している。MRR はクーロンブロッケイド領域内、領域外(挿入図)ともに負の値を示した [61]。

## 2.5 超伝導現象を伴うトンネル磁気抵抗効果

中央電極の種類を非磁性超伝導体に置き換えた TMR 素子について説明する。まず、超伝導-常伝導トンネル接合の電流電圧特性において現れるエネルギーギャップについて説明する。

超伝導体中の電子対は、スピンと運動量が互いに逆の符号をもつ 2 つの電子により「クーパー対」と呼ばれる電子対を形成している。これは Bardeen, Cooper, Schrieffer らが提案し、頭文字をとって BCS 理論と呼ばれている。電子単体はフェルミ粒子であるが、電子対を形成することで全スピン数が整数となりボース粒子としてふるまう。この電子対は実空間で強い対を組んでいるわけではなく、運動量空間で対を組んでいるため電子対同士の結合状態は弱い。

フェルミ粒子の場合は、全スピン数が半整数 ( $1/2, 3/2, 5/2\dots$ ) になることから波動関数は反対称性を示し、一つの物理状態に存在することが許されるのは、パウリの排他律によってただ一つの粒子のみである。それに対しボース粒子はパウリの排他律の制約を受けないため、最低のエネルギー準位を多数の粒子で占めることが可能である。図 2.31 に、フェルミ粒子とボース粒子のエネルギー準位の詰まり方の模式図を示す。

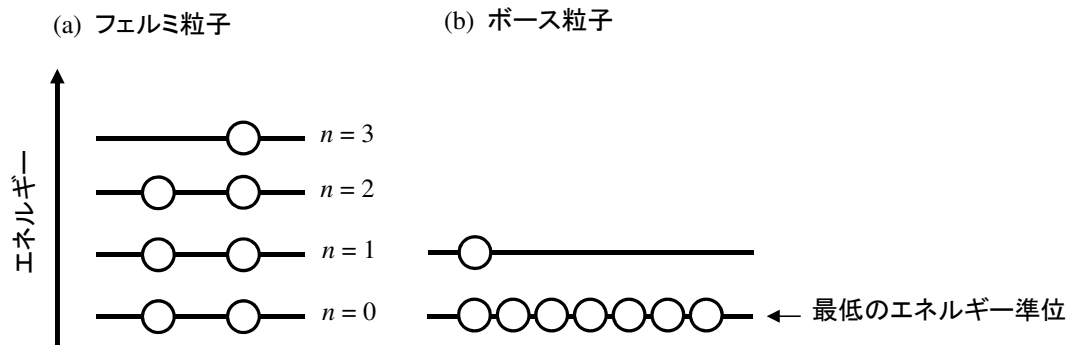


図 2.31: フェルミ粒子とボース粒子のエネルギー準位の詰まり方の模式図。

超伝導状態における、電子の状態密度とエネルギーの関係を考える。クーパー対はボース粒子の性質を持っており、フェルミ準位で凝縮状態になっている。フェルミ準位を中心にして一定のエネルギー準位の間に伝導電子の存在が禁止されたギャップ  $2\Delta$  が生じ、またギャップ端の準位に電子が凝縮されている。このクーパー対の凝縮の様子をエネルギー準位に対応する電子の状態密度の分布を用いて示すと、図 2.32 のようになる。フェルミエネルギー  $E_F$  はギャップの中央に位置し、 $E_F$  から  $\pm\Delta$  分の準位付近には状態密度の高い部分が発生する。図 2.32(a) に、常伝導体-超伝導体をトンネル障壁を介した電子の電気伝導の模式図とその時の IV 特性 (b) を示す。比較のため常伝導体-常伝導体をトンネル接合を介して接触させたトンネル接合素子の電流特性を  $I_{nn}$  として示した。超伝導ギャップがあるため、 $\Delta$  より常伝導体のフェルミ準位が低いときは電流が流れず超伝導ギャップ以上のエネルギーを持った電子は伝導し電流が流れるようになる。電圧によってこのエネルギーを補うことを考えると、電流の閾値は  $V = \Delta/e$  となる。また、熱励起によっても電子は流れるため、図 2.32(b) に示すように有限温度ではギャップ内でも、電流が流れる特性を示す [63]。

また、クーパー対と区別するため超伝導体中に存在する電子は特に、準粒子 (Quasi-particle) と呼ばれている。

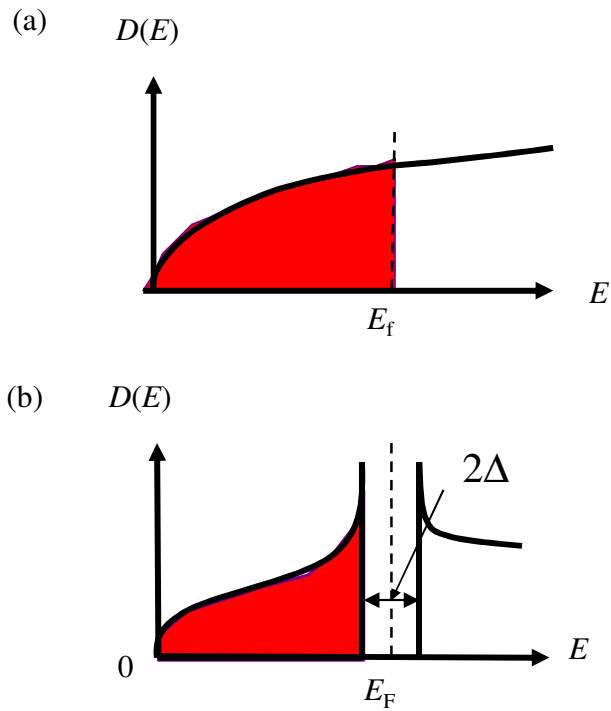


図 2.32: 常伝導状態と超伝導状態の電子の状態密度。電子が存在できないエネルギー間を超伝導ギャップと呼ぶ。

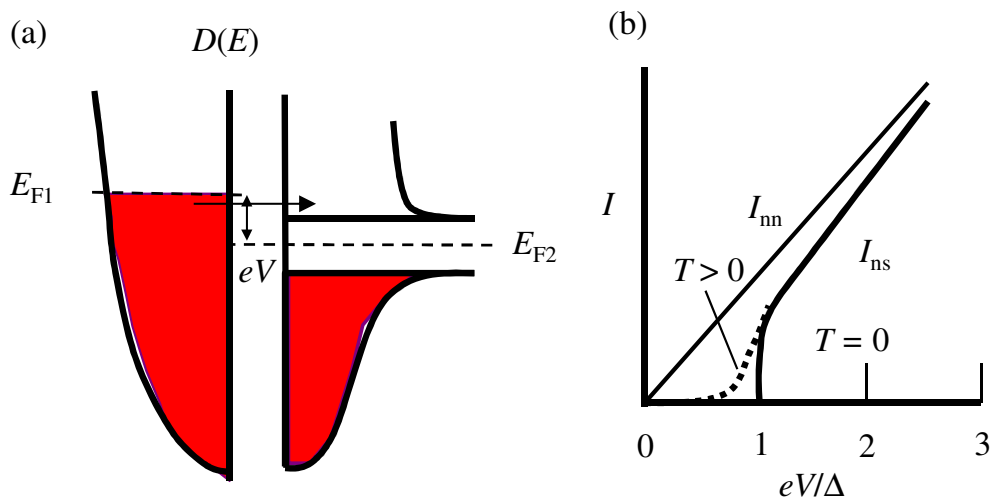


図 2.33: 常伝導体-超伝導体接合のエネルギーダイアグラムと IV 特性。

### 2.5.1 強磁性体-超伝導体接合

以下に強磁性体-超伝導体のトンネル接合における電気的特性の原理を説明する。強磁性体は常伝導状態であるから、そのIV特性は常伝導-超伝導トンネル接合の図2.33と類似している。異なる点は、スピン偏極した電子が一方の強磁性体から超伝導体に入ると超伝導体中の電子スピン密度が非平衡となった超伝導状態になることである(図2.34(a))。

また、強磁性体-超伝導体接合の接合面に平行に磁場を印加すると、超伝導体の電子状態にゼーマン分裂が生じて、 $2\mu_B H$ だけ上下にエネルギーシフトが起こる(図2.34(b))[28]。印加電圧が $V = (\Delta - \mu H)/e$ になると、 $\uparrow$ スピン電子だけが強磁性体から超伝導体にトンネルでき、 $V = -(\Delta - \mu H)/e$ になると $\downarrow$ スピン電子のみがトンネルできるようになる。この原理を利用して強磁性体のスピン分極率を求める方法が、2.3節で触れた超伝導トンネル分光である。図2.35に、Tedrowらの超伝導トンネル分光の報告結果を示した[29]。(a)は、非磁性体-超伝導体接合のスピン依存伝導のコンダクタンスであり、ゼーマン分裂した超伝導体のアップスピン(点線)とダウンスピン(破線)の足し合わせから、微分コンダクタンス(実線)が得られ、2つの分裂した超伝導ギャップのピークを観測することとなる。一方の(b)は、強磁性体-超伝導体接合のゼーマン分裂したスピン依存伝導のコンダクタンスであり、強磁性体の準粒子のエネルギーシフトから、微分コンダクタンスのピークは4つに分裂している。(b)の微分コンダクタンスのピークより、スピン分極率の実験結果が(c)である。ただし、 $\mu_B$ の値は $1.165 \times 10^{-29}$  Wb·mと小さいため、超伝導体のエネルギーギャップに対しゼーマン分裂による十分なエネルギーシフトを確認するには、数十kOe程度の強い磁場が必要となる。

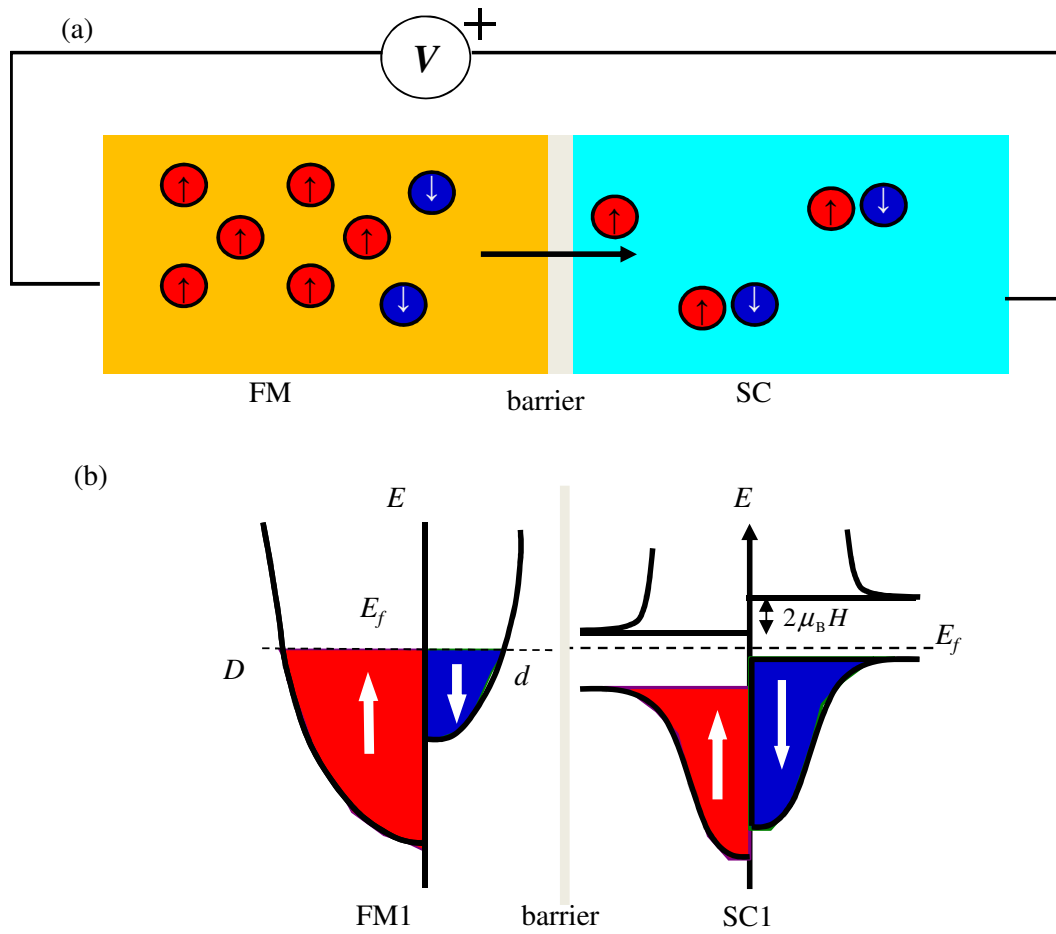


図 2.34: 強磁性体-超伝導体のトンネル接合。(a) は強磁性体から超伝導体へのスピン注入の概念を (b) 磁場を印加した場合の超伝導体のゼーマン分裂を示す。

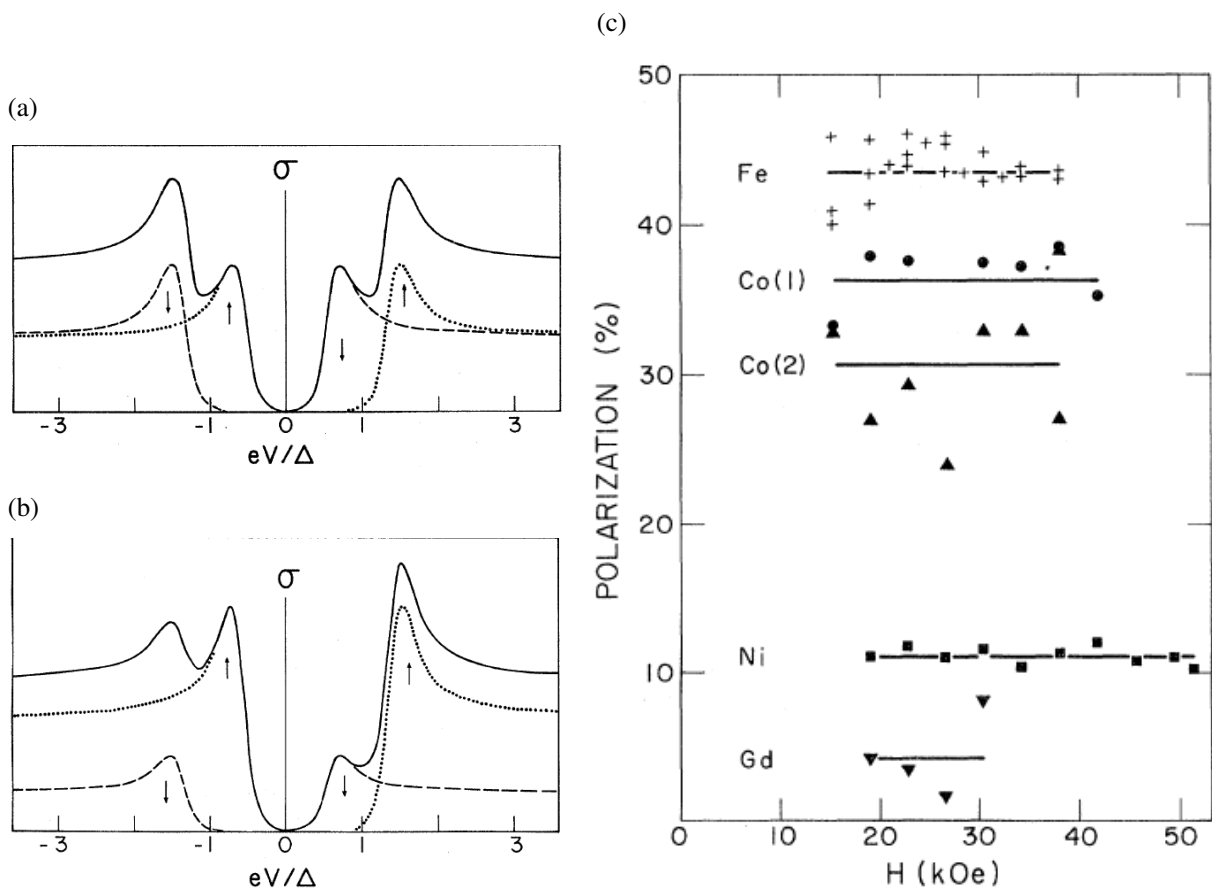


図 2.35: 超伝導トンネル分光による磁性体の分極率の報告例 [29]。(a) 非磁性体-超伝導体の微分コンダクタンス。(b) 強磁性体-超伝導体の微分コンダクタンス。(c) 強磁性体金属のスピンの分極率。

## 2.5.2 超伝導制御による負の磁気抵抗比

ここでは、前述した強磁性体-超伝導体トンネル接合を二つ持ち、超伝導体を島電極を持つ二重トンネル接合 (FM-SC-FM) の特性について説明する。

FM-SC-FM 二重トンネル接合では、強磁性体及び超伝導体の特性を利用して様々な現象が確認されている。その原理一つに、スピン蓄積効果による超伝導抑制効果がある。Takahashi らは、SC 内に生じるスピン蓄積 [64, 65] が超伝導性を抑制し、トンネル抵抗値の減少が引き起こされることを理論的に示した [66]。

図 2.36(a) のような FM-FC-FM 構造を持つ系について考える。ここでリード電極の 2 つの FM は AP state 状態をとることができることとし、また超伝導体の島電極長はスピン拡散長  $\lambda$  よりも短いとする。超伝導ギャップを超えるバイアス電圧を印加すると、偏極した電子が超伝導体中に注入され、そのスピンを維持したまま反対側の接合までスピン偏極電流は伝播する。FM1 と FM2 が AP state のとき、FM1 の多数スピン電子は FM2 中では状態密度が小さいため、磁化平行状態よりもトンネルが制限される。そしてスピン偏極した電子が超伝導体中に留まり、スピン蓄積が起こることになる。このスピン蓄積効果により、スピン偏極した準粒子の数は超伝導体中で増加してゆく。超伝導現象をもたらすクーパー対は上向きと下向きのスピンのペアになっている。片方のスピンしかもたないスピン偏極した準粒子は、クーパー対を形成できない。クーパー対の状態密度が小さくなり超伝導性が弱まって、超伝導ギャップが小さくなる。

Yang らは、MgO をトンネル障壁、Al を超伝導体、CoFe を強磁性体を持つプレーナ型 FM-SC-FM 二重トンネル接合構造を作製し、スピン蓄積効果による超伝導性の抑制を実験的に確認した [67]。その中で、スピン蓄積量の理論的な導出も示されている [67]。スピン蓄積は、超伝導トンネル接合における IV 特性をもととして、式 (2.40) で表される。ここで  $S_P$  を磁化平行状態のスピン蓄積、 $S_{AP}$  を磁化反平行状態のスピン蓄積とおくと、

$$S_P = 0 \quad (2.39)$$

$$S_{AP} = \frac{P}{1 + (\tau_N R_T A d_S) / (\tau_S 2 \rho_N \lambda_N^2)} \int_{\Delta_{AP}}^{\infty} N_S(E) [f(E - eV/2) - f(E + eV/2)] dE \quad (2.40)$$

である。ここで  $P$ ,  $R_T$ ,  $A$ ,  $d_S$ ,  $\rho_N$ ,  $\lambda_N$ ,  $N_S(E)$ ,  $f(E \pm eV/2)$ ,  $\tau_S$ ,  $\tau_N$  はそれぞれ、理想的なスピン注入効率、トンネル抵抗、トンネル接合面積、超伝導体の厚さ、常伝導体における導電率、スピン拡散長、正規化した超伝導の状態密度、フェルミ分布関数、超伝導でのスピン緩和時間、常伝導でのスピン緩和時間である。図 2.37(a) に、Yang らが作製したプレーナ構造の FM-SC-FM 二重トンネル接合の模式図を、図 2.37(b) に微分コンダクタンス特性を示した。ここで、 $G_P$  は磁化平行状態、 $G_{AP}$  は磁化反平行状態の微分コンダクタンスを示している。上記の理論で示された、超伝導ギャップ電圧の縮小は確認できないものの、 $G_{AP}$  は  $G_P$  に対しブロードとなっている。また超伝導ギャップ内の電圧  $V < 0.5\text{mV}$  において、 $G_{AP}$  の微分コンダクタンスが高くなっていることから、超伝導が抑制されたことを示している [67]。図 2.38(a)-(d) は、図 2.37 の実験に対するモデルで、バイアス電圧に対する各パラメータの変化を示している。それぞれ、常伝導スピン緩和パラメータ  $\Gamma_N = R_T A d_S / (2 \rho_N \lambda_N^2)$  を変化させたときの、 $S_{AP}$ ,  $\tau_S$ , スピン分極率  $P' = P / (1 + (\tau_N R_T A d_S) / (\tau_S 2 \rho_N \lambda_N^2))$ ,  $\Delta_{AP}$  および  $\Delta_P$  である [67]。

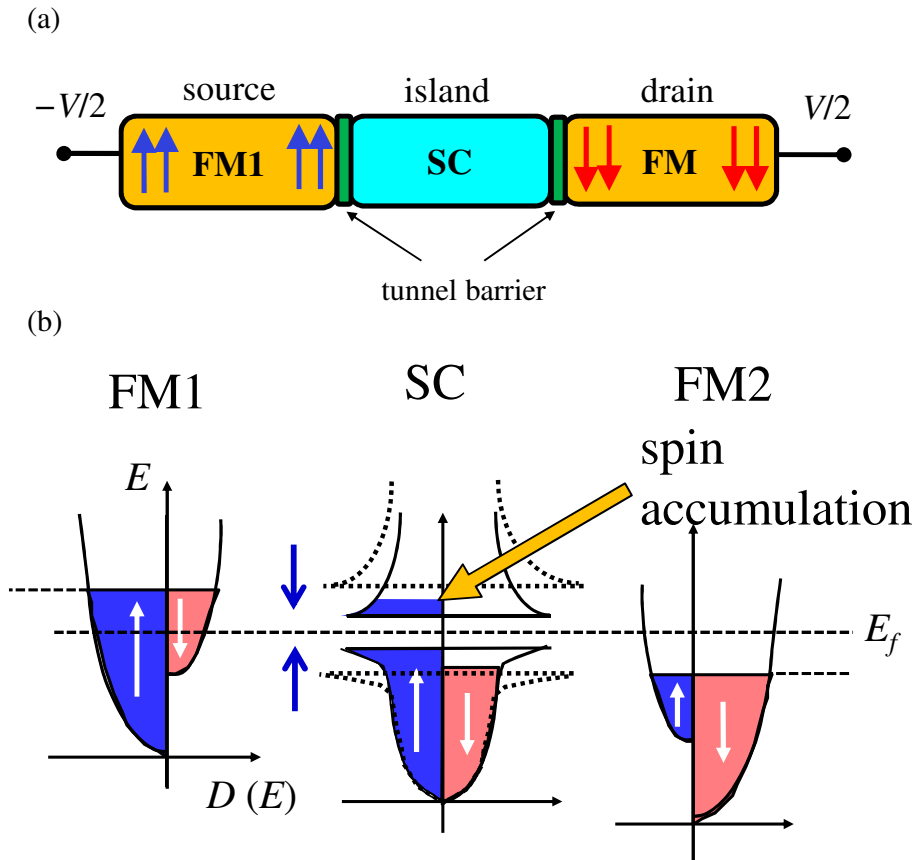


図 2.36: FM-SC-FM 二重トンネル接合の模式図及び状態密度対エネルギー図。超伝導体内へのスピン蓄積により、超伝導ギャップが狭められる。

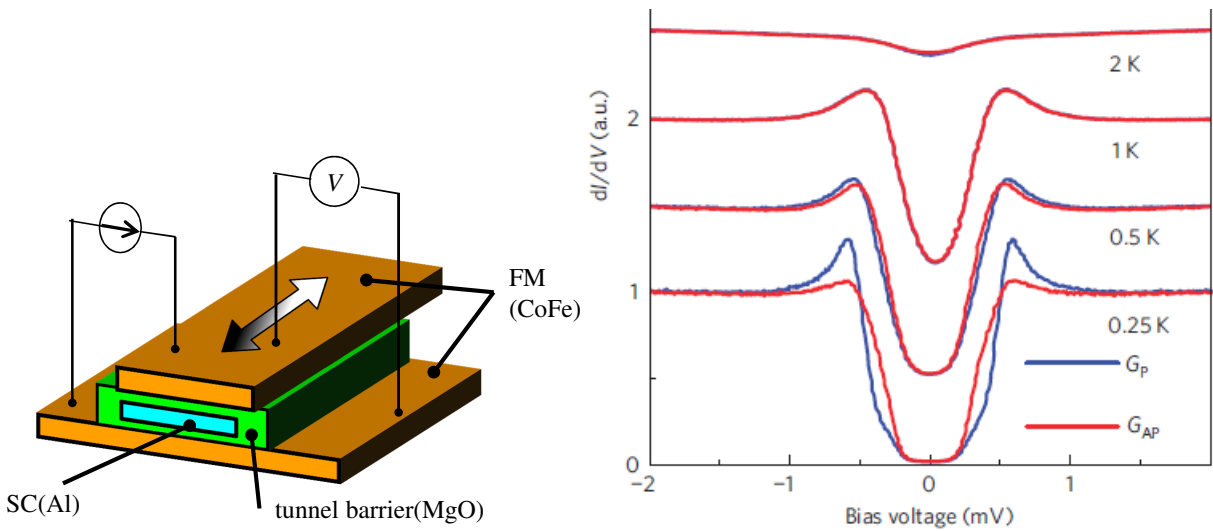


図 2.37: (a) Yang らが作製したプレーナ構造の FM-SC-FM 二重トンネル接合の模式図。(b) 微分コンダクタンス特性。 $G_P$  は磁化平行状態、 $G_{AP}$  は磁化反平行状態の微分コンダクタンスを示す。超伝導ギャップの電圧以下  $V < 0.5\text{mV}$  で、 $G_{AP}$  の微分コンダクタンスが高くなっており、超伝導が抑制されたことを示す [67]。



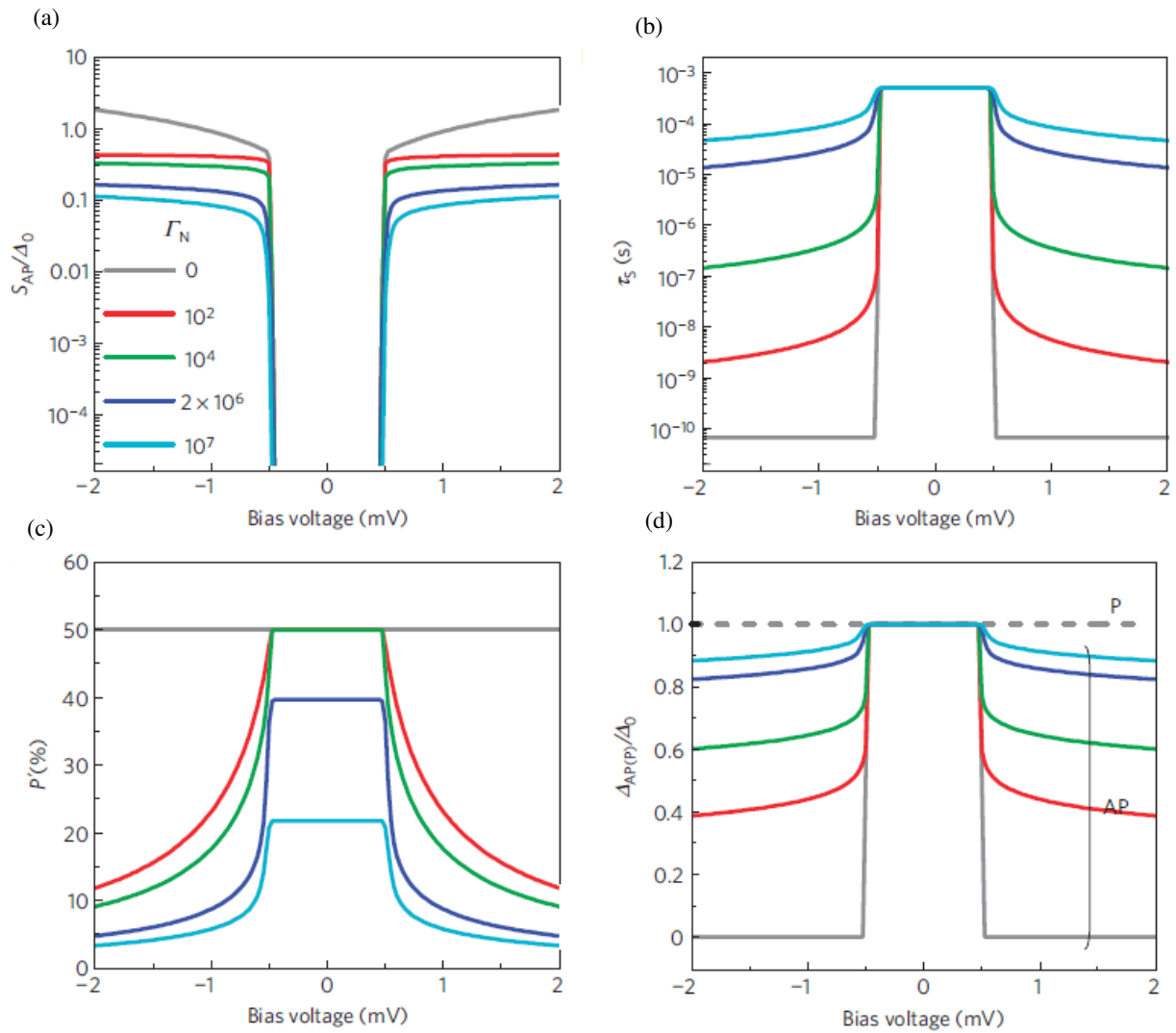


図 2.38: 図 2.37 の素子において、常伝導緩和パラメータ  $\Gamma_N$  を変化させたときのバイアス電圧に対する特性。(a)  $S_{AP}$ , (b)  $\tau_S$ , (c) スピン分極率  $P'$ , (d)  $\Delta_{AP}$  および  $\Delta_P$  である [67]。

## 2.6 クーロンブロッケイドおよび超伝導現象を伴うトンネル磁気抵抗効果

### 2.6.1 磁気抵抗比の極性と異常増大

FM-SC-FM 二重トンネル接合はメゾスコピックの系となっても、原則としてミクロンサイズのスピン依存伝導と類似した特性を持つはずである。したがって素子のサイズをメゾスコピックの領域とし、帯電効果が表れるようにした FM-SC-FM SET の構造においても、過剰に蓄積したスピンの超伝導の抑制によって負の磁気抵抗比が現れることが予想される。Yang らのプレーナー構造に先んじて、いくつかのグループが FM-SC-FM SET で、磁化反平行配置のときの抵抗値の減少を確認したという結果を報告している [68, 69, 70, 71]。いずれの報告も FM に Co を、SC に Al を用いている。FM-SC-FM SET の系で実験的に負の磁気抵抗比を初めて確認したのは、Chen のグループであったが、Johansson らによって、結果について懐疑的な批評が論じられた [72]。それは、

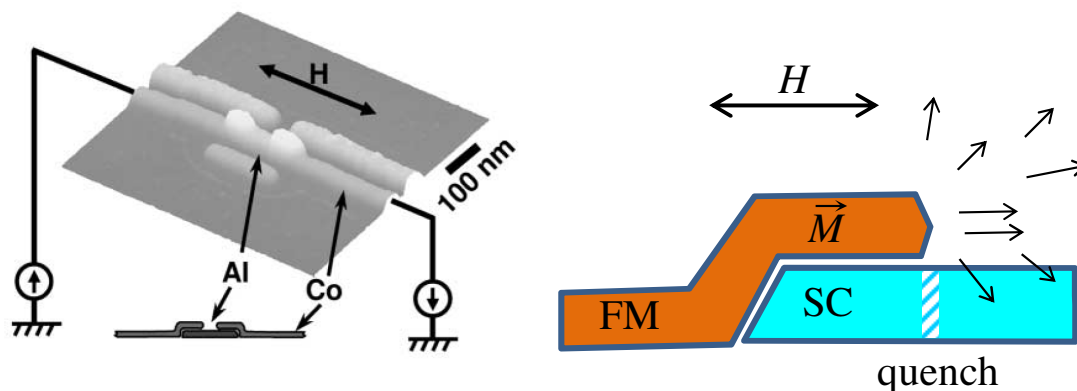
- 強磁性体のエッジからの漏れ磁場が超伝導体へ直接影響を与える構造であること [73]。
- 磁場の時間によって磁気抵抗比が変化してみえること。
- 同グループがこれに続く論文で、強磁性体が 1 つしかない構造にもかかわらず磁気抵抗効果を確認していること [74]。(前項の理論通りであれば、強磁性体は必ず 2 つ必要)

漏れ磁場で超伝導性の抑制が起きていたとすると、スピン蓄積による超伝導制御によってトンネル抵抗値の減少を実験的に確認したという、Chen らの主張は正しくないことになる。さらに Chen のグループは自身の結果は正しいものだとコメントを発表し [75]、Chen グループの結果は、議論を呼んでいた。図 2.39(a) は Chen らが作製した FM-SC-FM SET の原子間力顕微鏡像およびその模式図 [68] で、その右側に、Johansson らが指摘した漏れ磁場の影響を断面図で示した。外部磁場によって磁化された強磁性体から出る磁力線を、矢印  $\rightarrow$  で示している。quench と書かれた箇所で SC の超伝導性が消失する可能性を示している。図 2.39(b) は Johansson らが作製した FM-SC-FM SET の電子顕微鏡像 [69]、およびその断面模式図である。強磁性体が超伝導体より突き出した構造となっており、SC の quench を防ぐことができると考えられる。Johansson らも図 2.39(b) のように突き出した漏れ磁場の問題を解決した構造で実験を行い、磁場の掃引によって抵抗が減少する結果を報告しているが、IV 特性が彼ら自身の予想と異なっていた [76, 77] ため、なお漏れ磁場の問題が懸念点となっていた [78]。また一方で、微小超伝導体 Al は外部磁場に対して渦糸を形成する実験結果が示されている [79] ことから、FM-SC-FM SET で超伝導体を用いた Al は、マイスナー状態から常伝導への単純な転移を示さないことが考えられる。

Mizugaki らは同様の構造の FM-SC-FM SET の磁気抵抗効果を調べたところ、抵抗値は増加する結果を報告している [80, 81]。帯電効果による異常増大と考察し、コトンネリングモデルを適用した結果は、実験結果によい一致が見られている。ただし磁気抵抗比が正になる要因は不明であった。

また、これらの FM-SC-FM SET の実験報告では、超伝導ギャップの抑制の評価を抵抗値、電圧値、電流値で行っている。理論報告や Yang らの報告では、超伝導性の抑制の評価に微分コンダクタンスを用いている。このため理論と異なる結果が得られている可能性がある。FM-SC-FM SET の実験結果も微分コンダクタンスで評価する必要があると考えられる。

(a) Structure designed by Chen and others



(b) Structure designed by Johansson and others

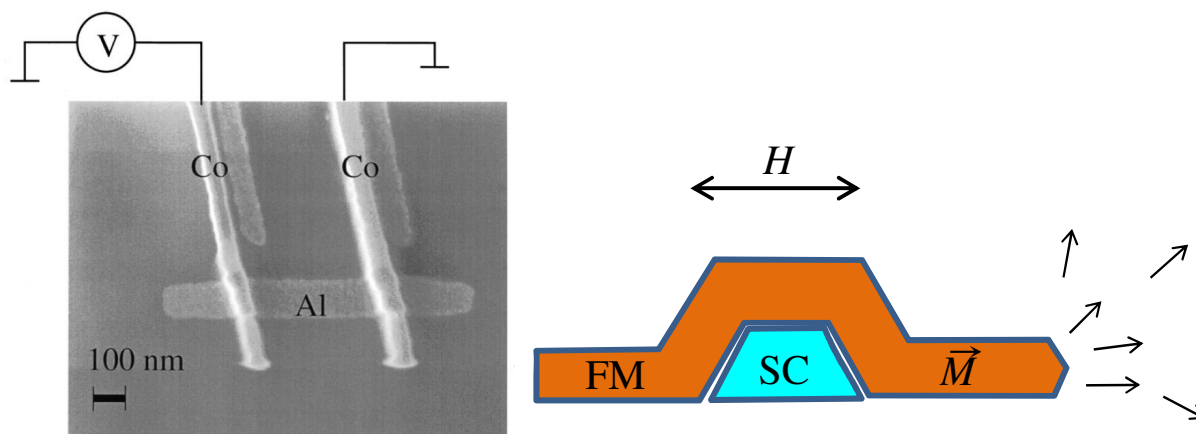


図 2.39: (a)Chen らが作製した FM-SC-FM SET の原子間力顕微鏡像およびその模式図 [68]。右側に強磁性体から発生する漏れ磁場の断面図を示した。斜線で示した箇所に超伝導性の消失 (quench) が起こる可能性がある。(b)Johansson らが作製した FM-SC-FM SET の電子顕微鏡像 [69]。右側に、強磁性体からの漏れ磁場の概念断面図を示した。

## 第3章 実験方法

### 3.1 数値計算

ここでは単一電子のデバイス・回路の実験として、数値計算を使用した。その数値計算ソフトウェアの1つである SIMON(SIMulation Of Nano-structures)[82], および FFTCAP[83] について説明する。

設計した回路や回路の素子パラメータを、実物で動作検証できれば最もよいが、単一電子デバイスは、技術とノウハウ無しに素子を作製する技術が確立されていないため、実験検証はしばしば条件出しを含め、素子作製に多大な時間を要することが多い。

また極低温下での測定評価が必要であるため、装置の準備を含めて多大な時間と実験コストが伴う。

素子の作製が難しい場合や、素子作製前の動作確認に数値計算で結果が確認できれば都合がよい。

本論文で提案する、新規な回路構成の、シュミットトリガ動作する単一電子デバイスは、SIMON による数値計算による動作検証を行った。

#### 3.1.1 単一電子デバイス・回路シミュレータ “SIMON”

本研究では SIMON と呼ばれる数値計算プログラムを使用した。SIMON はアルゴリズムにモンテカルロ法を利用した数値計算ソフトである。微小トンネル接合のトンネル確率は、マスター方程式を用いて記述することができる。単一電子デバイス回路になると、1つの接合のトンネルによって他の接合のトンネル確率が変化してしまう。そのため個々の接合の「トンネルした・しなかった」の次状態を決定しなければならない。この次状態の決定にモンテカルロ法を用いている。

図 3.1 に、SIMON の基本画面を示した。Graphical User Interface を備えており、画面中央は回路図エディタとなっている。マウスで単電子デバイスの素子シンボルを配置し、配線を接続することで、所望のシミュレーションを行ってくれる。解析方法は5種類で、それぞれ

- Stationary Simulation : 静特性シミュレーション
- Transient Simulation : トンネル試行に対する過渡解析シミュレーション
- Stability plot : 安定領域 (クーロンブロッケイド) の解析シミュレーション
- MC-ME(Monte-Carlo-Master-Equation) Simulation : モンテカルロとマスター方程式の協調シミュレーション
- Interactive Analysis : 電子一つ一つの挙動を対話形式で追えるシミュレーション

である。本研究では主に Stationary Simulation を用いた。Stationary Simulation は、SET の IV 特性や、クーロン振動特性といった、電子のトンネル事象による電流値の時間平均を解析するのに適している。平均電流や平均電圧の計算を、過渡解析的に行うことができる。シミュレーションの試行回数は simulation time step と event number を指定できる (図 3.1 に黄色矢印で示した)。

simulation time step と event number を上げれば計算分解能と試行回数が増え、精度の良い結果が得られる。その一方でシミュレーションに必要な計算時間が飛躍的に増加してしまうため、解析時間と解析精度はトレードオフの関係となる。パラメータは素子ごとの静電容量、と抵抗値、そして環境温度を指定できる。

また、コトンネリングも計算可能であるが、逐次トンネルに対しコトンネリングはトンネル発生確率が低いため、試行回数を大きくしなければよい結果が得られず、膨大なシミュレーション時間を要する。SIMON ではその解決方法に MC-ME Simulation を備えている。Wasshuber らの報告では、一例として SETrap のコトンネリング発生頻度を計算しているが、試行回数 20 万回のモンテカルロ法に対して、MC-ME Simulation は同じ解析時間で行った場合、試行回数は 10 万回に減るものの精度の高い計算結果が得られている。

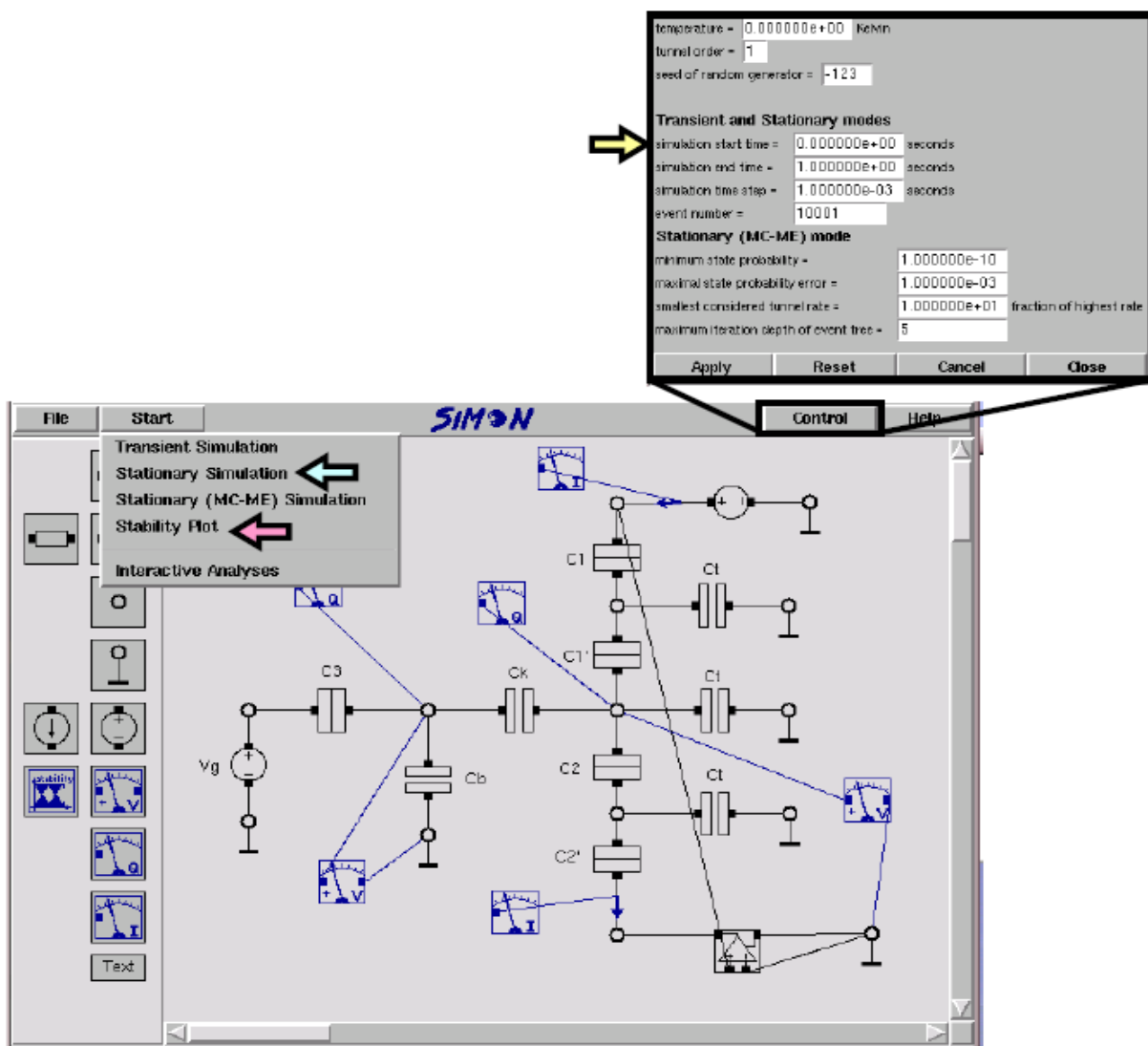


図 3.1: SIMON の基本画面 [82]。グラフィカルユーザーインターフェースを備え、インタラクティブに解析を実行できる。

### 3.1.2 静電容量抽出プログラム“FFTCAP”

2.1節で見たように単一電子デバイスの電気的特性は静電容量パラメータで変化する。単一電子デバイスは島電極やゲート電極で構成されるが、この島電極やゲート電極は電極自身が有する「自己容量」と、電極と電極の間の「結合容量」の静電容量を有する。電極形状から静電容量を抽出できれば、SIMONによるシミュレーション結果を基に、実験で作製すべきレイアウト形状の見積もりを行うことができる。反対に、レイアウト設計したパターンから電極の自己容量および結合容量を抽出して、デバイス作製前に期待通りの動作ができるかどうかをシミュレーション上で事前確認することもできる。

これらの「自己容量」「結合容量」の静電容量を数値計算で求めるため、本研究ではFFTCAPと呼ばれる3次元容量抽出プログラムを使用した。FFTCAPとは、同様の3次元容量抽出プログラムであるFastCAPを改良したものである。FFTCAPおよびFastCAPはいずれも理想導体の「自己容量」「結合容量」を、有限要素法によって抽出するプログラムで、誘電体を扱うことができる。FastCAPに対しFFTCAPは非線形や複数の誘電体界面を利用できない等のいくつか制限事項があるものの、実行時の計算機のメモリ(RAM)の消費量が抑えられており、計算速度も向上している。FFTCAPおよびFastCAPは入力ファイルとして、電極の3次元形状を記述したファイルを用意する必要がある。本研究では3次元モデリングプログラムの代わりとして、FastCAPに付属されるcubegenと呼ばれるプログラムを利用した。cubegenとは任意の長方形のオブジェクトを作ることのできるパネル生成プログラムである。テキスト形式で座標を入力すると、電極の3次元形状を記述したファイル(.quiファイル)を出力することができる。例として、以下のような実行コマンドを入力すると、 $x = 10\text{ m}$ ,  $y = 5\text{ m}$ ,  $z = 0.1\text{ m}$ の直方体を、“ABC.qui”という名前のquiファイルが作成される。

```
: cubegen -xh10 -yh5 -zh0.1 >> ABC.qui
```

FFTCAPへの入力、cubegenによって作成した.quiのパネルの座標を記述したテキストファイル(例として“ABC.txt”)を入力とし-lを付加して実行する。

```
: fftcap -lABC.txt
```

また、FFTCAPを実行時に-mオプションを指定すると電極形状を俯瞰した.ps(postscript)ファイルを作成することができる。psファイルをみれば、意図した電極形状の静電容量をFFTCAPが計算しているかどうか視覚的に確認することができるようになっている。図3.2は、FFTCAPのps出力例で電極の3次元形状を俯瞰したpsファイルを表示したものである。

図3.3は、FFTCAPの実行例を示したものであり計算結果は赤枠で囲んだように、キャパシタンスのマトリックスとして表示される。この例ではbox, GROUP2, GROUP3, GROUP4, GROUP5, GROUP6と名前が付けられた、6個の理想導体がある。boxとGROUP2の結合容量は、1-2の容量値から、22.92 pFであることがわかる。またboxの自己容量は、1-1に記載された容量から全ての結合容量を減算することで求まる。したがってboxの自己容量は、 $54.52 - (22.92 + 0.8049 + 0.1642 + 0.1855 + 0.4659) = 29.98\text{ (pF)}$ である。

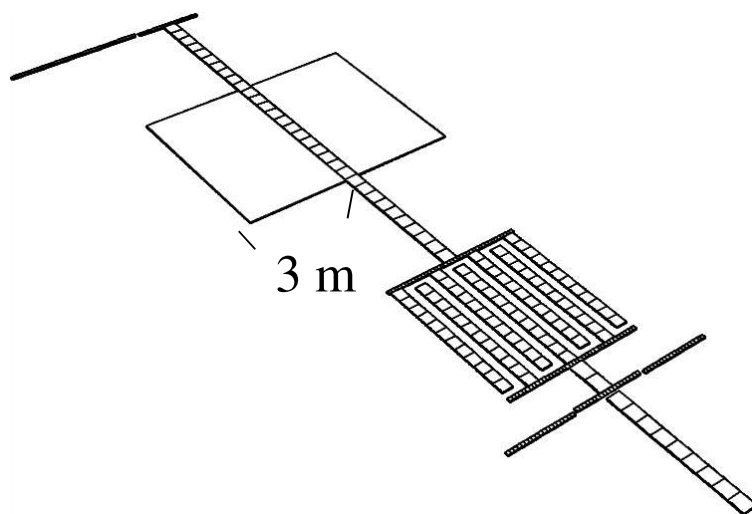


図 3.2: FFTCAP による .ps ファイルの出力結果。3 次元的に配置された理想導体を確認した例。静電容量を抽出すべき電極形状を、視覚的に確認することができる。

```

ファイル(E) 編集(E) 表示(V) 端末(T) タブ(B) ヘルプ(H)
||res|| = 0.00994705
cond=6 iters=33
c16=-0.0042625 c26=-0.103268 c36=-0.197542 c46=-0.0361308
c56=-0.0361339 c66=0.715856

CAPACITANCE MATRIX, picofarads
      1      2      3      4      5      6
%box  1    54.52  -22.92  -0.8049  -0.1642  -0.1855  -0.4659
%GROUP2 2   -22.92  594.7   -271.5  -6.696   -6.68   -11.73
%GROUP3 3   -0.8049  -271.5  361.2   -10.04  -10.04  -21.95
%GROUP4 4   -0.1642  -6.696  -10.04  33.49   -0.5213  -4.016
%GROUP5 5   -0.1855   -6.68   -10.04  -0.5213  33.49   -4.016
%GROUP6 6   -0.4659  -11.73  -21.95  -4.016  -4.016  79.65

TIME AND MEMORY USAGE SYNOPSIS
Warning: compilation with OTHER flag gives incorrect times
Total time: 0
  Total setup time: 0
    Direct matrix setup time: 0
    Multipole matrix setup time: 0
    Initial misc. allocation time: 0
  Total iterative P*q = psi solve time: 0
  P*q product time, direct part: 0

```

図 3.3: FFTCAP の計算結果の出力例。赤枠で囲んだように、キャパシタンスマトリックスとして出力される。

## 3.2 素子の作製方法

本研究では、単一電子デバイスの作製プロセスとして、Al の酸化膜をトンネル障壁に用いる「Dolan 法」[84] と呼ばれる作製方法を採用した。Dolan 法は、1970 年台から現在まで、単一電子デバイスの実験検証によく利用されている作製プロセスである。Dolan 法は微小トンネル接合作製する上で、第一にトンネル障壁の厚み (トンネル接合の厚み方向) を比較的容易に制御できる。Al の自然酸化膜は表面に数 nm 形成されることが知られており、トンネル障壁として利用するにあたって非常に都合が良い。まず Al を真空蒸着し、続いて真空チャンバー内に酸素を導入して Al 表面を熱酸化する。その酸素圧力と酸化時間によって、面積当たりのトンネル抵抗率を制御できる。この上にもう一層の蒸着膜として、Al を製膜すると、トンネル接合 (Al/Al-O/Al 接合) の構造となる。またこのとき例えば (Co/Al-O/Al) など、Al 酸化した後に蒸着する金属材料を変えることも可能である。第二に、トンネル接合面積をサブミクロンスケールとするため、微細加工技術として、二層の電子線レジストを鋳型とする電子ビームリソグラフィと、斜め蒸着法を用いている。実験研究として、室温動作が可能であるようなトンネル接合面積のが数  $\text{nm}^2$  の微小トンネル接合を歩留りよく作製することは困難であるが、接合面積が  $100 \text{ nm}^2$  のサイズであれば比較的歩留まりが高いため、このサイズの接合面積と希釈冷凍機を用いて、極低温下での単一電子デバイスの測定が良く行われている。図 3.4 に Dolan 法の概念図を、図 3.5 に、基板断面から見た微小トンネル接合作製プロセスのフローを示す。

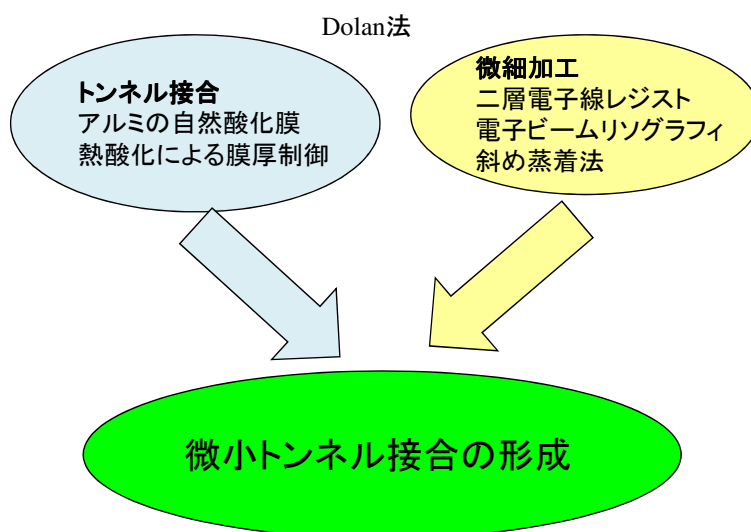


図 3.4: Dolan 法による微小トンネル接合の形成。

### 3.2.1 電子線レジスト

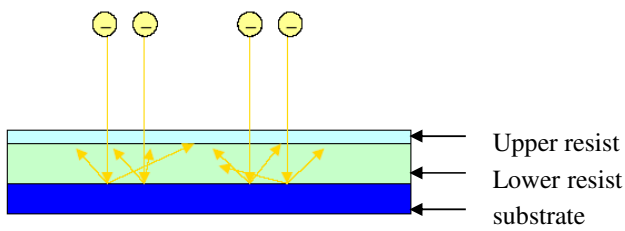
二層の電子線レジストにはアクリル系のポリマーである PMMA および MAA を用いた。感度の異なるレジストを使うことで、アンダーカットを形成しやすくする。表 3.1 に電子線レジストの詳細を、図 3.6 にスピコート時の回転角度とレジスト膜厚の関係を示す [85]。

基板には、 $525 \mu\text{m}$  厚の 4 インチ絶縁酸化膜付き Si 基板を用いている。電子線レジストを Si 基板にスピコートした後はホットプレートを用いてプリバークを  $170 \text{ }^\circ\text{C}$  で 5 分間行い、膜中の溶媒を飛ばしてレジストを硬化させた。

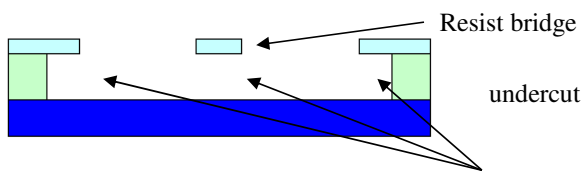
電子ビームがレジスト内に、および基板から反射した散乱電子によって、基板と距離が近い電子線レジストが、上部の電子線レジストよりも幅広く露光される。下層の電子線レジストの感度



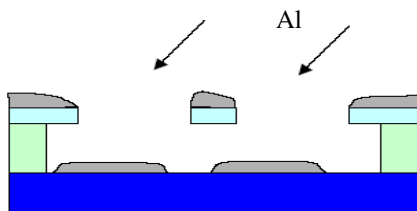
① E-beam drawing



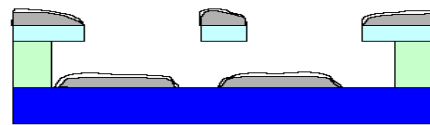
② Development (undercut structure)



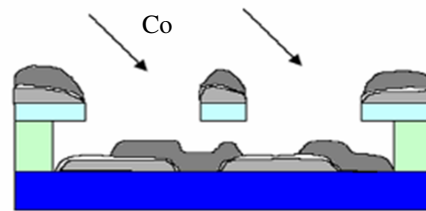
③ First Al evaporation (30 nm)



④ Oxidization (Al-O for tunnel barrier)



⑤ Co evaporation (40 nm)



⑥ Liftoff Tiny tunnel junction

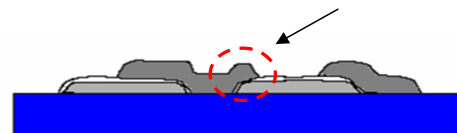


図 3.5: 微小トンネル接合作製プロセスフロー。断面図を表す。

を上層レジストより高くすることで、現像時(等方エッチング)にその効果が高まることとなる。上層の電子線レジストに対し、下層のレジストが取り去られている構造をアンダーカットと呼ぶ。このアンダーカットがさらに広がる。アンダーカットが広くとれることは、後に述べる、斜め蒸着時の素子設計の自由度が広がることとなる。

表 3.1: 作製に用いた電子線レジストの特性

	上層レジスト	下層レジスト
Tone/type	NANO PMMA 2%	NANO Copolymer 11%
Solid content	2%	11%
Sensitivity	200 $\mu\text{C} / \text{cm}^2$	no data
Development	IPA:H <sub>2</sub> O(93:7)	no data

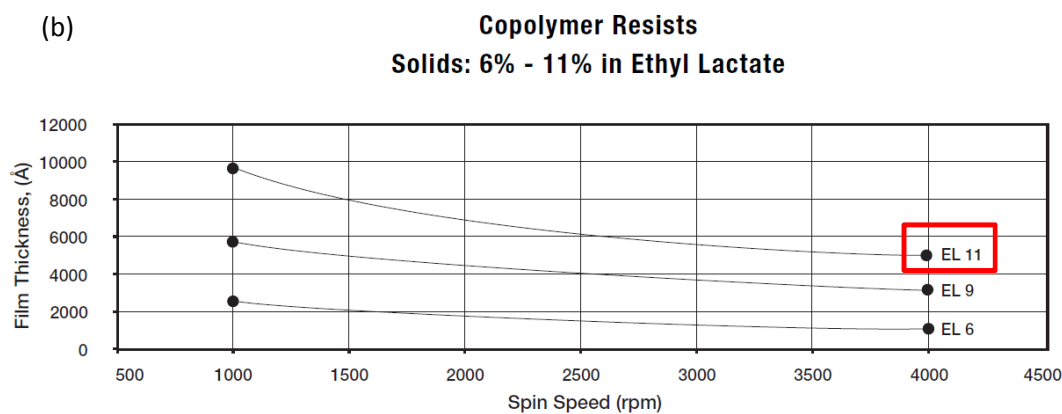
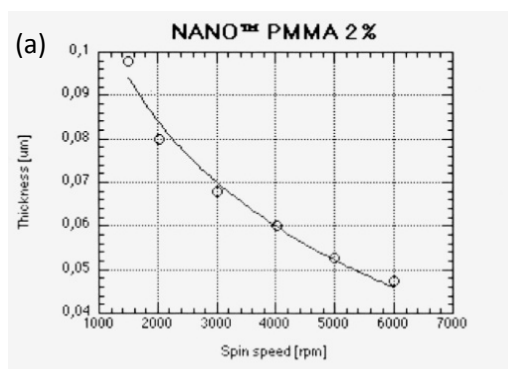


図 3.6: 電子線レジストの膜厚と回転速度の関係図 (a) 上層レジスト (b) 下層レジスト (EL11)。[85]。

### 3.2.2 電子ビーム露光装置

電子ビームリソグラフィ装置には、日立製の W8 型電子顕微鏡と、東京テクノロジー製の描画用電子ビーム偏向アンプ「BeamDraw」を組み合わせた装置を用いた。ただし 2013 年 8 月以降は、日本電子製 JSM-7100F の電子顕微鏡と、東京テクノロジー製の描画用電子ビーム偏向アンプ「BeamDraw」を組み合わせた装置に変更になっている。3.7 に日立製の電子顕微鏡を備えた電子ビーム描画装置の概観を、3.8 に日本電子製の電子顕微鏡を備えた電子ビーム描画装置の概観を示した。装置はクラス 100 のクリーンルーム内に設置されている。描画領域の外部にある位置合わせのマークにて、電子ビームの焦点あわせ、非収点差補正、基板角度補正を行った後、 $200\mu\text{m} \times 200\mu\text{m}$  の描画フィールドに電子ビームを照射する。描画パターンは 2 次元 CAD ソフトである VectorWorks[86] 上にてパターン設計を行い、作成した CAD ファイルを BeamDraw 装置に読み込ませると、自動的にファイル上のパターンの描画が行える。単一電子素子作製フィールドは  $200\mu\text{m} \times 200\mu\text{m}$  であり、分割数を 10000 ラインに設定した。設計パターンから生成される描画 Line の分解能は、

$$200[\mu\text{m}]/10000[\text{line}] = 20[\text{nm}] \quad (3.1)$$

となる。CAD データの認識は、20 nm に分割されたピクセル上に黒く塗りつぶされた図形が存在するかどうかである。図形があると電子ビームが照射されることになる。それ以下の寸法の図形は、装置の仕様上無視されるため、設計時にはこの点に注意が必要である。また、単位面積当たりの電子照射量 (Dose 量：レジストに与える単位面積当たりの電荷量) は以下の式で求められる。

$$\text{dose}[\mu\text{C}/\text{cm}^2] = \text{Current}[\text{A}] \times \text{dosetime}[\mu\text{s}/\text{pixel}] \times 10^4[\text{pixel}/\text{line}] \times 10^4[\text{line}]/\text{Area}[\text{cm}^2] \quad (3.2)$$

電子ビームによる露光後、現像を行う。現像液にて電子線レジストを溶解させる工程である。現像液はイソプロパノールと超純水を 10:1 に混合したものをを用いた。上層のレジストに対して下層のレジストが広く現像されるとアンダーカットが広がるが、2 つの描画パターンを近接させた領域にて、上層レジストだけが残り、橋を渡したような構造が出来る。これは架橋構造 (レジストエアブリッジ構造) と呼ばれている。レジストエアブリッジの下に、斜め蒸着法により微小トンネル接合を作製する。

図 3.9 に、微小トンネル接合作製のために設計した CAD パターンの一例 (a) および断面模式図 (b) を示す。SET を作製するためのパターンで、横長の線幅 80 nm の部分がドレイン電極、120 nm の部分がソース電極、縦長の線幅 100 nm が島電極となる。右端に見える T 字のパターンはゲート電極となる。ドレイン電極と島電極、ソース電極と島電極の間の部分がレジストエアブリッジとなる。

設計したいパターンに応じて、微小トンネル接合の作製条件出しは都度必須となる。Dose 量が過剰、または現像時間が過剰になると、上層レジストも消失してしまう。また Dose 量が少ない、または現像時間が少ないと、下層レジストが残ってしまう。いずれも微小トンネル接合とならない。また、最も倍率の高い光学顕微鏡をもってしても、100 nm オーダーの寸法を確認することは困難である。したがって、レジストブリッジ部における現像の進み具合を、直接確認することはできないので周りサイズの大きな電極の現像の進み具合を光学顕微鏡で確認し、レジストブリッジ部の様子を推測しながら作製することとなる。金属を蒸着後であれば、電子顕微鏡で確認することが容易となるから、あるバッチで、微小トンネル接合の作製に失敗したとしても次のバッチのフィードバックを必ず行わなければならない。

島電極を囲んでいる線幅 20 nm のパターンは、アンダーカットを広げるための工夫である。このような細いパターンは、現像によって上層レジストが消失しきらず、下層レジストのみが広が

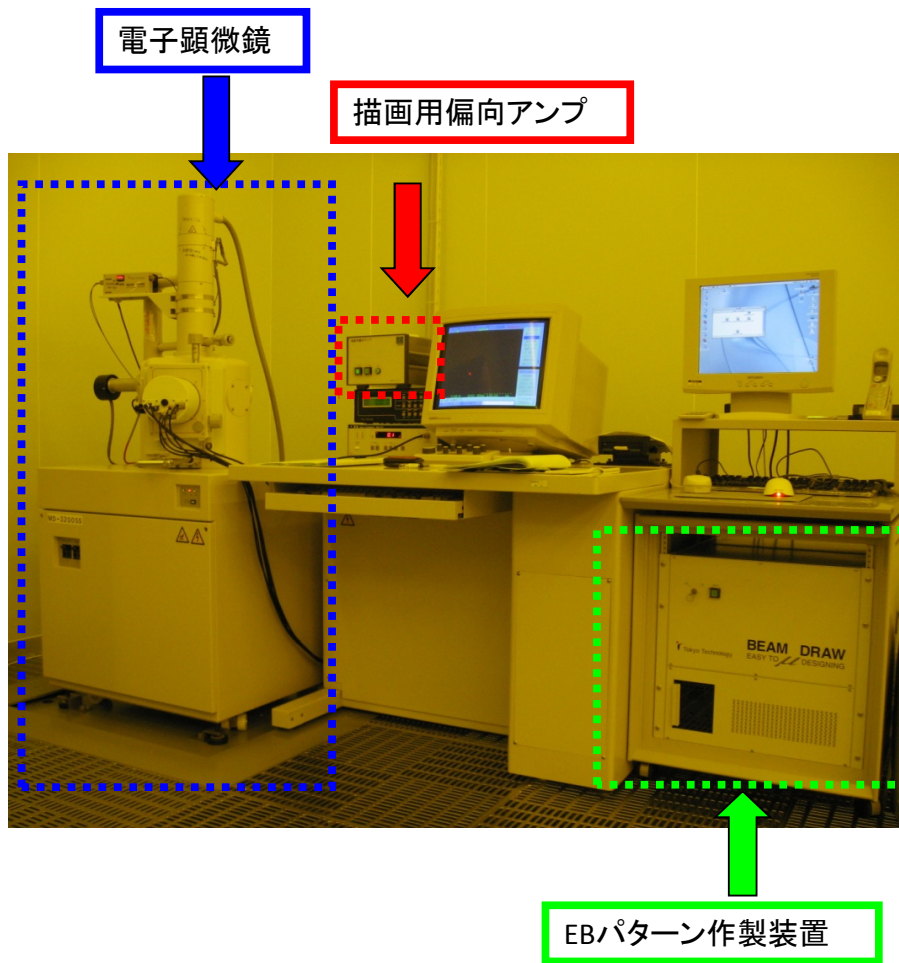


図 3.7: 電子ビームリソグラフィ装置の概観図。電子顕微鏡（左奥）は日立製 W8 型で、描画用電子ビーム偏向アンプ BeamDraw によって電子線を制御し、目的パターンの描画を行う。

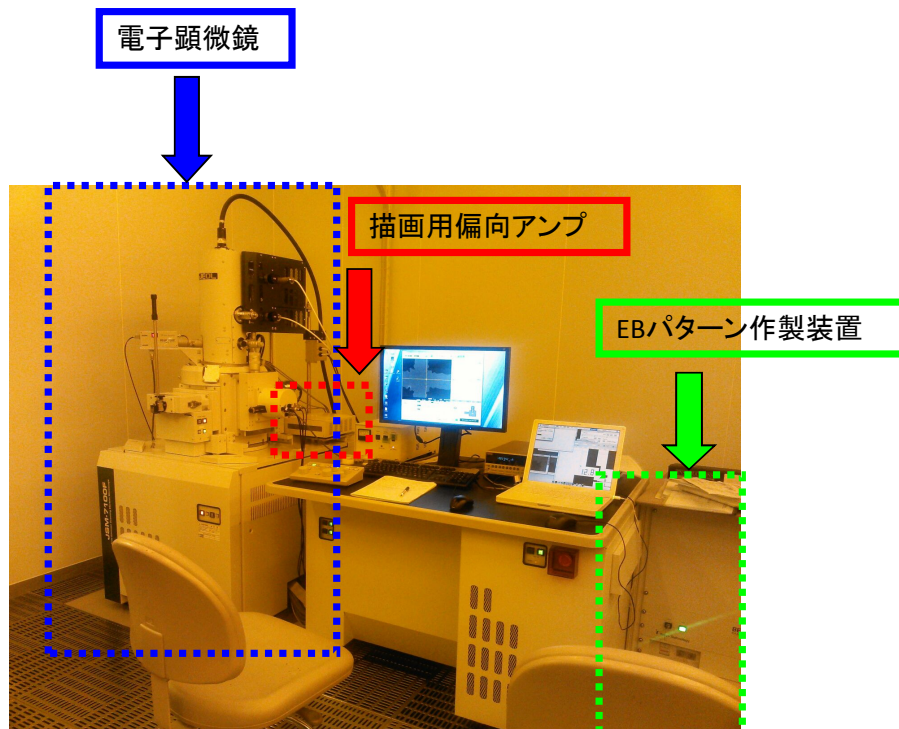


図 3.8: 日本電子製 JSM-7100F の電子顕微鏡と、東京テクノロジー製の描画用電子ビーム偏向アンプ「BeamDraw」を組み合わせた装置。

る。図 3.9(b) にみられるように、斜め蒸着した Al が、下層レジストの壁面に当たってしまうことを抑制できる。

図 3.10 には、現像過程における上層レジストの光学顕微鏡像を示した。干渉微分像で、凹凸に強調を加えている。(a) は全体像で、図 3.9 に相当する SET が、6 素子設計されている。(b) は 60 秒現像した際の顕微鏡像の拡大図で、点線で囲んだ部分が図 3.9 に示した SET 部分のパターンに相当する。SET 部の凹凸が確認できないことから、100 nm 程度のパターンの現像が不足していることがわかる。(c) は 180 秒現像した際の拡大図であり、SET 部分が現像されたことを示している。ただしアンダーカットがどのように形成されているかは確認できない。このように、現像と光学顕微鏡観察の繰り返しにより、現像時間によってどの程度レジストのパターニングが進んでゆくかを確認し、蒸着後の電子顕微鏡観察によって、最終的なレジストの形状を推測する。

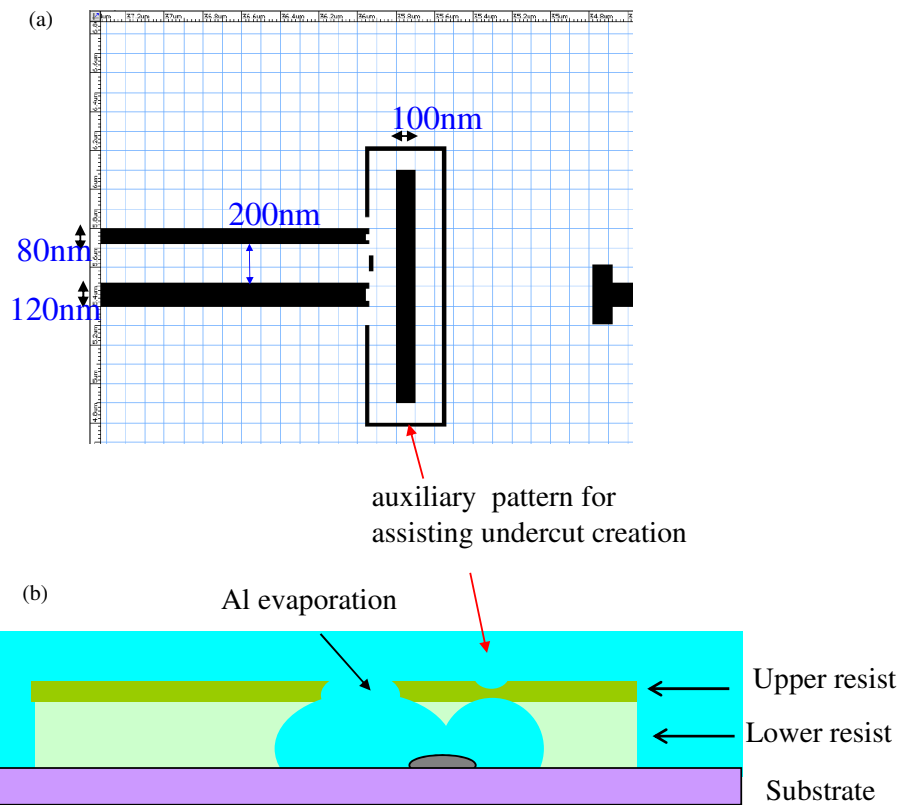
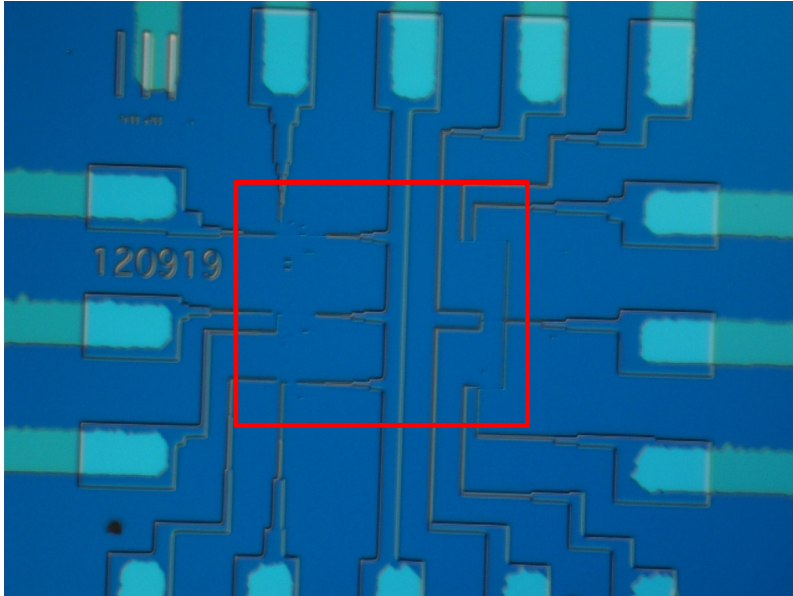
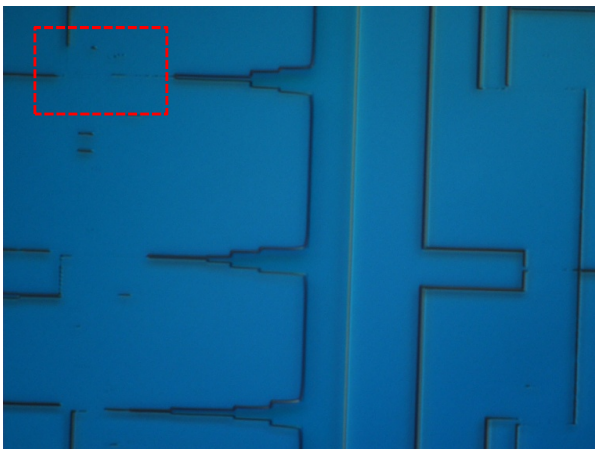


図 3.9: (a) 微小トンネル接合作製のための CAD パターンの一例。SET を作製するためのもの。島電極を囲む 20 nm 線幅のパターンは下層レジストのみを広げ、アンダーカットを大きくするための工夫である。(b) 断面模式図。補助パターンによってアンダーカットが広がり、斜め蒸着を行っても下層レジストに蒸着膜が当たらない様子を示す。

(a) Top view. development 60s.



(b) 60s.



(b) 180s.

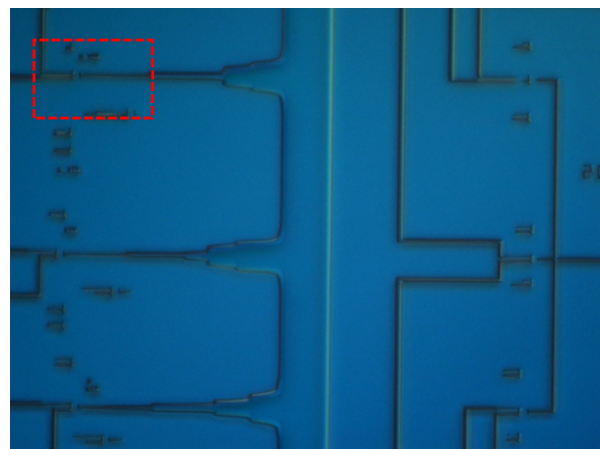


図 3.10: 電子線レジストの現像過程における、光学顕微鏡の干渉微分像。(a) 電子ビームリソグラフィを行った領域の全体像。SETが6素子設計されている。(b) (a)の実線部分の拡大像。現像時間は60秒で、SETを設計した部分にはまだ電子線レジストの凹凸が見えないことから、現像が不足していると判断できる。(c) 現像時間180秒。SETを設計した部分の電子線レジストが現像され、凹凸が見える。ただしレジストブリッジの様子は確認できない。



### 3.2.3 斜め蒸着およびリフトオフ

斜め蒸着法にはステンレス製の真空チャンバを備えた真空蒸着機を用いた。表 3.2 に素子作製に利用した装置の構成と金属蒸発の機構を示した。低真空計としてピラニゲージを、高真空計としてイオンゲージを備えており、蒸着中と酸素導入時の真空度をそれぞれモニタすることができる。強磁性体金属材料の蒸発には抵抗加熱法を用いた。蒸発源はフランジ下部の電極端子に取り付けられた、タングステン線をアルミナでコートしたバスケット形るつぼで、フルウチ化学製の BR-3、またはテクノセラム製の蒸着用バスケット (0.3 cc) で、タングステンは 3 芯の撚り線となっている。これら 2 種類のバスケット型るつぼはいずれも生産終了となっている。真空蒸着機はすべて水晶振動子式の膜厚計を備えており、堆積レートと蒸着膜厚をモニターできるようになっている。また、るつぼの直上にシャッターを備えており、堆積量の調整が可能である。図 3.11 および図 3.12 は DiffNAR 蒸着装置の真空槽の断面模式図、および底部フランジ部分の写真である。フランジに取り付けられた 3 個のバスケット型るつぼ、およびシャッターが確認できる。バスケット型るつぼの電極端子の先には定電流源を接続している。この定電流源の接続を切り替えることにより、真空を保ったまま異なる金属材料を続けて蒸着することができる。定電流源の電流の調整によって、薄膜の蒸着レートをある程度調整することができる。るつぼ個々のばらつきや、これまでの使用回数によって最適な電流値は変化するため作製プロセス都度、蒸着レートに注意する必要がある。経験上、 $2 \text{ \AA} / \text{s}$  の蒸着レートを得るのに必要な投入電流値は、Al の場合は約 23 A、Co の場合は約 28 A である。1 回の蒸着で原料をおよそ  $500 \text{ \AA}$  と仮定すると、Al の場合は約 10 回、Co の場合は約 5 回でるつぼは寿命となり、交換が必要となる。ここでいう寿命とは、るつぼ底面からの融解した蒸着原料の漏れの発生したときや、電流を十分投入しても所望の蒸着レートに達しないようになったことをさす。

基板は回転させることが可能で、蒸着源に対して基板に角度をつけることで、斜め蒸着を行うことができる。1 回目の Al 蒸着後、酸素をチャンバ内に一定時間導入してアルミニウムの表面を酸化させる。再度反対方向から 2 回目の金属として Co の蒸着を行い、Co/Al-O/Al のトンネル接合ができる。

最後に余分な電子線レジストおよび蒸着膜を、アセトンにてリフトオフして取り除き、単一電子デバイスが完成する。

表 3.2: 真空蒸着装置の構成

研究室内装置名称	メインポンプの種類	蒸発法	到達真空度 (Pa)	ロードロック機構
DiffNAR	油拡散ポンプ	抵抗加熱法	$1 \times 10^{-4}$	なし
Diff	油拡散ポンプ	抵抗加熱法	$1 \times 10^{-4}$	なし
KAT	ターボ分子ポンプ	抵抗加熱法	$1 \times 10^{-4}$	なし
TNAR	ターボ分子ポンプ	抵抗加熱法	$5 \times 10^{-4}$	なし
Turbo	ターボ分子ポンプ	抵抗加熱法	$5 \times 10^{-6}$	なし
E-gun	ターボ分子ポンプ	電子ビーム法	$5 \times 10^{-6}$	あり



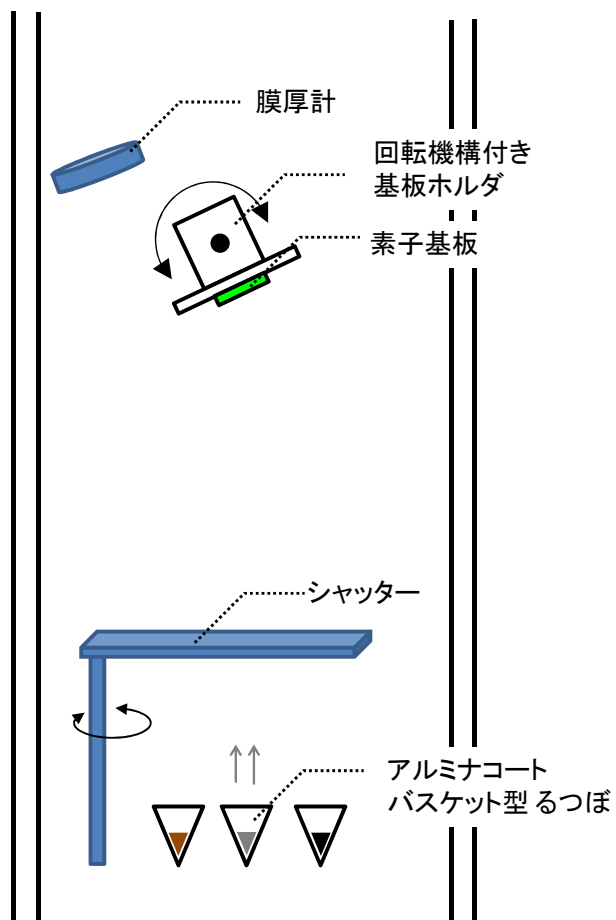


図 3.11: 真空蒸着装置のメインチャンバの断面模式図

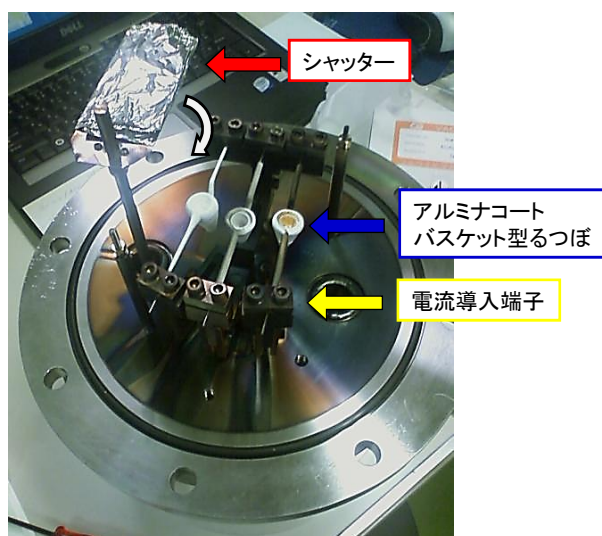


図 3.12: 蒸着用真空チャンバから取り外したフランジの様子。アルミナでコートしたバスケット形るつぼが3個取り付けられている。上部のシャッターは回転できるようになっている。

### 3.3 素子の評価方法

作製した試料を低温に冷やして測定する前に、一度常温で導通を確認を行っている。また電極が何らかの要因でチャージアップしていると静電気放電により素子が破壊される恐れがあるため、試料の取り扱いは常にアースをとり、1 M $\Omega$  ないし 10 M $\Omega$  の抵抗で数秒間全端子を放電してから作業を行う。

単一電子素子は大きな測定電流が流れると破壊されてしまうため、テスターと試料の間に 1 M $\Omega$  の抵抗を以下の図 3.13 のように挿入している。

常温抵抗値測定には、水柿研 2011 年修士卒の菊池健人氏が作製した素子一括帯電除去/常温測定装置を利用した [87]。これは、グランドとテスターにつながる 16 本のバネ入り針を金パットに当てることで、素子に帯電した電荷をグランドに逃がし、常温での抵抗値評価を素早く行うことができる。

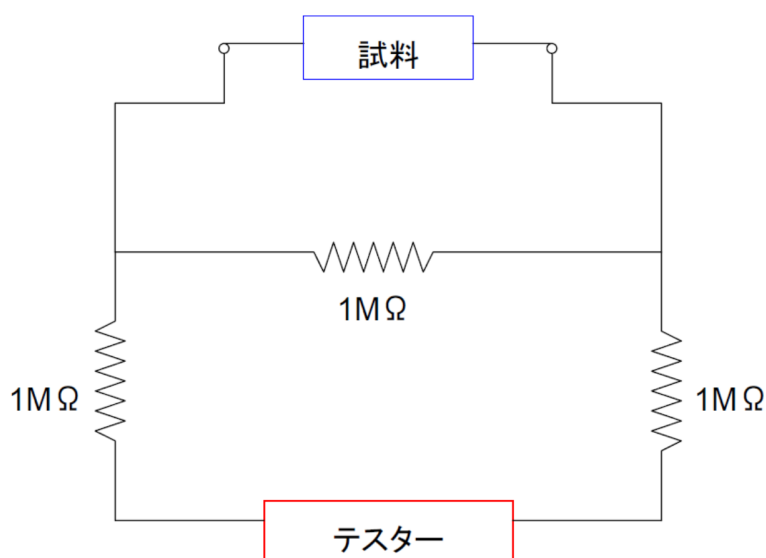


図 3.13: テスターの配線図

試料の抵抗値を  $r$ 、テスターの示す値を  $R$ 、短絡時のテスターの値を  $R_{\text{short}}$ 、解放時を  $R_{\text{open}}$  とすると、試料の抵抗値  $r$  は

$$r = \frac{R - R_{\text{short}}}{R_{\text{open}} - R} \quad (3.3)$$

から求まる。

### 3.3.1 直流バイアスおよび測定回路

クーロンブロッケイド領域は定電圧駆動したとき電流はほぼ0に抑制されるため、 $G\Omega$  オーダー以上の高抵抗測定を行える測定器でなければならない。また、単一電子デバイスは電磁波ノイズにも非常に敏感である。一般的なテスターやデジタルマルチメータ等のデジタル機器は、デジタルクロックノイズを発生させるため、クーロンブロッケイドの測定に影響を及ぼす。

図 3.15 に測定器全体の概略図 (抵抗測定の場合) を示す。外部からの電磁波ノイズは、簡易型希釈冷凍機を電磁シールドルーム内に設置して低減している。シールドルームの壁面に設置した RC ローパスフィルタを介して、デジタル機器はシールドルームの外部に設置している。デジタルマルチメータのデータは光 GPIB を通して、パーソナルコンピュータに記録できるようになっている。パーソナルコンピュータへの取り込みは計測ソフト LabView を使用した [90]。また、特性の概観をリアルタイムでモニタできるようにデジタルオシロスコープをデジタル機器の前に設けてある。

本研究では、測定中の素子の簡易モニターに関して、R バイアス法と呼ばれる方法を用いた。 $IV_g$  特性、IH 特性、クーロン振動特性に関しては、定電圧バイアス法にて測定した。以下に、R バイアス法と定電圧バイアス法の測定回路について説明する。

R バイアス法とは素子の抵抗値を求めるために、素子の電圧を素子に流れる電流で割って求める方法である。素子と直列に挟んだ抵抗値の大小によって負荷曲線の傾きが変わるため、R バイアス法と呼ばれている。R バイアス法の回路を図 3.14 に示す。測定素子の抵抗値を  $R_x$  とすると、

$$R_x = \frac{V_{\text{sample}}}{G_x} / \frac{V(I)}{R_s G_s} = \frac{V_x G_s R_s}{V_s G_x} \quad (3.4)$$

より求まる。ここで、素子の両端にかかる電圧  $V_x$  は、電圧アンプで  $G_x$  倍に増幅した電圧値  $V_{\text{sample}}$  より求まり、素子に流れる電流値  $I$  は、既知の抵抗  $R_s$  に発生する電圧を増幅率  $G_s$  の電圧アンプで増幅した電圧値  $V(I)$  と、 $R_s$  とから求まる。

クーロンブロッケイド領域は数十  $\mu\text{V}$  から数百  $\mu\text{V}$  程度、および既知の抵抗に流れる電流も数十 pA から数 nA 程度であるため、電圧アンプで増幅してから記録用のデジタル測定機器へ入力している。この電圧アンプの選定には注意が必要である。一般的な電子回路で用いられる、汎用の電圧アンプを用いることはできない。これらの電圧アンプは入力端子に漏れるオフセット電流が nA 程度と大きく、測定への影響が著しい。そこで本研究では BURR-BROWN 製の INA-116P を使用した。INA-116P のオフセット電流は  $\pm 25$  fA と小さく、測定の電流オーダーに対して 100 分の 1 以下に抑えられる。

図 3.14 の  $r$  は、希釈冷凍機内部から外部回路までの配線抵抗  $2.16 \Omega/\text{m}$ 、及び雑音低減用に冷凍機内部に設置した  $100 \Omega$  (いずれも室温での抵抗値) を示している。マトリックスボックスから素子までの間は、2 端子測定になるためこの  $r$  は測定電圧の誤差になるが、単一電子デバイスの持つ抵抗値に対して 2 桁程度以上小さい値であるため、本測定では影響はないと判断している。図 3.15 に測定回路の全体図を示した。黄色線で囲んだ領域が R バイアス回路となっている。対称掃印電源と電流電圧変換用アンプとの間の抵抗分配回路は電源回路からの雑音低減用で、回路とグラウンドをつなぐ  $0.1 \mu\text{F}$  のコンデンサは熱雑音の低減用である。

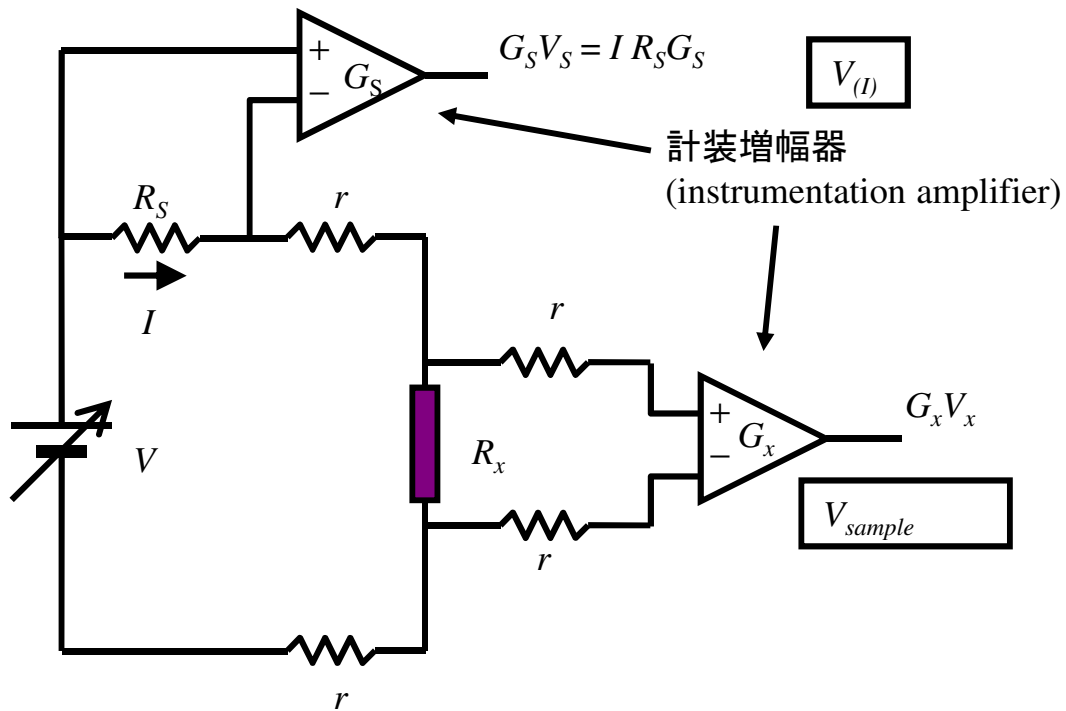


図 3.14: R バイアス法の等価回路図 [88]。素子の抵抗  $R_x$  を知るために、素子の電圧  $V_x$  と、既知の抵抗で発生する電圧降下から、電流値  $I$  を求め、 $V_x/I$  より求める。計装増幅器及び参照抵抗  $R_S$  は、図 3.15 の黄色枠で囲んだ、「R バイアスボックス」に収められている。

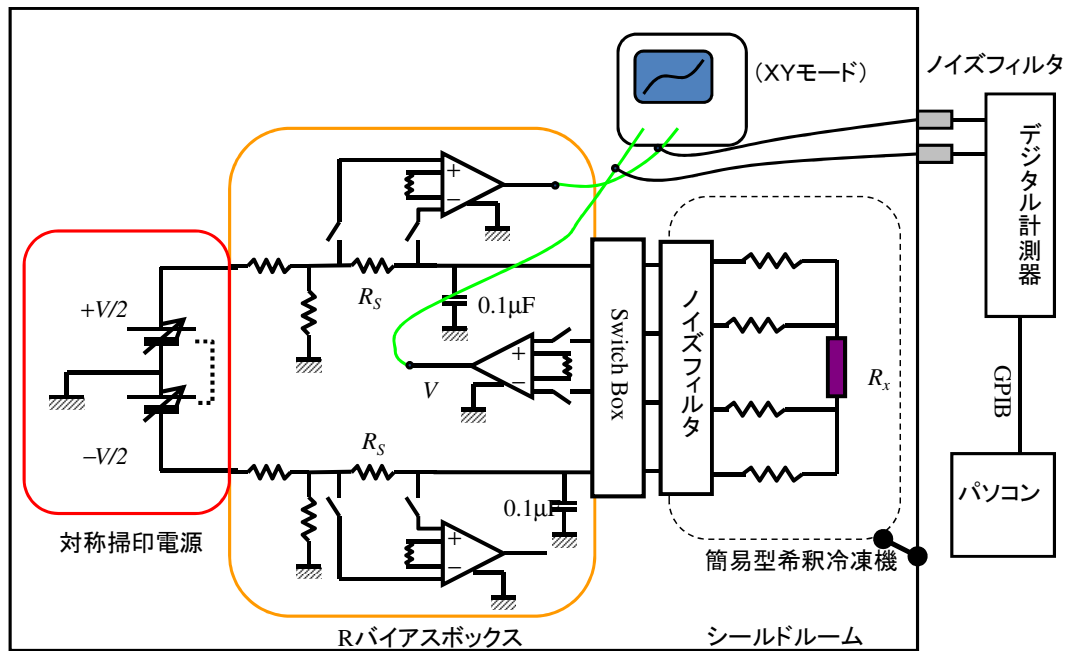


図 3.15: R バイアス法の測定回路の全体図 [88]。

クーロン振動、IH 特性の測定に用いた定電圧バイアス回路を説明する。素子に流れる電流を測定するため電流プリアンプを利用した。電流プリアンプは Stanford Research Systems の SR570 で、入力電流は電圧に変換して出力される。AC ラインノイズを避けるため内蔵の鉛蓄電池による電池駆動が可能である。SR570 はオペアンプ (AD546) を用いており、フィードバック増幅回路によって電流を電圧に変換している。AD546 のオフセット電流は  $0.17 \text{ pA}$  と小さいが、バイアスオフセットの規格値が  $2 \text{ mV}$  と大きい。表 3.3 は、SRS 570 のオフセット電圧を確認した例である。測定するクーロンブロッケイドの電圧は数百  $\mu\text{V}$  のオーダーであるから、補正を行わなければ測定に影響を与えることがわかる。SET の対称バイアス測定のために、対称掃印電源の出力に DC オフセット電圧を印加してバイアスオフセットを補償する。そのため外部からバイアスオフセット電圧を加えられるように、SRS 570 内部回路に一部改造を加えている。

図 3.16 に定電圧バイアス測定法の回路図を示した。電流のループは、素子から SR570 の入力端子に向かい SR570 の EXT-BIAS 端子から素子へと向かう。このループは同軸ケーブルを使っている。微小電流が流れているため、ノイズの影響を受けにくいようにケーブルをツイストさせて、ノイズ対策としている。図 3.16 に示していないが、素子の電圧  $V_x$  の測定に R バイアス回路の電圧アンプ  $G_x$  を流用している。

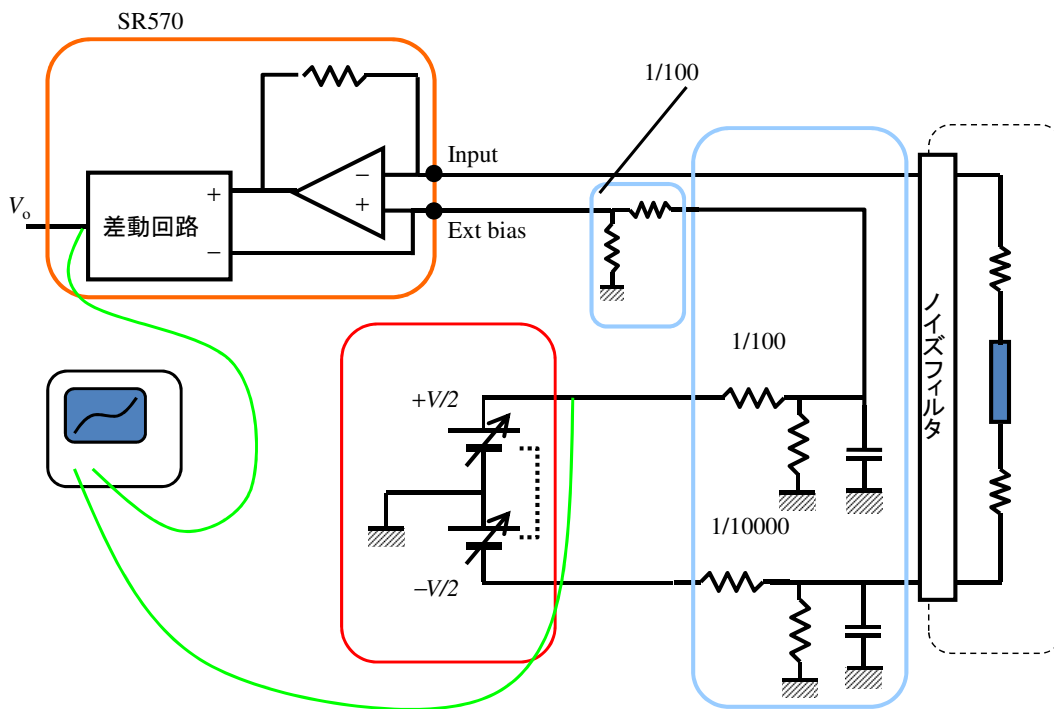


図 3.16: 定電圧バイアス回路の等価回路図 [89]。

表 3.3: SR570 の実際のオフセット電圧

no.	オフセット電圧 $\mu\text{V}$
1	-233
2	-184
3	-174
4	+690
5	+119
6	-109

### 3.3.2 希釈冷凍機の構造と動作

100 nm × 100 nm オーダーの微小トンネル接合ではクーロンブロッケイドの観測を行うために、素子を極低温で測定を行う必要がある [91, 92]。実験研究では、極低温の温度領域の測定環境として、 $^3\text{He}$ - $^4\text{He}$  希釈冷凍機を利用する方法が一般的である。本研究では、「簡易型希釈冷凍機」と呼んでいるタイプの希釈冷凍機を用いて、測定試料を測定した [91, 93]。以下にまず、 $^3\text{He}$ - $^4\text{He}$  希釈冷凍機の冷却原理について簡単に説明する。

$^4\text{He}$  と、その同位体の  $^3\text{He}$  を液化し、さらにこの混合溶液を 0.9 K 程度に冷却すると、密度の大きな超流動  $^4\text{He}$  を主とする  $^3\text{He}$  が少ない希薄相と、 $^3\text{He}$  を主とする濃厚相に分離する。 $^3\text{He}$  が濃厚相から希薄相へと溶け込むと冷却が生じる。この現象は液体状態の  $^3\text{He}$  の蒸発と考えることが出来る。絶対零度においても希薄相には有限量の  $^3\text{He}$  が存在するため、絶対零度に限りなく近づいても冷却能力を持ち続ける。

希釈冷凍機では、 $^4\text{He}$  と  $^3\text{He}$  の混合液から  $^3\text{He}$  を分留し再度液化と希釈を繰り返す  $^3\text{He}$  の循環サイクルを作ることによって極低温を作り出している。希釈冷凍機の  $^3\text{He}$  の液化、希釈、分留の循環サイクルは以下のように記述される。真空ポンプによって希釈冷凍機の外部から室温で繰り出される  $^3\text{He}$  のガスは、1 K ポットと呼ばれる  $^4\text{He}$  を減圧して 1.3 K 程度を作り出している部分で液化される。続いてインピーダンスにて流れを抑制され、熱交換器で十分冷やされる。その後、混合器で超流動  $^4\text{He}$  の希薄相へ希釈冷凍 ( $^3\text{He}$  の拡散) が起こる。混合器で希薄相に溶け込んだ  $^3\text{He}$  と  $^4\text{He}$  の液体は分留器に運ばれる。分留器の温度は 0.7 K に保たれており、この温度は  $^3\text{He}$  の蒸気圧が  $^4\text{He}$  に対して 40 倍ほど大きいため、 $^3\text{He}$  が優先的にガスに戻る。 $^3\text{He}$  ガスは希釈冷凍機の外部に供えられた真空ポンプへと向かう。再び真空ポンプで圧縮され、液化、希釈冷凍、気化の循環を繰り返している。

希釈冷凍機は通常大型で内容積も大きいため、予冷作業や、真空引きの作業、極低温機密シールのチェックに時間を要する。特に低温部の気密シールは厄介な問題を引き起こす。封止にはインジウムを O リングとして用いるが、密閉させるには技術を要する。これより良い材料がないのも現状である。室温では問題なくても、冷却時に部材の収縮等により低温になってからリークが生じることがある。He リークディテクタは必須で、真空漏れがないかどうか、室温、液体窒素温度、液体ヘリウム各温度で何度もチェックをしなければならない。冷却途中でリークが見つかった場合は、室温に戻し、リーク箇所を直してから冷却作業をやり直すこととなる。特に混合器の低温気密シールは重要で、細心の注意が必要である。気密が不完全だった場合、希釈冷凍機を運転させると非常に高価な  $^3\text{He}$  が外部へ漏れてしまう。また、インピーダンスの閉塞にも注意しなければならない。インピーダンスの閉塞の原因は、不純ガスが  $^3$  に混じり、インピーダンス部で冷却されて固体となることが原因である。不純ガスは液体窒素トラップで吸着させているが、吸着量にも限界がある。インピーダンス閉塞した場合は  $^3\text{He}$  の循環をただちに停止しなければならない。

本研究で用いた簡易型希釈冷凍機は、希釈冷凍機に比べ装置を大幅に小型化・簡易化されており、最短 1 日で準備から測定終了までが行える。

通常の希釈冷凍機と比較して、主に以下の点が異なる。

- しばしば液面調整が複雑となる 1K ポットを廃止し、 $^4\text{He}$  デュワー全体を減圧して  $^4\text{He}$  デュワー全体を 1 K ポットの代わりとする。
- $^3\text{He}$  内部は断熱真空を保ったままで、試料交換時にも真空を破らない。
- 分留器と混合器は独立させず、中空のプランジャを置き、内径を狭めることで上部を分留器、下部を混合器とする。

これらの工夫により、液体 He を 4-5 リットル程度  $^4\text{He}$  デュワーに充填し、減圧して 1.3 K 程度にすると、3-4 時間程度 70-120 mK の低温測定を行える。

簡易型希釈冷凍機の欠点としては、試料室となる混合器の容積が小さい (1cm  $\phi$ ) ため、大きなサンプルは冷却することができない。我々が素子作製に用いている 7 mm  $\times$  7 mm Si 基板では、混合器には一つしか取り付けられない。素子を交換する毎に、試料室の温度を室温に戻す必要があるため、昇温と予冷による待ち時間が生じてしまう。また、液体 He の継ぎ足し運転ができないため、 $^4\text{He}$  デュワーに充填した液体 He の残量によって測定時間が制限される。これは  $^4\text{He}$  デュワー全体を減圧しているため、減圧を止めてからでないと液体 He を  $^4\text{He}$  デュワーへ追加することができないからである。このとき  $^3\text{He}$  ガスの液化ができなくなるため、 $^3\text{He}$  循環系の圧力が上昇する。 $^3\text{He}$  系の圧力が高くなりすぎると、高価な  $^3\text{He}$  を漏出させてしまう危険が生じる。

簡易型希釈冷凍機では、冷却継続のため 2 通りの方法をとることになる。1 つ目の方法は、いったん混合器を昇温して全ての  $^3\text{He}$  をガスに戻し  $^3\text{He}$  タンクへ回収させる。次の 2 番目の方法と比較して安全な方法ではあるが、混合器を液体 He 温度程度へ昇温させることとなり、再び冷却させるための時間のロスが生じる。2 つ目は  $^3\text{He}$  循環経路のガス経路をまず大きくとり、自然蒸発によって戻ってくる  $^3\text{He}$  ガスの圧力を常に注視しながら、大部分の  $^3\text{He}$  が液体にとどまっているうちに、 $^4\text{He}$  デュワーを大気圧へ戻して液体 He の充填を済ませてしまう方法である。温度上昇は最短に抑えられるため、次の実験時間を長くとることができるが、インピーダンスが詰まりやすいという欠点がある。

図 3.17 に簡易型希釈冷凍機の構造模式図を示す。

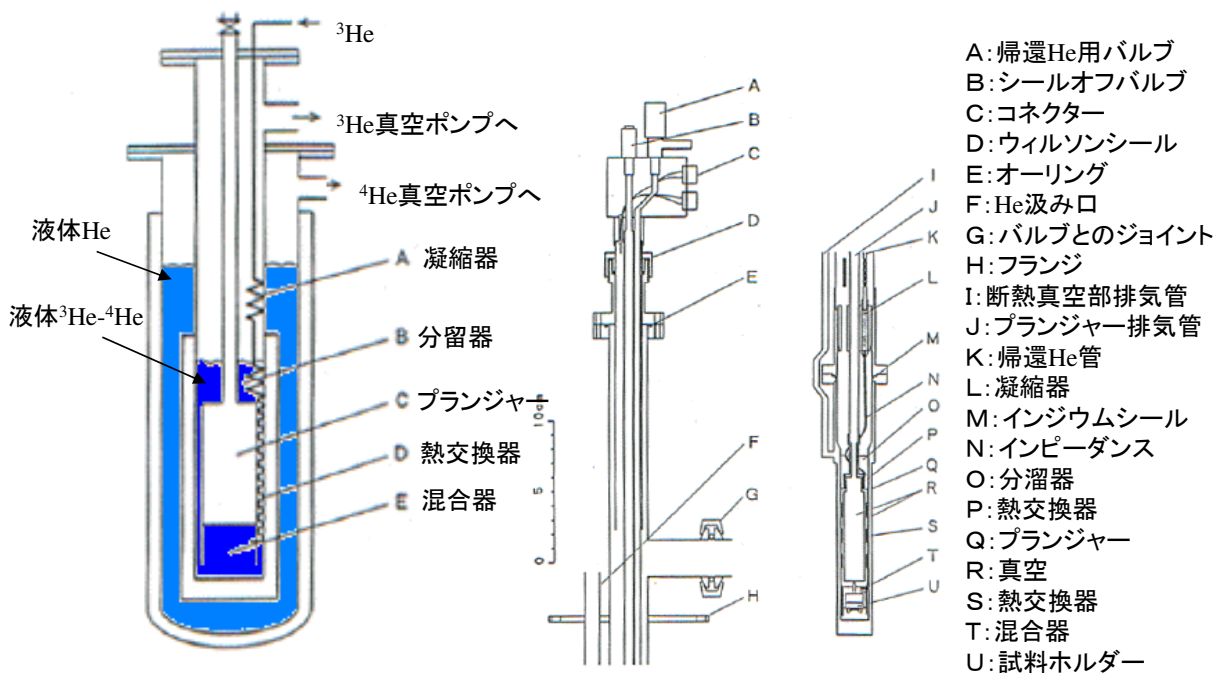


図 3.17: 簡易型希釈冷凍機の全体図及び細部の詳細図 [93]。



### 3.3.3 外部磁場の印加

本研究では、素子に磁場を印加するために超伝導マグネットを利用した。以下に、超伝導マグネットと、その保護回路について説明する。

超伝導マグネットは超伝導の線材で構成される電磁石で、超伝導電流をコイルに流すことで磁場を発生する。常伝導体で構成される通常の電磁石では、コイルの抵抗成分から発生する熱が問題となり、冷却やサイズの面から強い磁場を発生させることは難しい。それに対し、超伝導体は電気抵抗がゼロであるため発熱の問題もないため、微細な超伝導線材に大きな電流を流せ、高い磁場を発生できる。超伝導マグネットに使用される線材は NbTi など、超伝導体に転移させるため通常液体 He ( $T = 4.2\text{K}$ ) に浸漬させて使用する。本研究で使用した簡易型希釈冷凍機は、超伝導マグネットを  $^3\text{He}$  デュワーの外側に取り付け、 $^4\text{He}$  デュワーの液体 He に浸漬させている。マグネットの電源には、Takasago 製の BPS40-15 を定電流源モードで使用した。定電流源は外部から電圧源 (Advantest R6144) で掃引するように設定した。また電圧源はさらに光 GPIB を通じて Labview から制御出来るようにしており、Labview から磁場を掃引しながら電気的特性の自動測定ができるようになっている。

超伝導マグネットを使用する際は、クエンチに注意しなければならない。クエンチとは、超伝導電磁石の超伝導喪失のことである。クエンチが発生して超伝導線が常伝導状態に転移すると、抵抗成分が急に生じる。それまで流れていた電流がこの抵抗成分で熱に変わり、急激に発熱する。そしてこの発熱は近傍の超伝導体を転移温度以上にし超伝導性を破壊するので、連鎖的な超伝導から常伝導への転移が起きてしまう。コイルに蓄えられた磁気エネルギー、および電源からの電流が熱に変換されることとなりマグネットを覆っている液体  $^4\text{He}$  が突沸して大量の低温ガスを発生させる。ただちに電流源の電流印加を止め、マグネットに流れる電流を安全な電流経路に逃がす必要がある。超伝導マグネット破損のみならず、酸欠による窒息や凍傷を受ける恐れがあり、大変危険である。このためクエンチを検出する保護システムが必要である。本研究では超伝導電磁石の電圧が急激に変化した際、それを検出して beep 音を発生させる保護回路を使用した [94]。図 3.18 に外部磁場印加用の測定機器の外観を示した。

以下の表 3.4 に、本実験で使用した Cryogenic 社 4 T 超伝導マグネットの関連パラメータを示す。

表 3.4: Cryogenic 社 4T 超伝導マグネット関連パラメータ

最大通電電流	13.54 A
最大増加率	0.9 A/s 以下
磁場/電圧比	0.2945 T/A
Homogeneity over 10mm DSV	$4.5 \times 10^{-3}$

また、簡易型希釈冷凍機の通常の試料ホルダーでは、試料面に垂直に磁場が印加される配置になっているため、強磁性電極の磁化容易軸と予想される電極長手方向に磁場が印加できるように、専用コネクタを使用した。図 3.19 に超伝導マグネットと専用コネクタとチップの概略図をしめす。測定時には、超伝導マグネットの中央にチップが配置されるように調整した。



図 3.18: 超伝導マグネットの磁場発生用電流源、電流制御用電圧源、および検出回路の外観図。写真右側は簡易型希釈冷凍機。

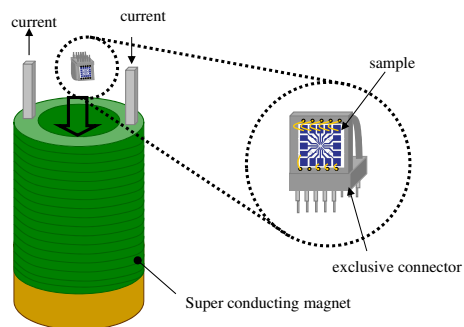


図 3.19: 超伝導マグネットと、専用コネクタに装着した単一電子デバイス試料。実際には単一電子デバイス試料は、簡易型希釈冷凍機の試料室である混合器の中に収められている。

## 第4章 ヒステリシス特性を有する単一電子デバイス

### 4.1 電圧ヒステリシス特性を有する単一電子デバイスの提案

本章では、論理ゲートの「シュミットトリガ」として動作する、単一電子デバイスの回路構成を提案する。微小トンネル接合列の電圧に対する電荷特性は、離散的でありかつヒステリシスをもっているから、これを利用して、シュミットトリガの動作する方式を採用している。シュミットトリガとして動作するパラメータの範囲を調べるため、微小トンネル接合の静電容量とキャパシタの静電容量をパラメータとし、シュミットトリガ動作の設計を行った。また、単一電子デバイスは入出力分離が十分でない。その対策として、SETの静電容量を考慮し、動作範囲を解析した。さらに数値計算により、シュミットトリガが解析結果と同様に動作することを確認した。

まずここで、提案するシュミットトリガの回路動作について説明する。シュミットトリガは論理ゲートの一つで、入力信号に対して出力がヒステリシスを伴って変化する特性を示す。図4.1に、シュミットトリガの入出力特性を示す。入力信号に対して2つの閾値(ここで2つの閾値を  $in_1$ ,  $in_2$ ,  $|in_1| > |in_2|$  とする)を持っており、入力信号が  $in_1$  を超えるとき出力信号は high に、入力信号が  $in_2$  を下回るとき出力信号は low に、入力信号が  $in_1$  と  $in_2$  の間するとき出力は直前の状態を保持する。シュミットトリガの主な用途は、アナログ回路とデジタル回路の接続部に用いてチャタリングを防止することである。これによってアナログ信号に含まれるノイズを除去しつつ、デジタル信号へ変換することができる。入力電圧に重畳したノイズ ( $in_{noise}$ ) が、ヒステリシス電圧以下 ( $in_{noise} < (in_1 - in_2)$ ) であれば、ノイズによって出力が変化しない。ヒステリシスを利用した回路動作には、シュミットトリガのほかにメモリがあるが、ここで  $in_2 < 0$  となる動作をメモリ、 $in_2 > 0$  となる動作をシュミットトリガと定義する。

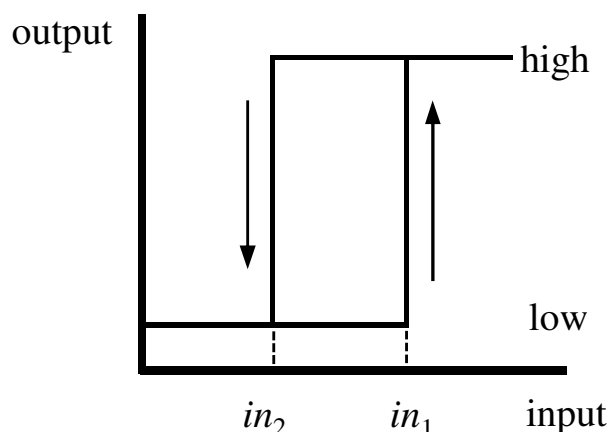


図 4.1: シュミットトリガの入出力特性。入力に対し出力はヒステリシスを伴って変化する。

### 4.1.1 提案する単一電子シュミットトリガの回路構成

図 4.2 に本研究で考案した単一電子シュミットトリガの等価回路図を示す。回路は微小トンネル接合  $J_1 - J_4$  とキャパシタ  $C_{B1}, C_{B2}, C_C, C_T$  で構成され、キャパシタ  $C_C$  を介して、SETrap と SET とが接続されている。ここで  $C, R$  は、 $J_1 - J_4$  の静電容量およびトンネル抵抗を表し、 $n_1 - n_3$  は島電極 1 - 3 の余剰電荷数を表している。入力信号は微小トンネル接合  $J_1$  に接続された端子電圧  $V_{in}$ 、出力信号は SET を流れる  $I_{out}$  である。島電極 2 の電荷状態が  $n_2 = 0$  と  $n_2 = 1$  で双安定となるので、これらを SET の SET-OFF / SET-ON に対応させている。この回路構成は、単一電子メモリ [1] の回路構成と類似しているが、シュミットトリガとして動作させるためグラウンドと島電極の間に  $C_{B1}, C_{B2}$  の 2 つのキャパシタを設け、シュミットトリガとしての特性を向上させる工夫をしてある。後に説明するように、 $C_{B1}$  は、 $C$  と島電極 1 の電荷  $n_1 e$  を分配し  $V_{th1}, V_{th2}$  の閾値電圧を調整する機能を持つ。 $C_{B2}$  は、SET の出力特性を向上させる役割を持つ。

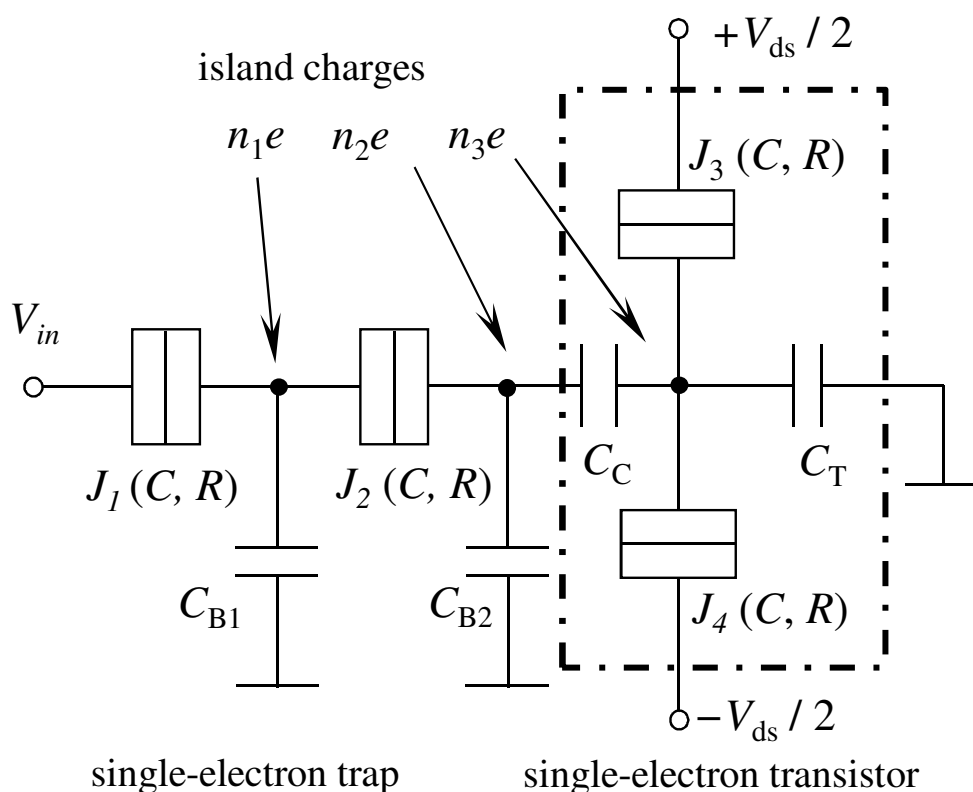


図 4.2: 本論文で提案する単一電子シュミットトリガの回路構成。SETrap と SET を組み合わせた構造を持つが、単一電子メモリとは容量パラメータ  $C_{B1}, C_{B2}$  を設けている点が異なる。

シュミットトリガとして動作する単一電子デバイスは、異なる回路構成により Akazawa らによって提案されている [18]。そのデバイスは、2.2.3 項で述べた単一電子疑似 CMOS [6] を基に、2 つの SET が直列に接続された構造をしている。島電極の電荷数の組み合わせが、1 つの入力電圧に対して 2 つの安定状態を持つことを利用してヒステリシス動作する。ただしこの単一電子疑似 CMOS の構成では、原理上バイアス電圧に依存してヒステリシス幅が変化してしまう。なぜなら SET のクーロンブロッケイド (CB) 領域はバイアス電圧依存性を持っているため、SET クーロンブロッケイドの形状がヒステリシスに反映されるからである [18]。また Ono らは、Si 細線中に複数の SET を作製し、シュミットトリガ的な動作を得ているが、こちらも SET のクーロンブロッケイド形状

に起因するバイアス依存性が現れていた [95]。

ここで SET のクーロンブロッケイド領域がバイアス依存性を持たないよう工夫を行うこととする。2.2.4 項の単一電子入力分散化器の原理で述べたように、SET のゲート電荷の半周期は、 $e$  の半整数倍のときとなる (図 4.3)。したがって  $Q_{in}$  が、 $0$  と  $e$  の半整数倍 ( $\pm e/2, \pm 3e/2, \pm 5e/2$ ) で離散的に変化するとき、SET は電流変化量が大きく、感度がよい。

ここでは入力分散化器の代わりに SETrap を利用している。図 4.2 の  $C_C$  の端子より右側の SET 側を切り離し、 $C_C$  をグラウンドに接続すると、 $C_{B2}$  および  $C_C$  の 2 つのキャパシタがグラウンドに並列に接続された SETrap となる。 $C_C$  に蓄えられる電荷  $Q_C$  は、 $V_{in}$  の関数として、

$$Q_C = \frac{C^2 C_C V_{in} + C C_C n_1 e + (2C + C_{B1}) C_C n_2 e}{C(C + 2C_C + C_{B1} + 2C_{B2}) + C_{B1}(C_C + C_{B2})} \quad (4.1)$$

となる。連続的な電圧  $V_{in}$  が、 $n_1 e$  および  $n_2 e$  の項により離散的な  $Q_C$  に変換される。これにより入力分散化器と同じく、CB に不連続性が生じる。さらに、式 4.1 は  $C \rightarrow 0$  の極限で、 $Q_C = C C_C n_2 e / (C_C + C_{B2})$  となるから、 $C_{B2} = C_C$  を満たせば常に  $Q_C = n_2 e / 2$  となる。この  $C_C$  を SET に接続すれば  $n_2 e$  によってゲート電荷が離散的に変調される。また対称バイアスされた SET が接続されれば、入出力特性に  $V_{ds}$  依存性が表れなくなることが期待される。

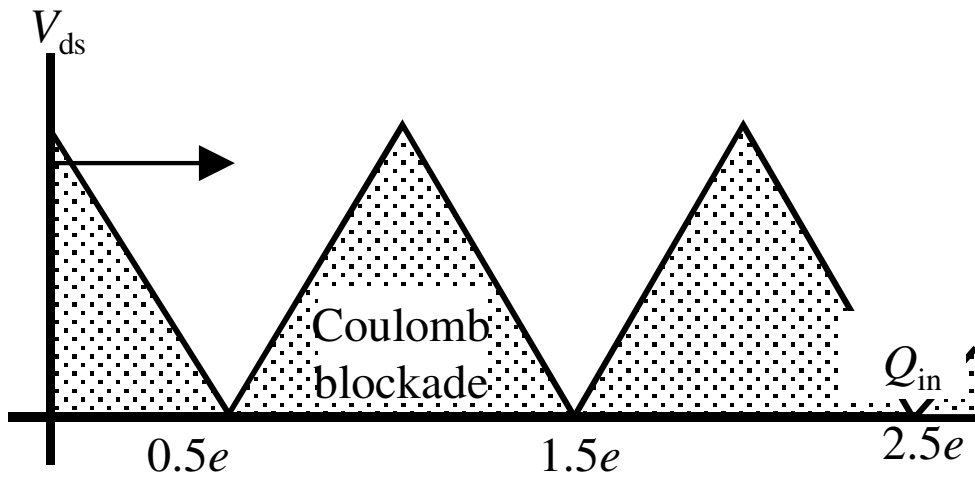


図 4.3: SET のクーロンブロッケイド領域。矢印のように  $Q_{in} = 0$  から  $Q_{in} = 2/e$  のように動作させると、電流変化量が大きく、感度が良い。

#### 4.1.2 ヒステリシス特性の静電容量パラメータの設計方法

シュミットトリガとして最も特徴的なヒステリシス動作をするためには、SETrapが $V_{in}$ に対して、2つの閾電圧 $V_{th1}$ 、 $V_{th2}$ を持ち、さらに $V_{in}$ が $V_{th1} < V_{in} < V_{th2}$ にあるとき、直前の電荷状態を保持する必要がある。島電極2には $C_C$ を介してSETが接続されているので、入出力分離不十分の問題 — すなわちSETの影響を含めた構成でヒステリシスが起きるように容量パラメータ設計しなければならない。クーロンブロッケイド領域を解析的に求めるには回路構成がやや複雑であるため、ここで動作範囲を限定して回路を簡略化することを考えることとする。SETは $\pm V_{ds}/2$ で対称バイアスされているので、 $n_3 = 0$ のときSETの島電極3は接地電位となるから、 $J_3$ 、 $J_4$ は容量 $C$ のキャパシタとみなせる。そこで $C_C$ とSETの合成容量は $C_Z$ と置き換えられる。このとき、

$$C_Z = C_C // (2C + C_T) \quad (4.2)$$

である(ここで $//$ はインピーダンスの並列合成、すなわち静電容量の並列合成を表す)。等価回路は図4.4に示したSETrapに帰着するから、結局、 $V_{in}$ 対 $I_{out}$ の代わりに、 $V_{in}$ 対 $Q_Z$ の容量設計を実施すればよい。ここで $Q_Z$ は $C_Z$ に蓄えられる電荷を表す。SETrapは、電子が $J_1$ と $J_2$ を連続トンネルすることで安定領域が生じる。 $V_{in}$ を印加し、 $J_1$ と $J_2$ を電子がトンネルして島電極2の余剰電荷が1つ蓄積され、 $(n_1, n_2) = (0, 0) \rightarrow (1, 0) \rightarrow (0, 1)$ となる閾電圧を $V_{th1}$ 、島電極2の余剰電荷が $J_2$ と $J_1$ をトンネルして電源側へ吐き出され、 $(n_1, n_2) = (0, 1) \rightarrow (1, 0) \rightarrow (0, 0)$ となる閾電圧を $V_{th2}$ に対応させると、それぞれ

$$V_{th1} = \frac{e}{2} \frac{C + C_{B2} + C_Z}{(C + C_{B1})(C_Z + C_{B2}) + CC_{B1}} \quad (4.3)$$

$$V_{th2} = -\frac{e}{2} \frac{C + C_{B1} + C_{B2} + C_Z}{C(C_Z + C_{B2})} + e \frac{C + C_{B1}}{C(C_Z + C_{B2})} \quad (4.4)$$

で与えられる。ヒステリシス幅は $V_{th1} - V_{th2}$ となる。 $V_{th1} - V_{th2}$ および $V_{th2}$ の $C_{B1}/C_{B2}$ 依存性を式4.3、式4.4式から求めた結果を、図4.5に示した。ここで、 $C = C_{B2}$ 、 $C_Z = 4C_{B2}/3$ である。 $0.75 < C_{B1}/C_{B2} < 1.55$ のとき、 $V_{th1} - V_{th2} > 0$ および $V_{th2} > 0$ の両方が満たされ、この領域でシュミットトリガとして動作する。 $0.75 > C_{B1}/C_{B2}$ の領域では島電極1に電荷が捕捉される、安定状態が生じるため、 $J_1$ と $J_2$ を電子が連続トンネルしない。このためヒステリシスは現れなくなってしまう( $(n_1, n_2) = (0, 0) \rightarrow (1, 0)$ )。また $C_{B1}/C_{B2} > 1.55$ の領域では、 $V_{in}$ を0に戻しても島電極2に電荷が捕獲されたままの状態とるから、回路はメモリとして動作してしまう。

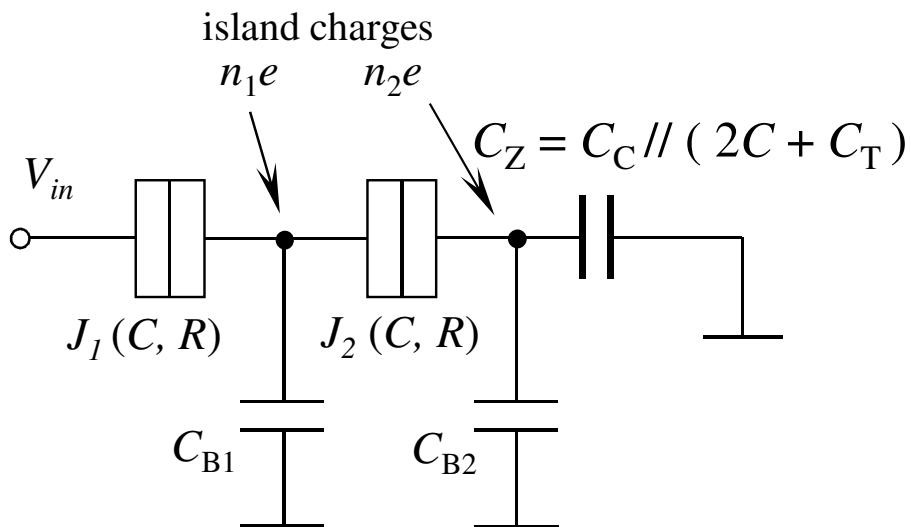


図 4.4: 単一電子シュミットトリガの設計のための等価回路。SET が動作していないときは微小トンネル接合  $J_3$ 、 $J_4$  は容量  $C$  のキャパシタとみなせるので、 $C_Z = C_C // (2C + C_T)$  とすると、回路は SETrap に帰着できる。

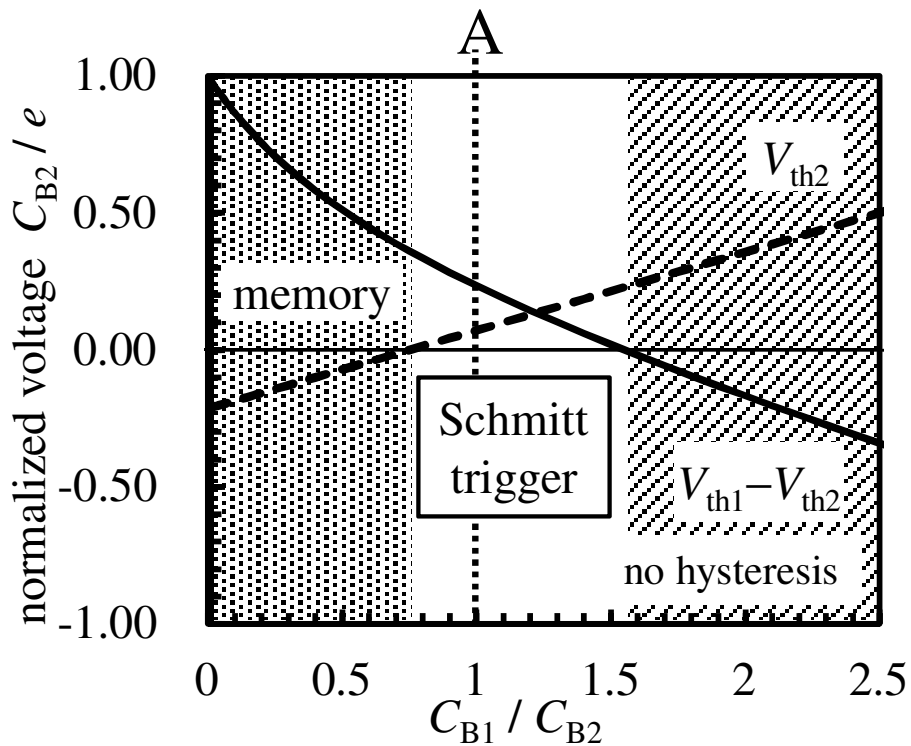


図 4.5: SETrap における  $V_{th1}$  および  $V_{th2}$  の  $C_{B1}/C_{B2}$  依存性。

### 4.1.3 ヒステリシス特性に対するバイアス電圧依存性の数値計算結果

設計した単一電子シュミットトリガの入出力特性を、モンテカルロ単一電子シミュレータ SIMON によって数値計算した。計算に使用したパラメータは  $C = C_{B1} = C_{B2} = C_C = C_T$ ,  $T = 0$  K で、そして  $V_{ds} = 0.25(e/C)$  である。このパラメータは、図 4.5 の “A” に相当する。  $V_{in}/(e/C_{B2})$  を 0 から 0.466 まで、および 0.466 から 0 まで変化させたときの結果を図 4.6 に示す。2 つの特徴が確認できる。まず、  $V_{in}$  を  $V_{th2}$  から  $V_{th1}$  に増加させたとき、および同範囲で減少させたときヒステリシスが生じ、また  $V_{th2} > 0$  であるから、シュミットトリガの動作をしている。次に閾値での電流変化が急峻となっており、感度が良いことがわかる。また、ヒステリシス幅および閾値電圧は  $(V_{th1} - V_{th2}) = 0.234e/C_{B2}$ ,  $V_{th2} = 0.0714e/C_{B2}$  であり、これは (4.3) 式、(4.4) 式から得られる値と一致する。

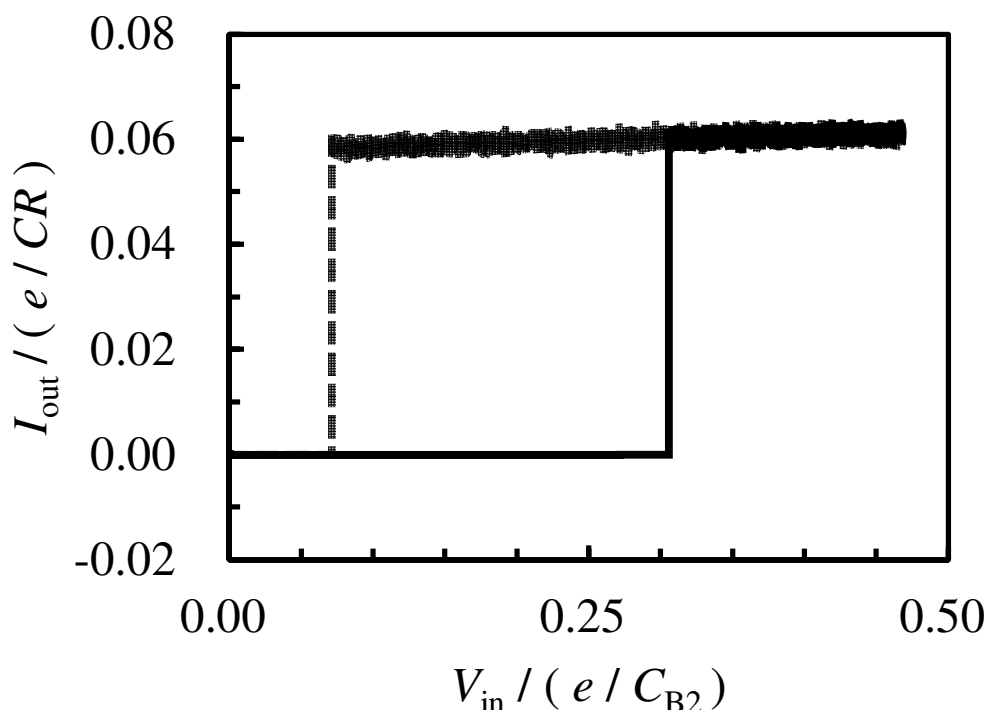


図 4.6: 単一電子シュミットトリガの数値計算結果。  $V_{th2} < V_{in} < V_{th1}$  にヒステリシスがある。計算に使用したパラメータはそれぞれ、  $C = C_{B1} = C_{B2} = C_C = C_T$ ,  $T = 0$  K, そして  $V_{ds} = 0.25(e/C)$  である。図 4.5 の “A” に対応する。

次にヒステリシスのバイアス電圧依存性が現れないことを確認するため、  $V_{ds}$  の依存性を考慮した数値計算結果を、図 4.7 に示す。  $V_{ds}$  を除きパラメータは図 4.6 の条件と同一である。 SETrap の J2 をトンネルした電荷が、不連続に SET のゲート電圧を変化させ、  $C_{B2}$  および  $C_C$  の 2 つのキャパシタが電荷を  $e/2$  未満に変調するため、  $0.10e/C < V_{ds} < 0.25e/C$  の間で  $V_{th1}$  と  $V_{th2}$  が一定となり、入力離散化器を備えた SET と同様に、ヒステリシスにバイアス電圧依存性が現れなくなっていることがわかる。また、  $V_{ds} = 0.3e/C$  では、バイアス電圧が高すぎるため SET の CB 領域の外側となり、  $V_{in} < V_{th2}$  においても  $I_{out}$  が流れている。この SET の  $I_{out}$  によって SETrap の閾値も影響を受け、  $V_{th1}$  が減少している。



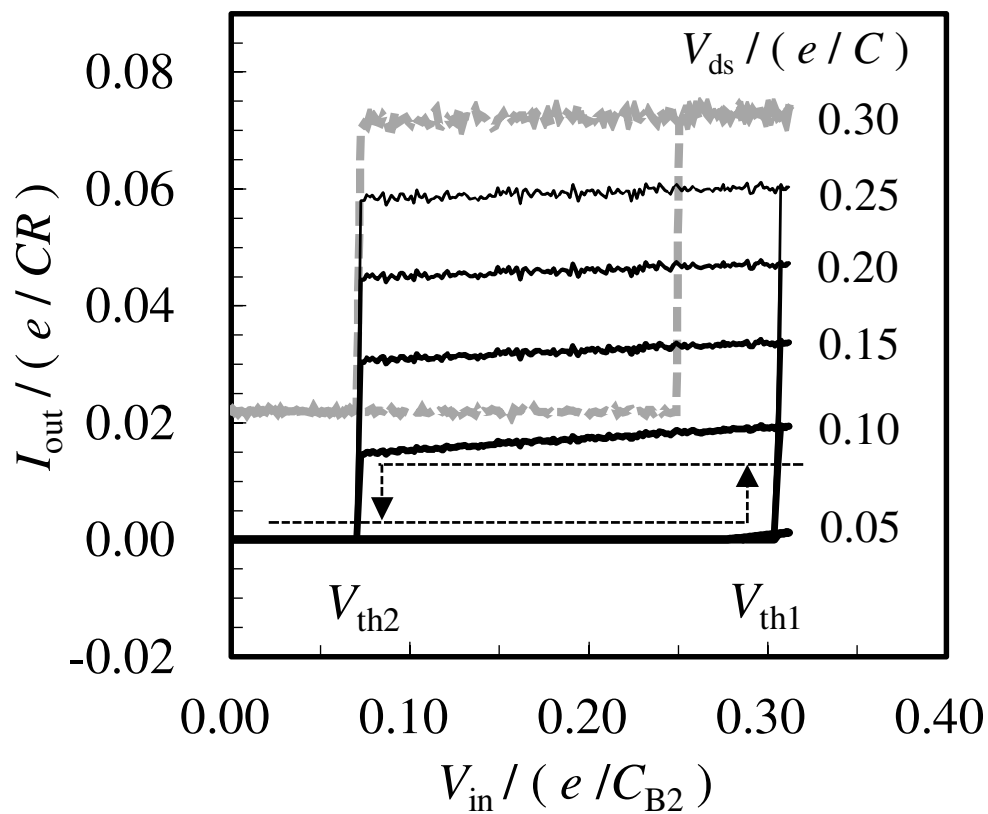


図 4.7:  $V_{ds}$  の値を変化させたときの入出力特性の数値計算結果。破線矢印は特性の変化の向きを示す。 $V_{ds}/(e/C)$  は 0.10 から 0.25 までで、 $V_{th1}$  および  $V_{th2}$  が  $V_{ds}$  に依存しないことがわかる。計算に使用したパラメータはそれぞれ、 $C = C_{B1} = C_{B2} = C_C = C_T$ ,  $T = 0$  である。

#### 4.1.4 ヒステリシス特性に対する温度依存性の数値計算結果

有限温度においては島電極に電子および電荷が安定して留まれなくなるため、ヒステリシスは温度上昇とともに減少すると予想される。島電極2の単一電子帯電エネルギーを  $E_{C2}$  とおくと、

$$E_{C2} = \frac{e^2}{(C + C_{B1}) // (C + C_{B2} + C_Z)} \quad (4.5)$$

である。回路の温度安定性を評価するため、 $E_{C2}$  で正規化した熱エネルギー ( $k_B T / E_{C2}$ ) をパラメータとし、数値計算を実施した。結果を図4.8に示す。温度が上がるに従って、ヒステリシス幅は減少していく。熱エネルギーが  $(k_B T / E_{C2}) = 0.026$  のオーダーに達すると、閾値付近での動作が不安定になってゆく。 $(k_B T / E_{C2}) = 0.052$  ではヒステリシスは完全に失われ、通常のSETの入出力特性と同様のものになる。シュミットトリガの温度安定性はSETrapにおける電子の捕捉状態と同程度のオーダーであった[50]。動作温度の向上のためには、SETrapの微小トンネル接合の直列数を増加させることで解決できるが、動作速度が低下する等の不利益が生じることから、用途に応じた最適化が必要であると思われる[14]。

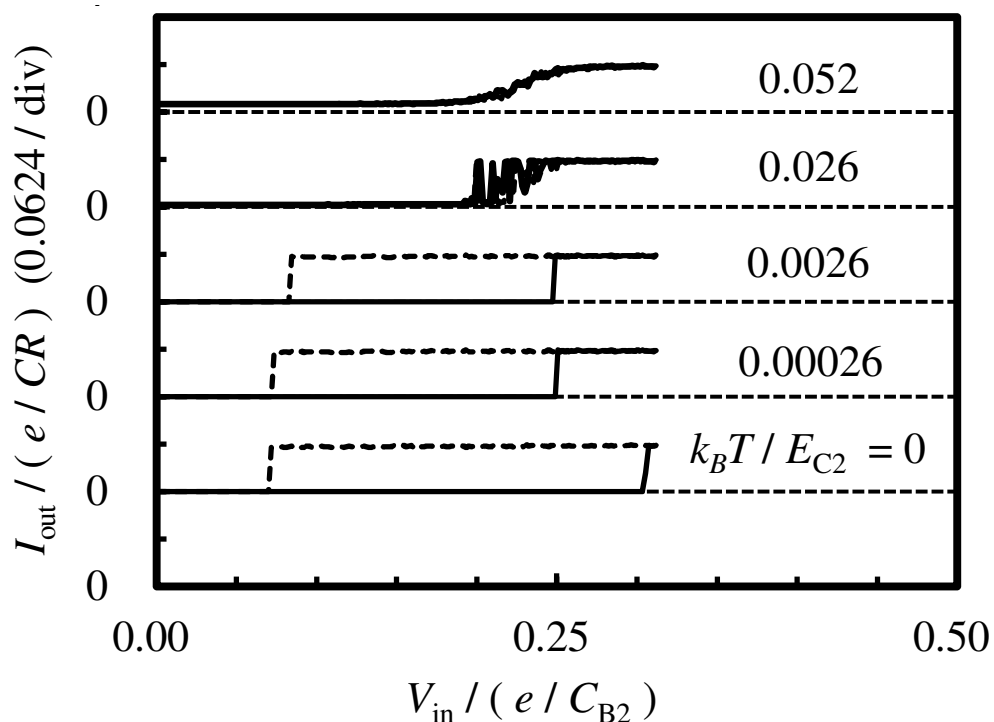


図 4.8: 有限温度での入出力特性の数値計算結果。  $V_{ds} = 0.25(e/C)$  である。温度エネルギーを島電極2の帯電エネルギー  $E_{C2} = e^2 / ((C + C_{B1}) // (C + C_{B2} + C_Z))$  で正規化している。

#### 4.1.5 単一電子入力離散化器の実験検証

本論文では単一電子シュミットトリガの動作実証までに至らなかったが、ここで実験系で作製すべき単一電子シュミットトリガの回路構成の指針、および入力離散化器の動作検証について説明する。実験環境は有限温度でありかつコトンネリングの発生がある。SETrapに捕捉された電子の放出や流入が意図せず生じて、ヒステリシスが弱められてしまう。特に実験系では時間安定性の確保の問題が考えられる。単一電子メモリや、SETrapの実験系ではこの問題を解決するため、多重接合トラップが良く用いられている [14]。このときのトラップの直接接合数は、7に増やしてある。単一電子シュミットトリガでも、これと同様に以下の図 4.9 ように、実験的に動作を確認するためには SETrap を多重接合で構成し多重接合トラップとする。そのうえでヒステリシスのパラメータ設計を、4.1.2 項で示した方法と同様に実施すれば良い。

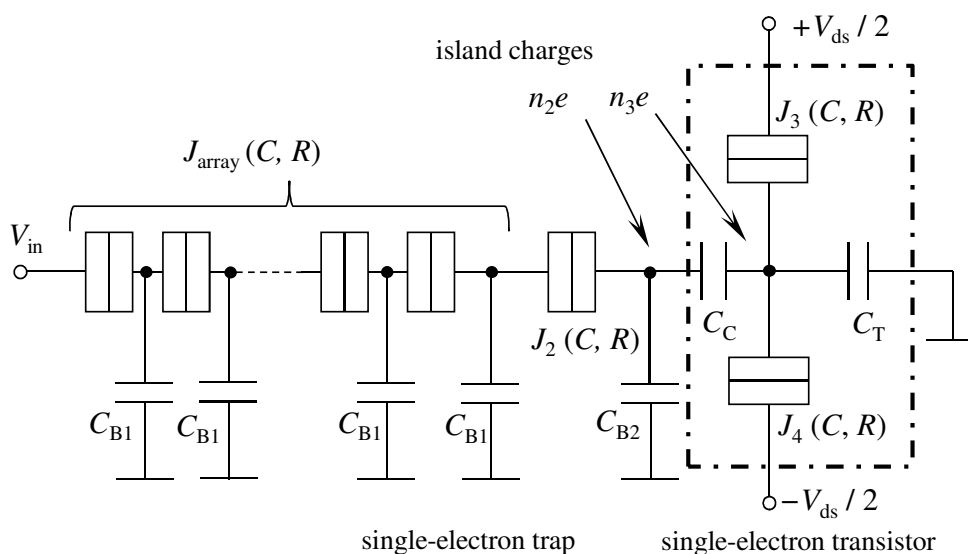


図 4.9: 単一電子シュミットトリガの実験検証のための構成回路図。SETrap が多重接合で構成されている。

また、本論文で提案する単一電子シュミットトリガでは、入力部に入力離散化器および SETrap の動作原理を利用している。これまでに SETrap の実験による動作検証はいくつも報告されている [14] が、単一電子入力離散化器の動作検証はいまだなされていない。そこで Al トンネル接合系を用いて、単一電子入力離散化器の動作検証を行うこととした。入力離散化器には容量結合させた SET を接続させている。入力離散化器の離散的な電荷量変化によって、SET の入力電荷が変調されればクーロン振動特性が急しゅんな特性に変化する。入力離散化器の動作を SET の電気的特性によって検証できるようにした。微小トンネル接合およびキャパシタの組を入力離散化器の部分に直列に接続することで、図 4.9 の単一電子シュミットトリガの回路構成へ拡張が可能である。また、比較および素子のパラメータ抽出のため、入力離散化器のうち  $J_1$  のみを有さない SET も同一チップ上に作製してある。

素子は、3.2 節にて述べた Dolan 法を用いて作製した。単一電子入力離散化器つき SET の作製条件として以下の表 4.1 に電子ビームリソグラフィおよび現像条件、4.2 に蒸着および Al の熱酸化条件を示す。トンネル接合は Al 自然酸化膜を利用した Al/Al-O/Al である。電気的特性のパラメータを表 4.3 に示した。

表 4.1: 単一電子入力離散化器およびSETの電子ビームリソグラフィおよび現像条件

Chip 名	描画装置 (電子顕微鏡名)	電子ビームリソグラフィ			現像 現像時間 (s)
		加速電圧 (kV)	ビーム電流 (pA)	ドーズ時間 ( $\mu$ s)	
131225d	JSM-7100F	30	100	5	165

表 4.2: 単一電子入力離散化器およびSETのAl蒸着条件

Chip 名	蒸着装置	1回目 Al 蒸着			2回目 Al 蒸着							
		角度 deg	ビーム電流 (mA)	膜厚 (nm/s)	圧力 (torr)	Al 酸化 圧力 (torr)	時間 (s)	角度 deg	ビーム電流 (mA)	膜厚 (nm)	圧力 (torr)	
131225d	E-Gun	-15	280	0.26	25	$5.4 \times 10^{-7}$	0.10	60	+15	285	45	$4.0 \times 10^{-7}$

表 4.3: SET および入力離散化器付 SET (SET with ID) の代表的な素子パラメータ

Sample	Coupling capacitance $C_C$ (aF)	Chaging energy $E_C$ ( $\mu\text{eV}$ )	Superconductive gap energy $\Delta$ ( $\mu\text{eV}$ )	Resistance at 300 K $R_{RT}$ (k $\Omega$ )
SET	884	92	213	105
SET with ID	884	103	208	105

図 4.10 は、入力離散化器付き SET の等価回路図 (a) とその SEM 像 (b)、入力離散化器のうち  $J_1$  のみ有していない SET の等価回路図 (c) とその SEM 像 (d) である。赤丸で示した箇所が Al/AlO<sub>x</sub>/Al の微小トンネル接合で、入力離散化器  $J_1$  の接合面積は 183 nm × 40 nm である。 $C_C$  にはくし型のキャパシタを、 $C_{B1}$  には面積を意図的に大きくした島電極の自己容量を採用した。入力離散化器では  $C_C$  と  $C_{B1}$  の静電容量値を等しく設計することで、SET のクーロン振動特性のゲート電圧周期と、入力離散化器の変調周期が 1:2 となり、常に急峻な特性が得られることが分かっている。FFTCAP による数値計算で容量を調整して、 $C_C$  と  $C_{B1}$  が  $C_C = C_{B1} = 270$  aF と、容量比が 1 : 1 と等しくなるように形状を設計している。ただしこの FFTCAP による容量値抽出では、計算の簡略化のために完全導体が真空中に存在しているモデルとしており、実際のデバイスに存在する Si 基板の誘電率が考慮されていない。したがって  $C_C$  および  $C_{B1}$  の容量値は 3-4 倍大きくなることが予測される [96]。 $C_{BG}$  および  $V_{bg}$  はバックゲートで、SET の島電極のバックグラウンドチャージを調節するために設けている。素子は簡易型希釈冷凍機にて 85 mK 以下へ冷却し、電気的特性を測定した。Al の超伝導性を消失させるため、試料面垂直方向に 10 kOe の磁場を印加している。

SET および入力離散化器付き SET の IV 特性を図 4.11(a)(b) に示した。図 4.11(a)、および図 4.11(b) より、 $E_C = 92$  eV,  $E_C = 103$  eV である。

SET および入力離散化器付き SET のクーロン振動特性を図 4.12 に示した。上から、ID の微小トンネル接合を設けず  $C_C$  と  $C_{B1}$  のみ有する SET、入力離散化器付き SET、入力離散化器付き SET の数値計結果 ( $T = 0$  K) である。数値計算結果は入力離散化器付き SET の特性にフィッティングするようにパラメータを選んだ。ただし  $C_{BG}$  は、素子のバックゲートに対する応答結果からは見積もっていない。 $C_C = 884$  aF,  $C_C = 1100$  aF,  $C_{BG} = 13.6$  aF,  $C = 324$  aF, SET の自己容量  $C_T = 500$  aF (4.10 の回路図には示されていない),  $V_{bg} = 70$  mV,  $V = 74$   $\mu\text{V}$ , 島電極  $n_1$  のバックグラウンドチャージ +0.01  $e$  である。入力離散化器付き SET では、SET のクーロン振動と比較してゲート電圧  $V_g$  に対して不連続に電流が変化し急しゅんなスイッチング特性が得られており、また、クーロン振動に 4 倍周期の規則的なパターンが現れている。数値計算結果から、 $C_{B1}/C_C \approx 5/4$  を有する入力離散化器によって SET のゲート応答が変調されたことがわかる。これは FFTCAP による容量の見積もりより、 $C_C$  が小さかったか、あるいは  $C_{B1}$  が大きくなっていたことを示している。容量比の調整について、ゲート電圧に対して周期的な特性が重要となるアナログデジタルコンバータ等の用途では、さらなる静電容量の調整が必要である。一方で、本研究で目指している、ヒステリシス動作のための単一電子シュミットトリガを実現する用途では、SET-ON, SET-OFF が 1 周期のみ入力離散化器の動作で変調されればよい。したがってこの実験結果は、入力離散化器の動作をほぼ期待したとおりに確認したと結論できる。

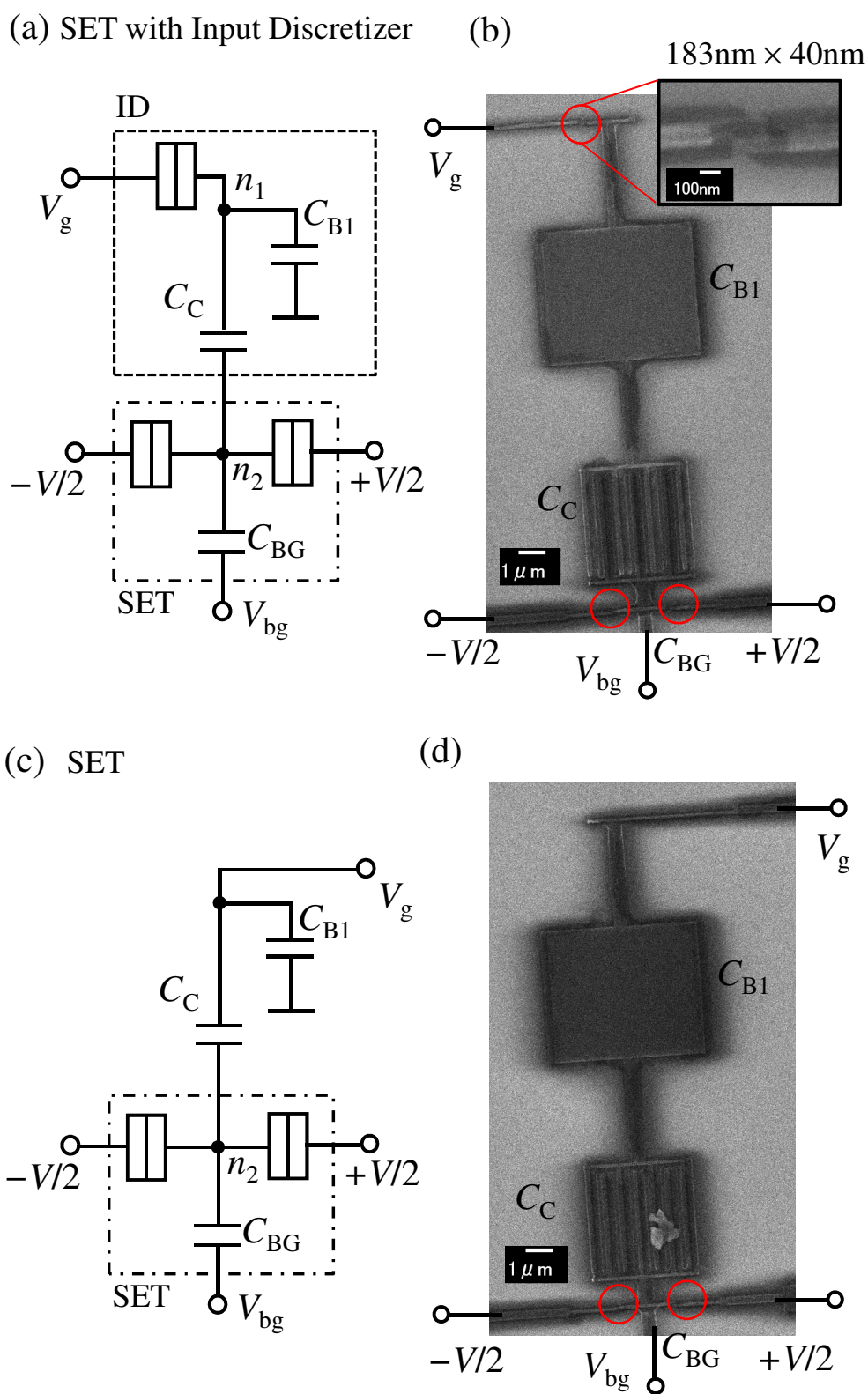


図 4.10: (a) 入力離散化器付き SET の等価回路図および (b) SEM 像。 (c) 入力離散化器のうち  $J_1$  のみを有さない SET および (d) SEM 像。こちらは通常の SET として動作する。特性比較のため、同一チップ上に配置した。 (c)(d) に赤丸で示した部分が Al/Al-O/Al のトンネル接合である。

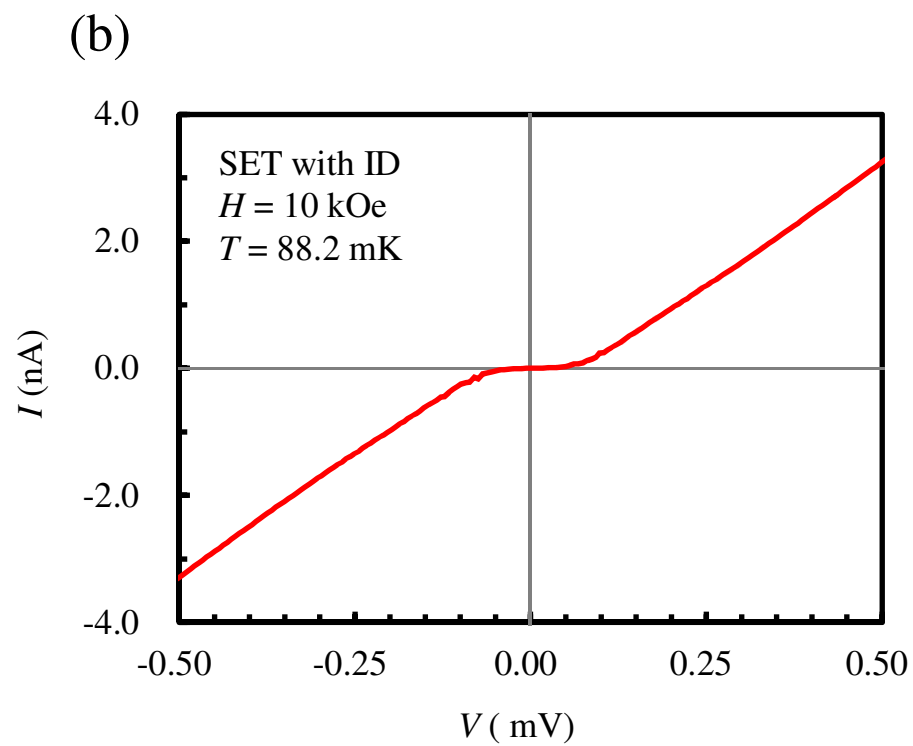
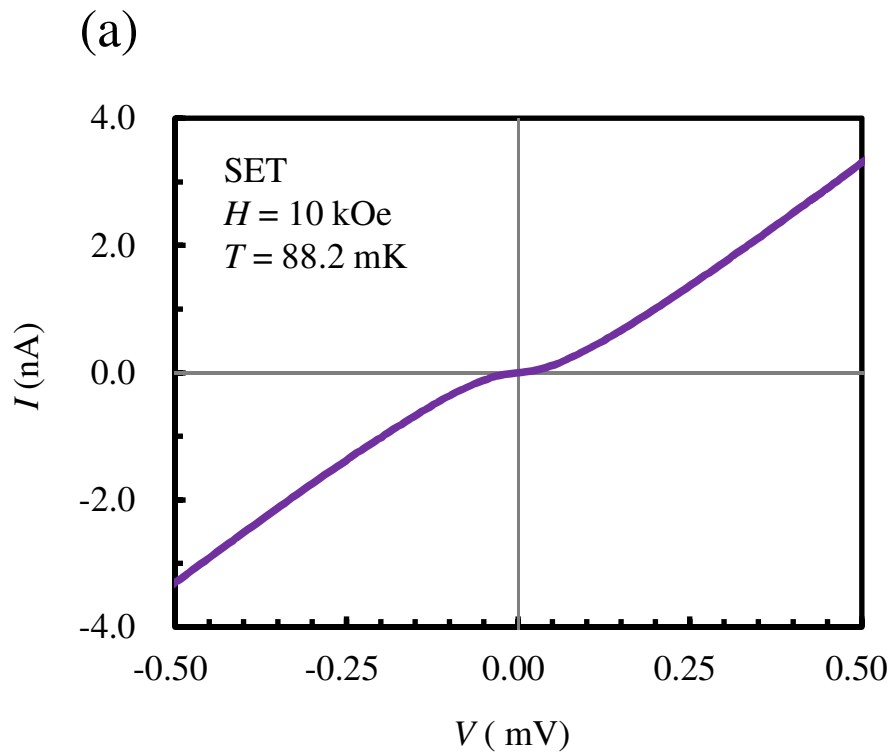


図 4.11: SET および入力離散化器付き SET の IV 特性。

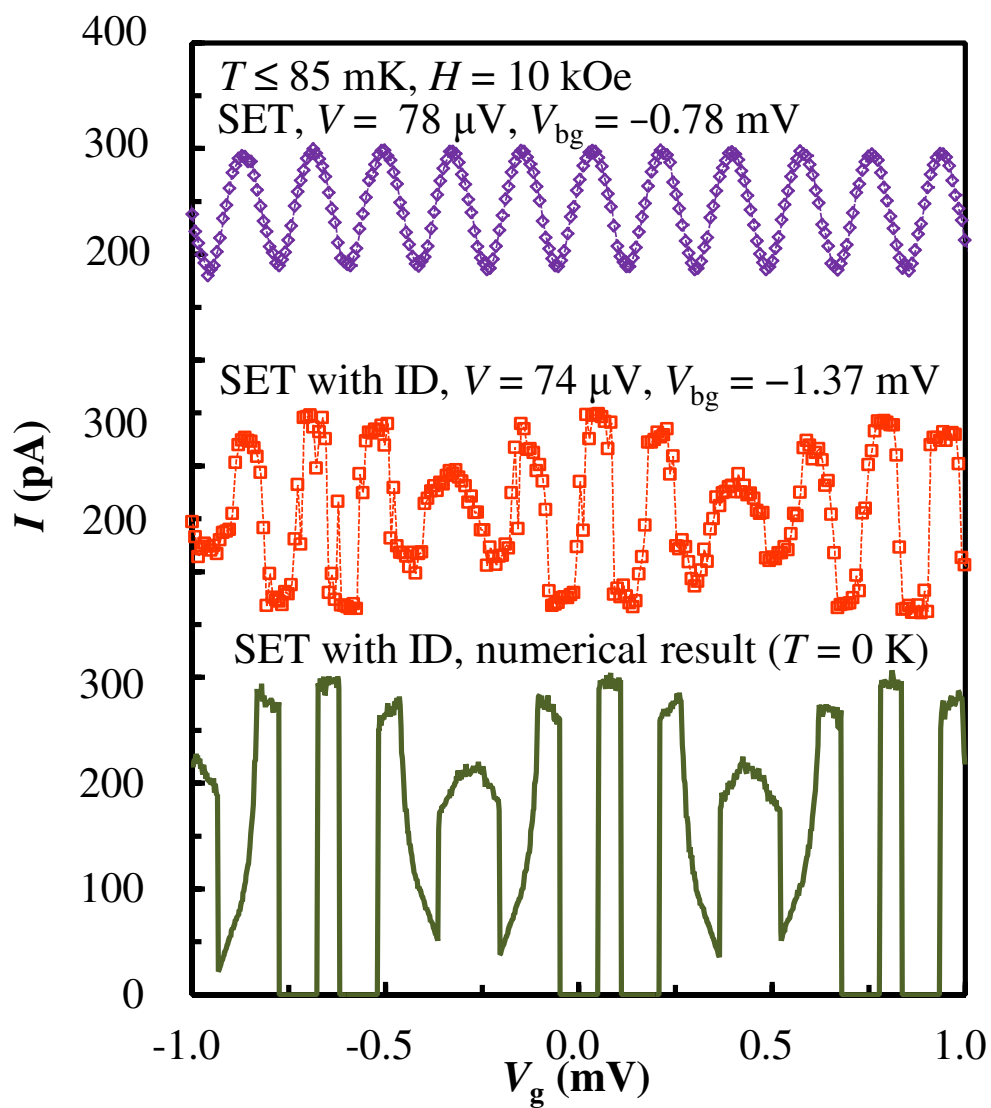


図 4.12: クーロン振動特性。上から SET、入力離散化器 (ID) 付き SET、入力離散化器 (ID) 付き SET の数値計算結果。数値計算は入力離散化器付 SET のクーロン振動にフィッティングするようにパラメータを選んだ。 $C_C = 884 \text{ aF}$ ,  $C_{B1} = 1100 \text{ aF}$ ,  $C_{BG} = 13.6 \text{ aF}$ ,  $C = 324 \text{ aF}$ , SET の自己容量  $C_T = 500 \text{ aF}$ ,  $V_{\text{bg}} = 70 \text{ mV}$ ,  $V = 74 \mu\text{V}$ , 島電極  $n_1$  のバックグラウンドチャージ  $+0.01 e$  である。



## 4.2 磁場ヒステリシスを有する単一電子デバイスの特性調査

本章では、磁場に対して、ヒステリシス特性を有する単一電子デバイスの特性を実験的に分析した内容を述べる。研究対象に、超伝導島電極を有する強磁性 SET (FM-SC-FM SET) を選び、目標を磁気抵抗比の極性を決定するパラメータを見出すこととした。

2.4項で述べたように電極材料の組み合わせとして、FM-FM-FM SET、FM-NM-FM SET、FM-SC-FM SET が考えられるが、FM-SC-FM SET がこれまでの先行研究にて得られる  $MRR$  が最も大きいため、研究対象とした。微小磁場信号検出など、信号比がなるべく大きいことが望まれるようなデバイス応用では、正の大きな  $MRR$  が得られる特性が望ましい。一方で、高速動作が必要とされるデバイス応用では TMR 効果で抵抗が減少する、負の  $MRR$  が望ましいと考えられる。これまで 2.6.1 節で述べたように、FM-SC-FM SET の  $MRR$  の正負を決定するパラメータは不明である。FM-SC-FM SET の磁気抵抗比の極性がどのような物理量によって決まるのかを、本研究にて実験的に調査することとした。

まず、Yang らの理論によれば、FM-SC-FM 二重トンネル接合の島電極に蓄積するスピン量は式 (2.40) となる。ここで、スピン注入効率に注目することとした。超伝導体中に注入されたスピン情報は、スピン緩和時間  $\tau_S$  程度の時間経過で反転し緩和してゆく。そして、超伝導体のスピン緩和時間は低温 ( $T < T_C$ ) で極大することが示されている [67]。

$$\tau_S = \frac{(1 - c/2)\chi_S^0/\chi_N + c/2}{2f(\Delta)}\tau_N \quad (T < T_C) \quad (4.6)$$

$\chi_S$  は超伝導でのスピン帯磁率、 $\chi_N$  は常伝導のスピン帯磁率、 $c$  はスピン軌道散乱である。式 (4.6) で  $T \rightarrow 0$  で分母は 0 に向かい、分子は有限の値をとるため、極低温で  $\tau_S$  は発散する。

続いて素子作製の条件により、スピン注入効率を制御する方法を考える。Dolan 法で実験的に制御が可能な実験パラメータはいくつかある。制御が比較的容易であり、スピン注入効率を変化させるのは Al の酸化条件であるから、本研究ではトンネル障壁の抵抗率を選んだ。接合面積は作製プロセスの複数に影響されてばらつくため、評価の基準として、室温でのトンネル抵抗値  $R_{RT}$  を選んだ。

作製した FM-SC-FM SET 素子の外観模式図を、図 4.13 に示した。素子はラテラル型を用いている。非局所測定法の素子に類似しているが、島電極に帯電効果を持たせるため、島電極を短く ( $< 1\mu\text{m}$ ) し、局所測定法を採用した。超伝導島電極の材料に Al を、強磁性体の 2 つの電極の材料に Co を採用した。トンネル障壁は Al の表面を熱酸化することによって得られる、Al-O を用いている。超伝導島電極と強磁性体電極の重なる部分が微小トンネル接合となる。また、強磁性電極パターンの設計幅を変えている。Source 電極を Co 電極より太くすることで保磁力に差が生まれ、磁化反平行状態のが実現できる ( $H_{C\text{source}} < H < H_{C\text{drain}}$ )。また、2.6.1 項で述べたように、FM 電極先端からの漏れ磁場によって、SC の超伝導性なるべく影響を受けないように工夫する必要がある [77, 78]。そのため、強磁性体の先端が超伝導体より突き出ている構造とした。スピン拡散長を考慮すれば、FM の電極の間隔はより短いことが望ましいが、電子ビームリソグラフィは近接効果を生じるので、二つの電極を極度に接近させた素子を作製することは困難である。表 2.2 のスピン拡散長を参考とし、その値程度に収まるように FM の電極間隔を設計した。強磁性電極の長手方向に対し平行に磁場が印加されるようにしている (磁場の掃引方向を、図中に両矢印で示してある)。また、島電極より  $1\mu\text{m}$  離れたところにゲート電極を設けた。Al 島電極とこのゲート電極が間隔  $1\mu\text{m}$  のコンデンサとして働く。ゲート電極に電圧を印加することにより、SET の CB を制御することが可能となる。

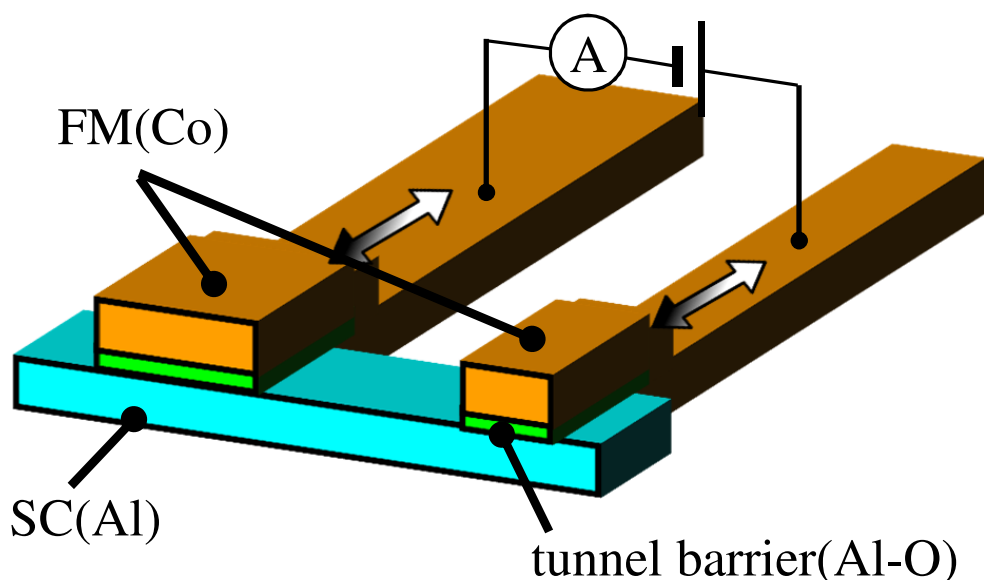


図 4.13: FM-SC-FM SET の外観模式図。強磁性体電極に Co、超伝導島電極に Al、トンネル障壁に Al-O を用いた。Source 電極と Drain 電極の幅に差を持たせ、磁化反平行状態を作るようにしてある。また強磁性体からの漏れ磁場を軽減するため、超伝導体島電極より、先端が突き出した構造をしている。ゲート電極は SET の CB を制御するために設けてある。

表 4.4: Sample A および Sample B の作製条件

Sample	蒸着装置	1 回目 Al 蒸着				Al 酸化		2 回目 Co 蒸着						
		角度 deg	電流 (A)	電圧 (V)	レート (nm/s)	膜厚 (nm)	圧力 (torr)	時間 (s)	角度 deg	電流 (A)	電圧 (V)	レート (nm/s)	膜厚 (nm)	圧力 (torr)
A	D-NAR	+16	26.3	5.95	0.52	30	0.15	120	-16	34.6	7.80	0.07	40	$1.1 \times 10^{-6}$
B	D-NAR	+16	25.4	6.96	0.26	30	0.10	30	-16	31.0	6.18	0.20	40	$1.6 \times 10^{-6}$

代表素子の作製条件を表 4.4 に、電気的特性から得られたパラメータを表 4.5 に示した。表 4.4 中の電流および電圧は、タングステン線をアルミナでコートしたバスケット形るつぼの加熱条件である。Al の酸化はいずれも真空槽内の環境温度下で行っている。Sample A, Sample B の Al の超伝導臨界温度  $T_C$  は、およそ 2 K であった。Al の酸化条件により、素子の抵抗値が Sample A では 1060 k $\Omega$  であるのに対し、Sample B では 60 k $\Omega$  と小さい値にとどまっている。ドーラン法によって作製したため、余剰な強磁性体電極が発生する。

表 4.5: Sample A および Sample B の Al の代表的な素子のパラメータ

Sample	Gate Capacitance $C_g$ (aF)	Chaging Energy $E_C$ ( $\mu$ eV)	Superconductive gap $\Delta$ ( $\mu$ eV)	Resistance at 300 K $R_{RT}$ (k $\Omega$ )	Magnetresistance ratio $MRR$ (%)
A	11	27	330	1060	2000
B	15	50	300	66	-80

図 4.14 に Sample A および Sample B の電子顕微鏡像を示す。Sample A において、Co 電極の Drain 電極幅は 130 nm、Source 電極幅は 160 nm で、電極間隔は 380 nm であった。Drain および Source の強磁性体電極の中心からの間隔  $L$  は 519 nm となる。Sample B において、Co 電極の Drain 電極幅は 120 nm、Source 電極幅は 170 nm で、電極間隔は 570 nm であった。Drain および Source の強磁性体電極の中心からの間隔  $L$  は 718 nm となる。

電子顕微鏡像から明らかではないパラメータは Al および Co の膜厚であるが、膜厚は蒸着時の膜厚計の値を参考とすると、Sample A, B 共に、Al の膜厚は 30 nm で、Co の膜厚は 40 nm である。また Al の表面は蒸着時の熱酸化によって数 nm の酸化膜で覆われている。

表 4.6: Sample A および Sample B の形状パラメータ。  
 $L$  は強磁性電極の中心間隔。

Sample	$W_{Cosource}$ (nm)	$W_{Codrain}$ (nm)	$W_{Al}$ (nm)	$D_{Co}$ (nm)	$D_{Al}$ (nm)	$L$ (nm)
A	160	130	190	40	30	520
B	170	120	140	40	30	720

まず、極低温下におき、表 4.5 に示した電気的特性のパラメータを求めた。Sample A および Sample B の IV 特性を図 4.16 に示す。超伝導-常伝導トンネル接合に見られる典型的な IV 特性が得られている。これは超伝導および帯電効果が重畳して、電流  $I$  が抑制されていることを示唆している。微分コンダクタンスの形状も超伝導-常伝導トンネル接合に見られる典型的な形状をしており、Al の酸化膜がトンネル障壁として機能していることを示している。

続いて 20 kOe の高磁場を印加し、電気的特性を調べた。Al の超伝導性は完全に抑制されるため、電気的特性に帯電効果の寄与のみが現れることが期待される。Sample A について、図 4.17(a) に IV 特性を、(b) にクーロン振動特性を、Sample B について、図 4.18(a) に IV 特性を、(b) にクーロン振動特性を示した。図 4.17(a)、および図 4.18(a) より、超伝導ギャップによる電流抑制が消失している。また、ゲート電圧を加えると電流特性が Ohmic な IV 特性に変化することから、ゼロ電圧付近の電流抑制は CB によるものであることがわかる。このことから Sample A, Sample B ともに SET として動作しており、2 つの微小トンネル接合と、ゲート電極が正しく機能していることを示す。図 4.17(b) および図 4.18(b) のクーロン振動特性から、 $e = C_g V_g$  より、ゲート容量を見積もることができる。Sample A のクーロン振動特性は Sample B と比べてやや不明瞭となっ

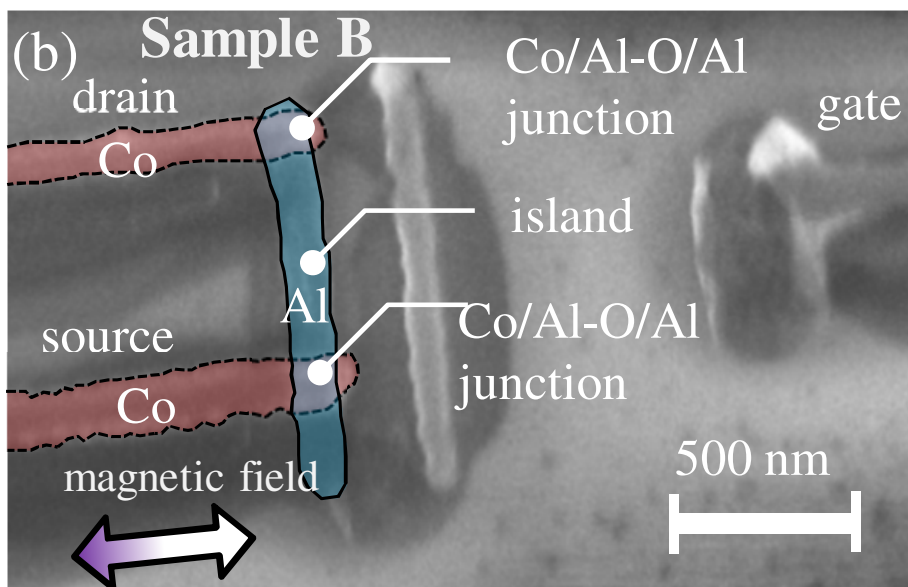
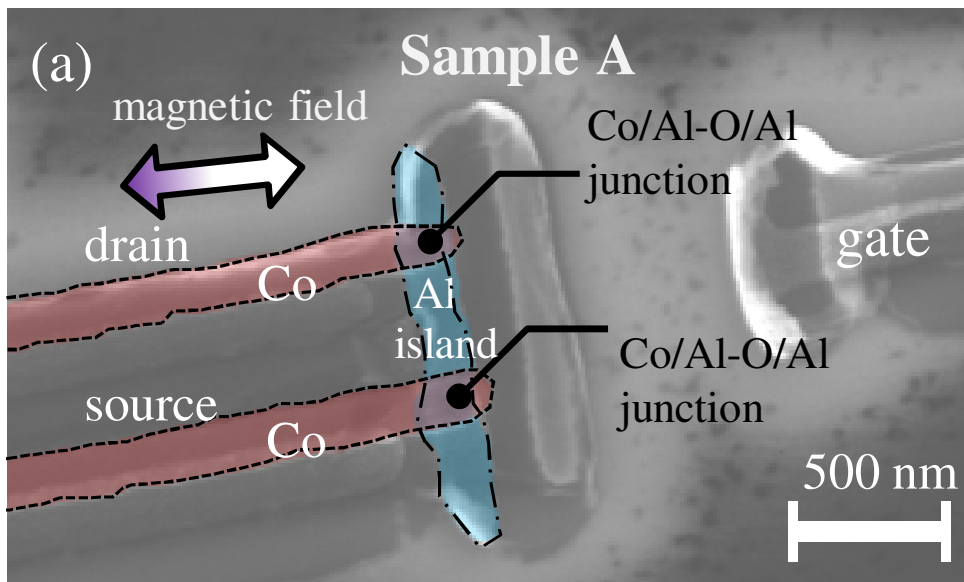


図 4.14: FM-SC-FM SET の電子顕微鏡像。(a)Sample A および (b)Sample B。

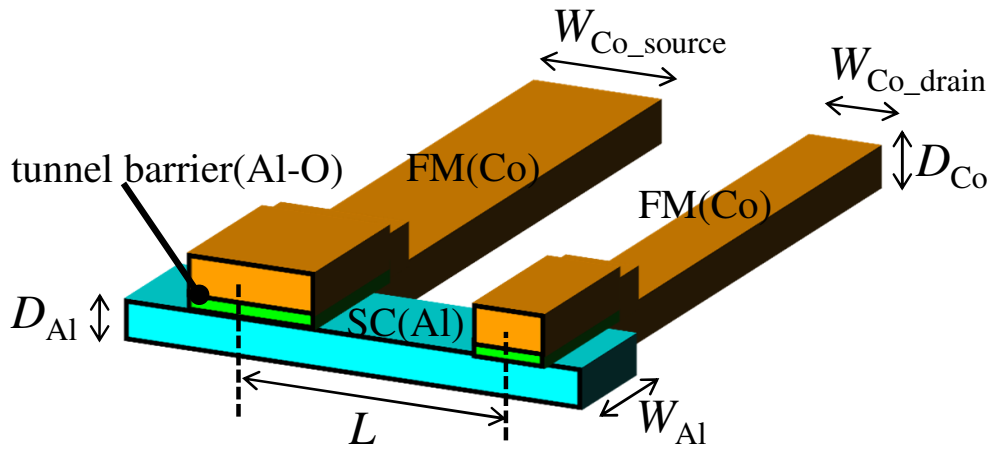


図 4.15: FM-SC-FM SET の寸法

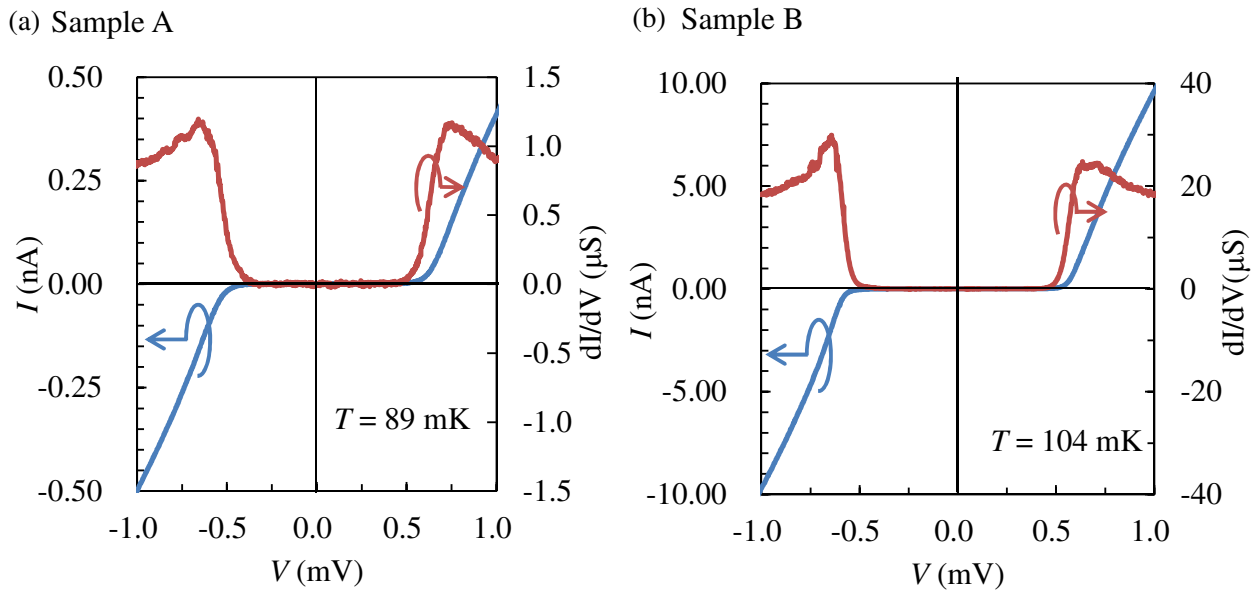


図 4.16: FM-SC-FM SET の IV 特性。(a)Sample A および (b)Sample B。

ている。バイアス電圧の揺らぎや熱雑音などの、測定系のノイズの影響が無視できなくなるためだと考えられる。これは Sample B の  $R_{RT} = 66 \text{ k}\Omega$  に対し  $R_{RT} = 1060 \text{ k}\Omega$  と高いため、出力電流が小さいことに起因する。また、 $E_C$  も Sample B の  $50 \text{ }\mu\text{eV}$  に対し、 $27 \text{ }\mu\text{eV}$  と小さいため、ゲート電圧による SET の電流変調も小さくなる。

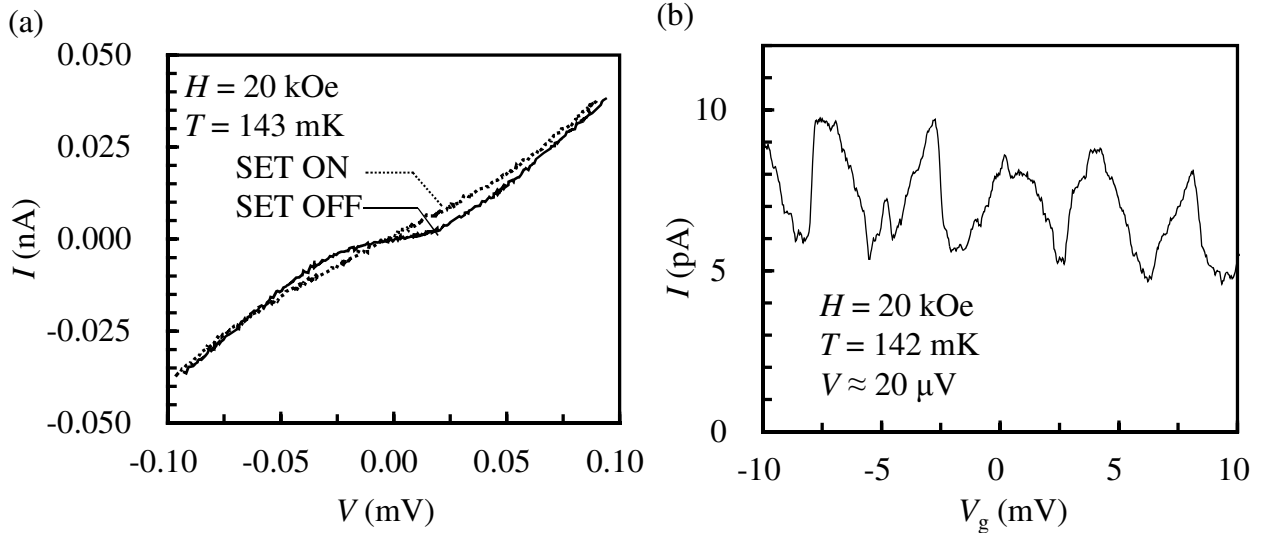


図 4.17: Sample A の (a)IV 特性および (b) クーロン振動特性。20 kOe の磁場を印加し、Al 超伝導性を抑制した。

続いて、TMR 効果が作製した素子に生じるかどうかを検証した。2.5.2 項で説明した、Takahashi らの FM-SC-FM の二重トンネル接合に見られる、負のトンネル磁気抵抗効果の理論 [66] によれば、

- 超伝導ギャップ電圧以下  $V \leq 2\Delta/e$  で微分コンダクタンスは  $G_{AP} > G_P$  と  $V \geq 2\Delta/e$  では  $G_{AP} < G_P$  となる。
- TMR 比はバイアス電圧に対し振動する。

ここで、TMR 比は、微分コンダクタンス  $dI_{AP} / dV_{AP} = G_{AP}$ ,  $dI_P / dV_P = G_P$  から

$$TMR \equiv \frac{G_P - G_{AP}}{G_{AP}} \quad (4.7)$$

である。この TMR 比の値は微分コンダクタンスから求めており、抵抗値から計算される磁気抵抗比  $MRR$  とは異なる値となる。TMR によって超伝導性の抑制が表れているかどうかを確認するため、Sample A および Sample B の  $dIdV$  特性、TMR 比のバイアス電圧依存性を図 4.19 に示した。この測定では Sample A のゲート電圧の制御ができなかったため、SET の CB 状態 (SET-ON, SET-OFF) は不明であった。Sample B では、SET が OFF 状態 (SET-OFF) となるゲート電圧を選んだ。また、 $V < 500 \text{ }\mu\text{V}$  以下では測定される電流値はノイズレベルとなったため、 $dIdV$  の値はばらついていて、2.5.2 節で説明したプレーナー構造の FM-SC-FM TMR 素子の  $dIdV$  特性 (図 2.37) と同様に、Sample B では超伝導ギャップ電圧付近  $V < 600 \text{ }\mu\text{V}$  で  $G_{AP}$  が  $G_P$  より上昇し、 $V > 600 \text{ }\mu\text{V}$  では  $G_P$  が  $G_{AP}$  より高くなっている。このことはつまり、磁化反平行状態のとき超伝導体中でスピンの蓄積が起これ、クーパー対の生成が阻害され超伝導性が抑制されたことを示している。一方、Sample A では超伝導ギャップ電圧を超えた  $V > 600 \text{ }\mu\text{V}$  で、 $G_{AP} > G_P$  となり、超伝導性が抑制されたことを示すものの、プレーナー構造の FM-SC-FM TMR 素子や Sample B とは異なる結果となった。

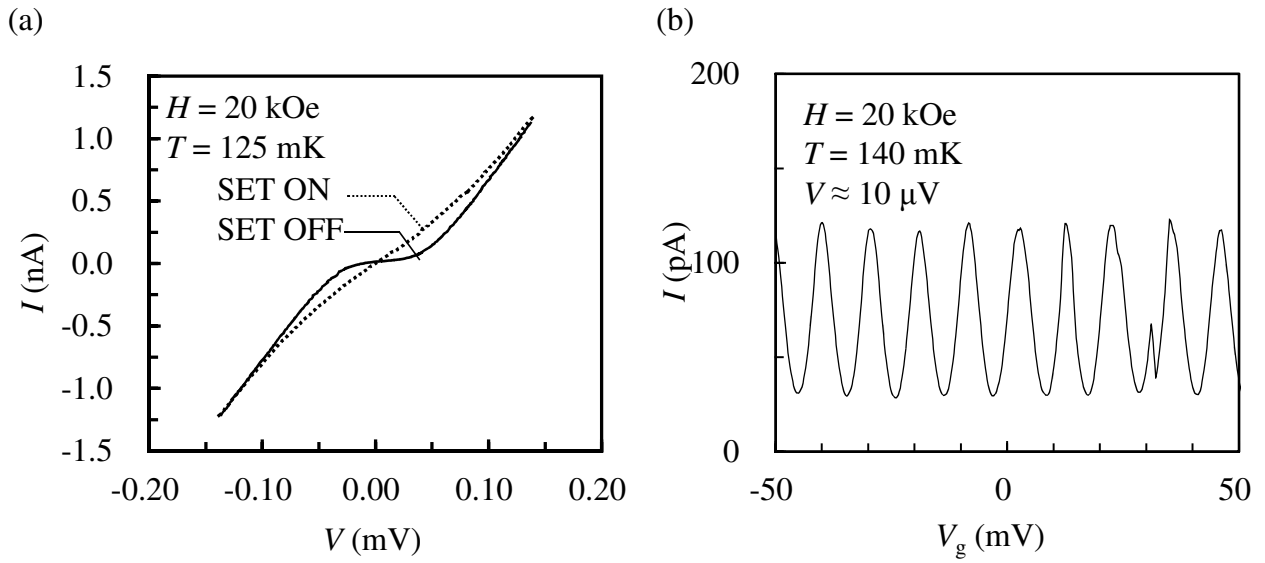


図 4.18: Sample B の (a)IV 特性および (b) クーロン振動特性。20 kOe の磁場を印加し、Al 超伝導性を抑制した。

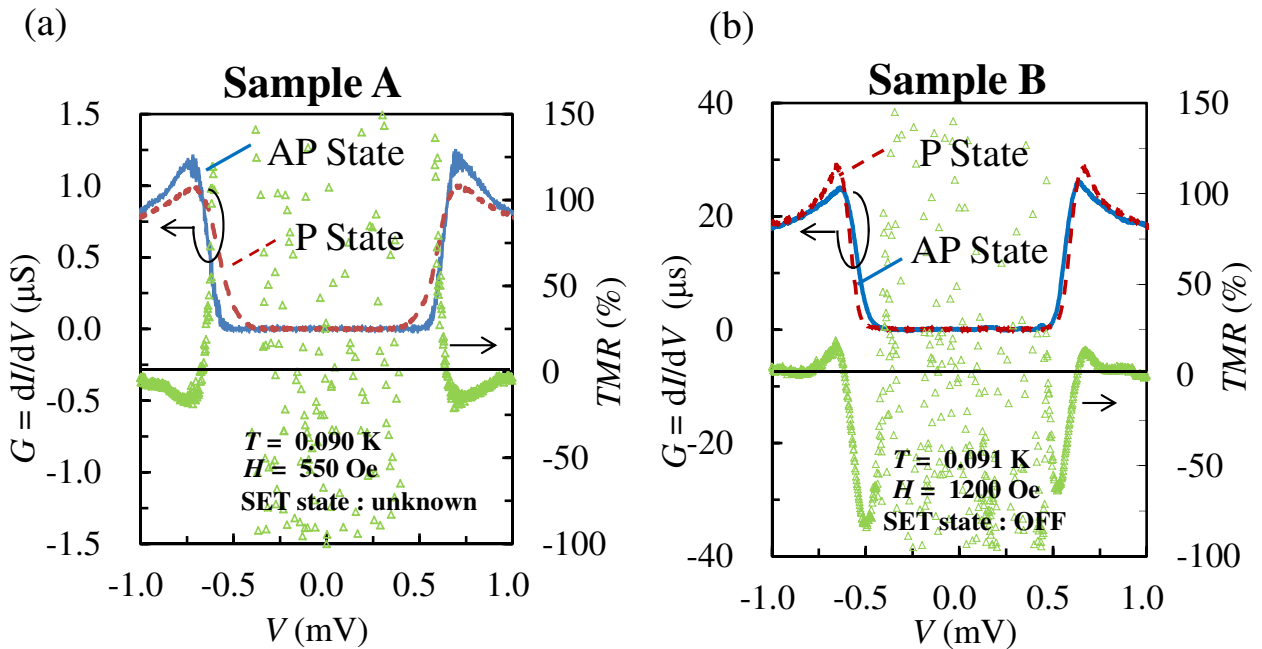


図 4.19: Sample A および Sample B の  $dI/dV$  特性。Sample B では超伝導ギャップ電圧  $V < 600 \mu\text{V}$  以下で、 $G_{\text{AP}} > G_{\text{P}}$  が確認できる。 $TMR$  がバイアス電圧に対し振動し、この特性は理論と一致する。Sample A では超伝導ギャップ電圧  $V < 600 \mu\text{V}$  以上で、 $G_{\text{AP}} > G_{\text{P}}$  が確認できる。



### 4.2.1 磁気抵抗比の温度依存性

続いてヒステリシスを有する抵抗の磁場依存性が TMR 効果によって起こっていることを、温度依存性から検討した。この節では磁気抵抗比の温度依存性の結果を説明する。式 (4.6) および、式 (2.40) より、温度の増加により  $\tau_S$  が減少すれば、TMR 効果による電流の変調も弱まるはずである。

図 4.20 は、Sample A の電流  $I$  対磁場  $H$  の温度依存性を示したものである。 $V$  を超伝導ギャップ付近に固定し電流値を測定した。矢印は磁場の掃引方向を示す。磁場の掃引方向に応じてヒステリシスを伴う電流の低下が確認できることから、正の磁気抵抗比が表れている。正の磁気抵抗比の結果は Takahashi らの理論 [66] による予測である、負の磁気抵抗比とは異なる結果となっている。また温度が上昇するに従い電流の変化、すなわち  $MRR$  が小さく、不明瞭になっている。このことから、 $\tau_S$  の減少が示唆される。

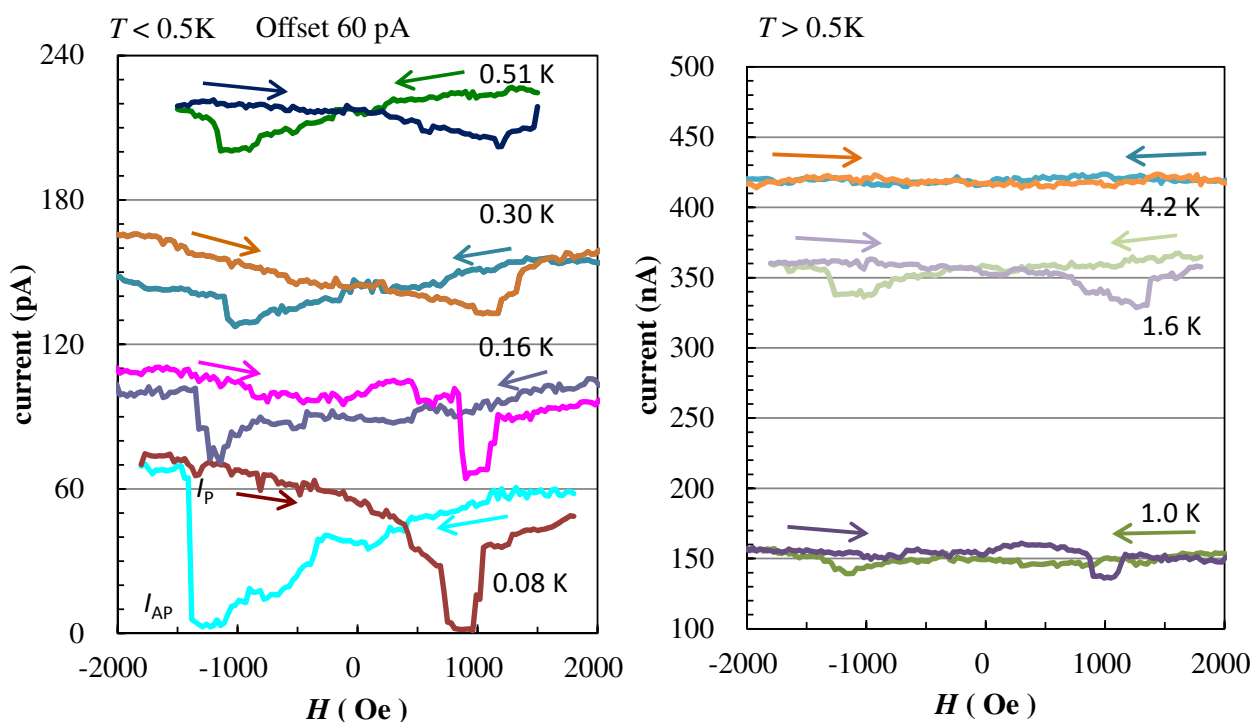


図 4.20: Sample A の IH 特性。超伝導ギャップ電圧付近にバイアス電圧を固定し、磁場を掃引している。矢印は磁場の掃引方向を示す。 $T < 0.5$  K では、60 pA ずつオフセットを加えている。磁場に対してヒステリシスを伴った電流の低下が確認できる。温度の上昇によって電流の低下は不明瞭になっていく。

図 4.21 は、 $MRR$  をより明瞭に確認するため、図 4.20 の結果より、磁場の掃引方向ごとの抵抗値をもとめ、その比を示したものである。 $R_+$  は磁場を負から正に掃引した時の抵抗値、 $R_-$  は磁場を正から負に掃引した時の抵抗値を表す。その比

$$\frac{R_+ - R_-}{R_-} \quad (H > 0) \quad (4.8)$$

$$\frac{R_- + R_+}{R_+} \quad (H < 0) \quad (4.9)$$

を、プロットした結果である。 $T = 0.08$  K(図 4.21(a)),  $T = 0.51$  K(図 4.21(b)) では抵抗の増大

が確認され、 $MRR$ の最大値はそれぞれ2000%、90%であった。 $T = 4.2$  K(図4.21(c))では、抵抗変化量がノイズと同程度あるいはそれ以下になったためか、 $MRR$ は確認できない。(d)は温度に対する磁場の掃引方向ごとの $MRR$ をプロットした。温度の低下にともなって、 $MRR$ は指数関数的に増大していることが分かる。また超伝導状態からの転移温度 $T_C$ 近傍で、 $MRR$ は急激に減少しているように見える。これは、この素子において常伝導状態の $\tau_N$ が非常に短いことを示唆しているが、詳細な理由はさらなる調査が必要である。

ここでMitaniらが $\tau_N$ を簡易的に見積もった式(2.38)を利用し[56]、 $\tau_S$ も $MRR$ 最小の電流値同様に見積もれると仮定すると、

$$\tau_S = \frac{e}{I_{TMR}} \quad (4.10)$$

となる。図4.22は(a)86 mK, (b)186 mK, (c)206 mK, (d)980 mKの各温度における、AP stateの電流電圧特性と $MRR$ の電圧特性を重ねた結果である。磁場は、FM1とFM2とが磁化反平行状態になる $H$ は550 Oeとした。 $MRR$ の上昇が確認できるとするバイアス電圧を点線の範囲に決定し、その時の電流 $I_{TMR}$ を求めた。点線より内側のバイアス電圧の $MRR$ はばらついている。これは測定される電流値が小さく、ノイズの影響を受けていることに起因する。式(4.10)より、横軸を温度に、縦軸を4.10をとして図示した結果が図4.23である。温度の上昇とともに $\tau_S$ は急激な低下を示し、式(2.40)と傾向は一致する。

図4.24はSample Bにおける、温度をパラメータとした電流 $I$ 対磁場 $H$ の特性である。温度 $T$ はそれぞれ、(a) $T = 0.092$  K (b) $T = 1.62$  K (c) $T = 4.2$  Kである。バイアス電圧 $V = 550 \mu$  Vに固定し、磁場を掃引しながら素子に流れる電流値を測定した。図中の矢印は、磁場の掃引方向を示している。(a)では磁場の掃引方向に応じてヒステリシスを伴う電流の増加が確認できる。すなわち負の磁気抵抗比が表れている。(b)ではIH特性は不明瞭になり、かろうじて $H < 0$ 側に電流の増加が確認できる。AIの $T_C$ 以上となる $T = 4.2$  Kの(c)では、電流の変化は測定ノイズと同程度となり、磁気抵抗効果は確認できない。このように温度上昇とともにTMR効果が弱められる結果は、Sample Aと同様の傾向を示している。

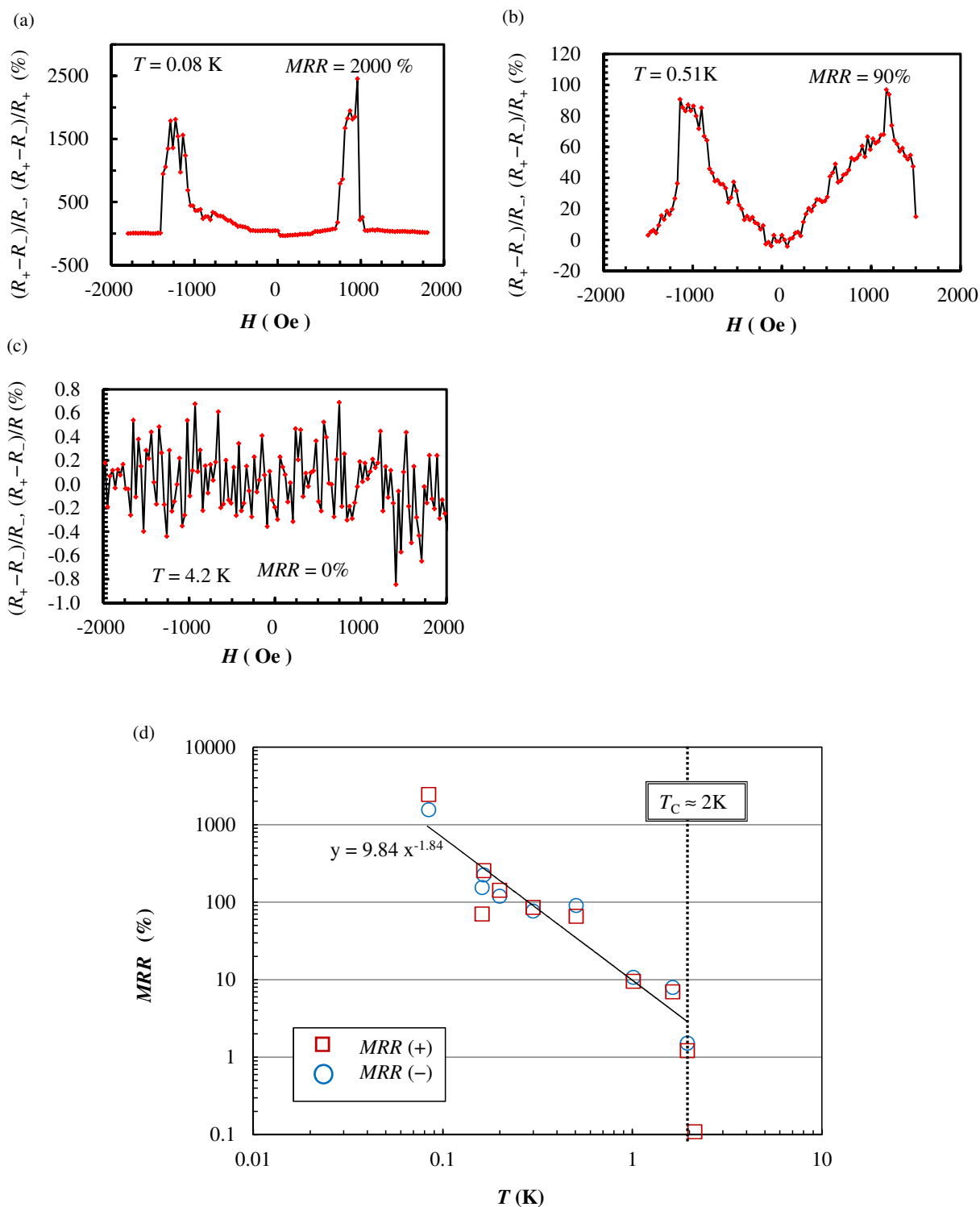


図 4.21: 図 4.20 のデータより、Sample A の (a)  $T = 0.08 \text{ K}$ , (b)  $T = 0.51 \text{ K}$ , (c)  $T = 4.2 \text{ K}$  の磁場掃引方向による抵抗値の変化をプロットした。 $T = 0.08 \text{ K}$ ,  $T = 0.51 \text{ K}$  では抵抗の増大が確認できる。 $T = 4.2 \text{ K}$  では抵抗の増大が確認できない。(d) 温度依存性。温度の減少に対して、 $MRR$  はおよそ指数関数的に増大していることがわかる。

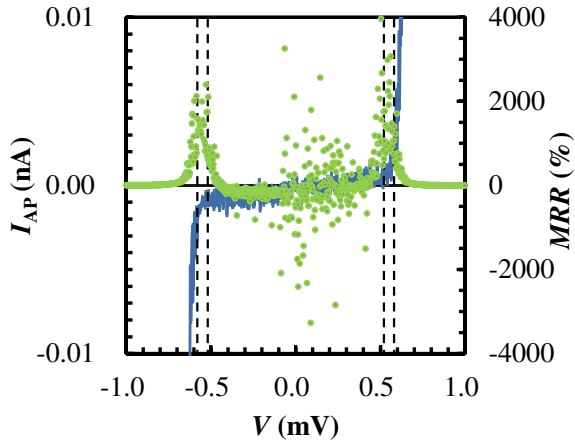
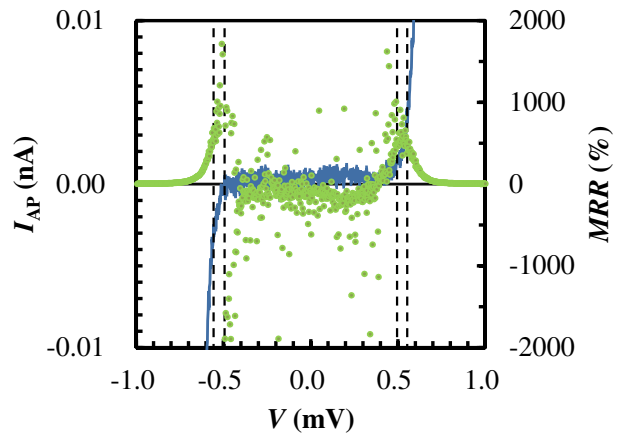
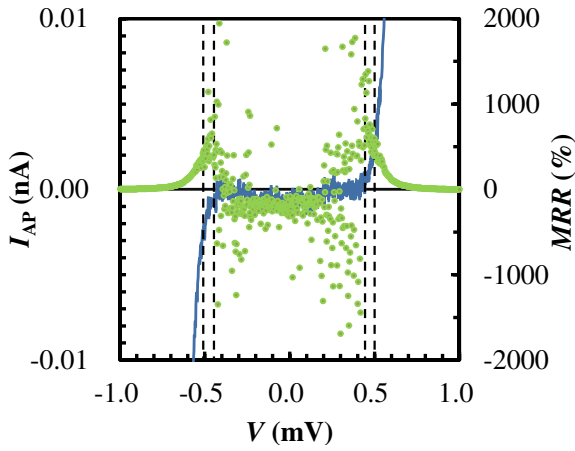
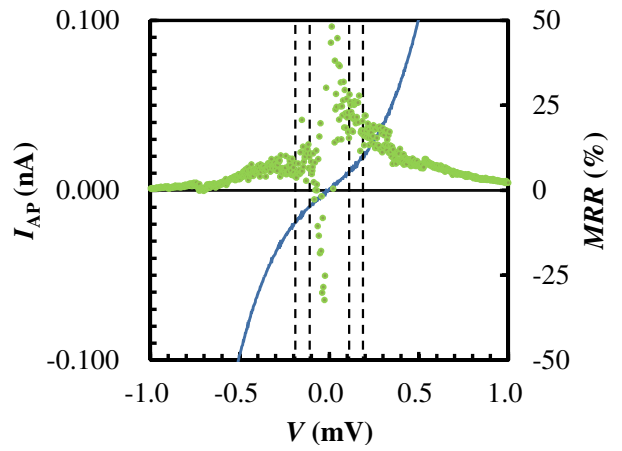
(a)  $T = 0.086$  K(b)  $T = 0.164$  K(c)  $T = 0.206$  K(d)  $T = 0.980$  K

図 4.22: Sample A の (a)  $T = 0.086$  K, (b)  $T = 0.186$  K, (c)  $T = 0.206$  K, (d)  $T = 0.980$  K 各温度における  $V$  対  $I_{AP}$  および  $V$  対  $MRR$  特性。磁場  $H$  は全て 550 Oe であり AP state となるように選んだ。TMR 効果が確認できる電流範囲を範囲を点線のように決め、このときの  $I_{TMR}$  を決定した。

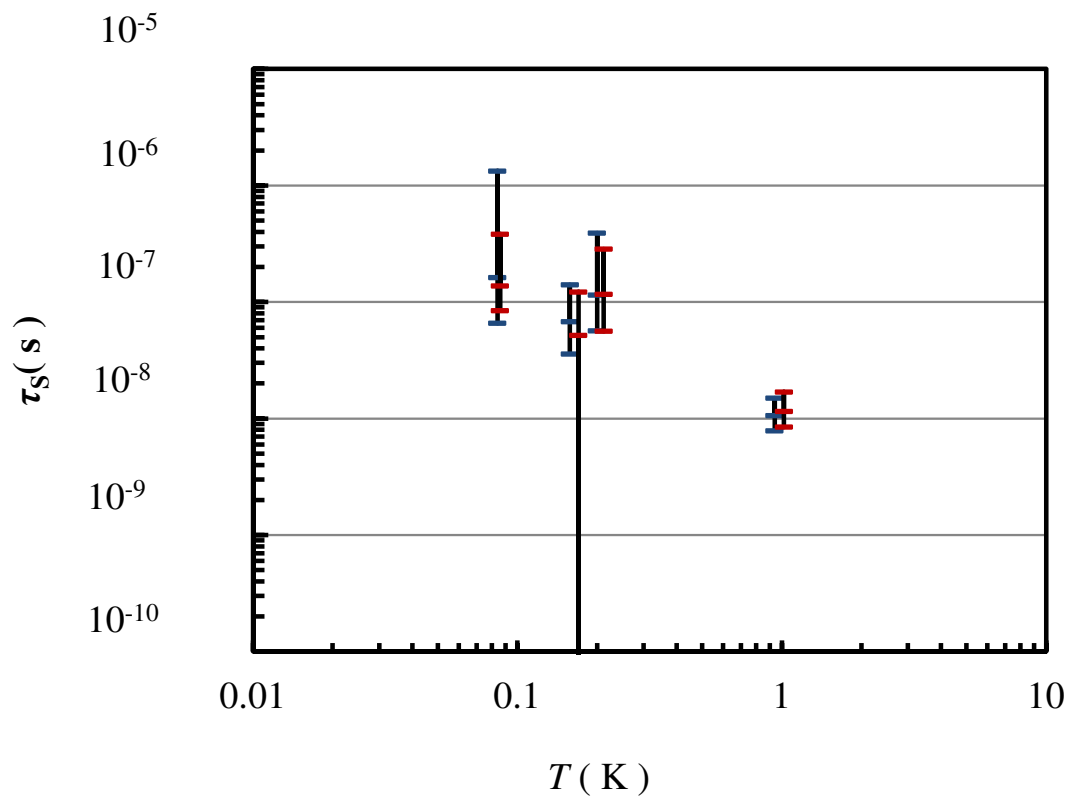
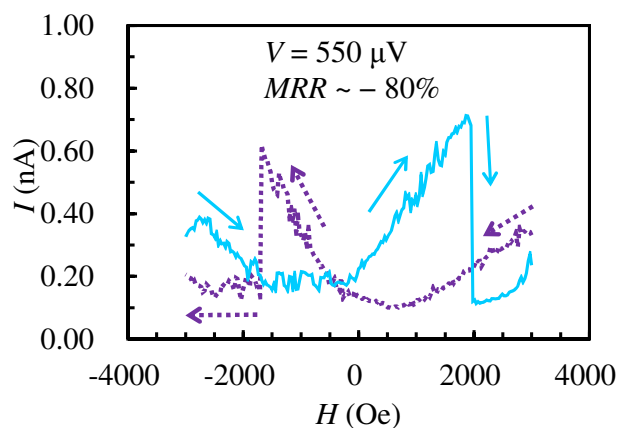
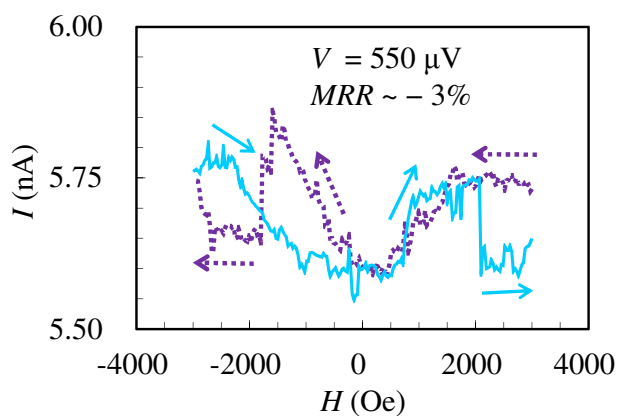


図 4.23: 図 4.22 および式 (4.10) から求めた温度対  $\tau_S$  特性。温度の上昇とともに  $\tau_S$  は急激な低下を示す。

(a)  $T = 0.092$  K



(b)  $T = 1.62$  K



(c)  $T = 4.2$  K

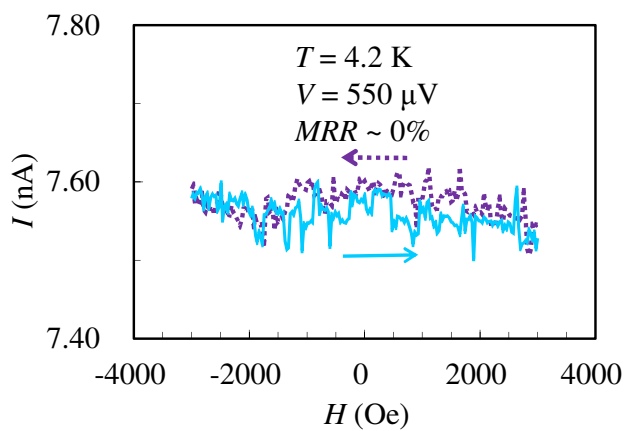


図 4.24: Sample B の IH 特性。  $V = 550 \mu\text{V}$  にバイアス電圧を固定し、磁場を掃引している。矢印は磁場の掃引方向を示す。磁場に対してヒステリシスを伴った電流の低下が確認できる。(b)  $T = 1.62$  K で TMR 効果は不明瞭となり、(c)  $T = 4.2$  K では磁気抵抗効果は確認できない。

#### 4.2.2 磁気抵抗比の極性とトンネル抵抗値の相関

ここで、比較のため Sample A および Sample B の磁気抵抗効果の差を確認する。RH 特性を図 4.25(a) および (b) に示す。Sample A では  $-1800$  Oe から  $+1800$  Oe まで、Sample B では  $-3000$  Oe から  $+3000$  Oe まで掃引方向を反転させながら磁場を印可した。図中の矢印の向きは磁場の掃引方向を示している。バイアス電圧はそれぞれ、 $2\Delta/e$  付近の  $620 \mu\text{V}$ ,  $550 \mu\text{V}$  である。Sample A では  $-1000$  Oe から  $-1400$  Oe の範囲と、 $+700$  Oe から  $+1500$  Oe の範囲に明瞭な抵抗の増加がみられる。Sample B では、抵抗対磁場特性はやや複雑であるが、 $600$  Oe から  $-1700$  Oe の範囲と、 $-30$  Oe から  $+2000$  Oe の範囲に抵抗の減少が見られた。 $R_{\text{RT}} = 1060 \text{ k}\Omega$  の Sample A では  $V \sim 2\Delta/e$  にて正の  $MRR$  となり、最大値はおよそ  $2000\%$  であったのに対し、 $R_{\text{RT}} = 66 \text{ k}\Omega$  の Sample B では負の  $MRR$  が得られ、最小値はおよそ  $-80\%$  であった。

Sample A と Sample B とで磁気抵抗比の極性が逆になった原因を考察する。表 4.5 より、 $\Delta$  は  $10\%$  程度の差、測定した温度も  $10\%$  の差であるから  $\tau_S$  は、同程度のオーダーであると考えられる。大きく異なるのは  $R_{\text{RT}}$  を反映した、 $V \sim 2\Delta/e$  でのスピン注入量である。Sample A では、 $V = 620 \mu\text{V}$  において  $I \sim 50 \text{ pA}$  であったのに対し、Sample B では  $V = 550 \mu\text{V}$  で  $I \sim 100 \text{ pA}$  と、Sample B と比較して高い電流値となっている。Sample A では十分なスピン注入量を得られず、 $\delta\mu < \Delta$  となって超伝導ギャップの縮小が起きなかったため、磁気抵抗比は正になったと考えられる。一方 Sample B では  $\delta\mu \sim \Delta$  に達し、負の磁気抵抗比が現れたと考えられる。したがって、この結果は我々の予想と一致するものである。

続いて磁気抵抗比の極性とトンネル抵抗値の相関を調査した。図 4.26 はこれまでに我々の研究室で作製した FM-SC-FM SET の室温抵抗値  $R_{\text{RT}}$  を調査した結果を示す [80, 94, 97]。調査した素子は 28 素子あり、それぞれの超伝導ギャップ付近の抵抗対磁場特性 (RH 特性) または AP P State の IV 特性から、正の磁気抵抗効果が得られた素子についてはその最大値を、負の磁気抵抗効果が得られた素子については最小の値を  $MRR$  と決めた。また、作製に用いた真空蒸着装置で結果を分類してある。ただし真空蒸着装置が異なる理由は、装置のメンテナンスや装置の実験室内での配置移動による部分が大きく、装置の違いを明確にする実験検証は十分には行えていない。略称は 3.2.3 項で述べた。

図 4.26 にて、横軸は  $R_{\text{RT}}$  よりも極低温下でのトンネル抵抗値の方が適していると考えられるが、極低温下のトンネル抵抗値は CB 等でバイアス電圧に依存した非線形な特性を示すため、体系的な評価が難しい。そのためこの評価では  $R_{\text{RT}}$  を採用した。 $89 \text{ k}\Omega < R_{\text{RT}}$  を有する素子は、全て負の  $MRR$  を示した。 $89 \text{ k}\Omega < R_{\text{RT}} < 600 \text{ k}\Omega$  を有する素子では正の  $MRR$  と負の  $MRR$  が混在し、 $R_{\text{RT}} < 600 \text{ k}\Omega$  を有する素子は全て正の  $MRR$  となった。トンネル抵抗値の大小と磁気抵抗比の極性とは、弱い正の相関関係があることが見出された。 $89 \text{ k}\Omega < R_{\text{RT}} < 600 \text{ k}\Omega$  を有する素子にて正と負の  $MRR$  が混在している原因の一つに、Turbo 蒸着装置の結果のみが負の  $MRR$  を示すことから、蒸着装置毎に FM-SC-FM SET の抵抗値との相関関係が異なっている可能性が考えられる。このほかには超伝導ギャップ内の準粒子ライフタイムブロードニング [98] が考えられる。ブロードニングは、超伝導ギャップ内のサブギャップ電流をもたらす、 $R_{\text{RT}}$  や熱励起以外の要因である。サブギャップ電流がスピン偏極電流であると仮定するとトンネル磁気抵抗効果が生じると考えられる。図 4.27 は、FM-SC-FM SET の二重トンネル接合の概念図を示した。スピン偏極電流が注入され、超伝導体内へ蓄積される様子を図示したものである。スピン蓄積量はスピン注入効率とスピン緩和によって決定される。スピン注入効率と  $R_{\text{RT}}$  とは負の相関がある。トンネル障壁の作製条件を用いて  $R_{\text{RT}}$  を制御できるから、 $R_{\text{RT}}$  によって  $MRR$  の極性が制御できることを示している。

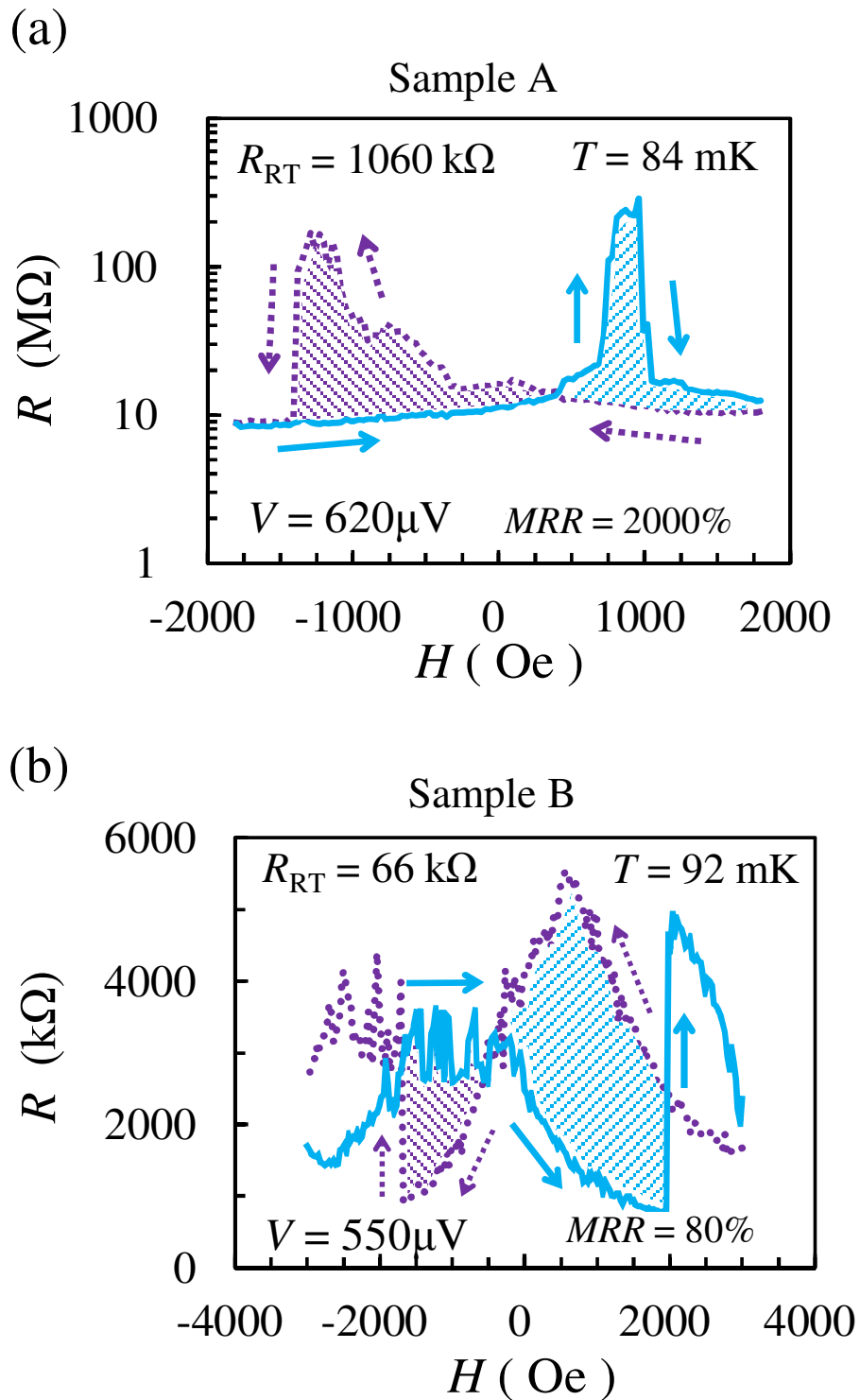


図 4.25: (a) Sample A の抵抗対磁場特性。正の磁気抵抗効果を示す。 (b) Sample B の抵抗対磁場特性。負の磁気抵抗効果を示す。



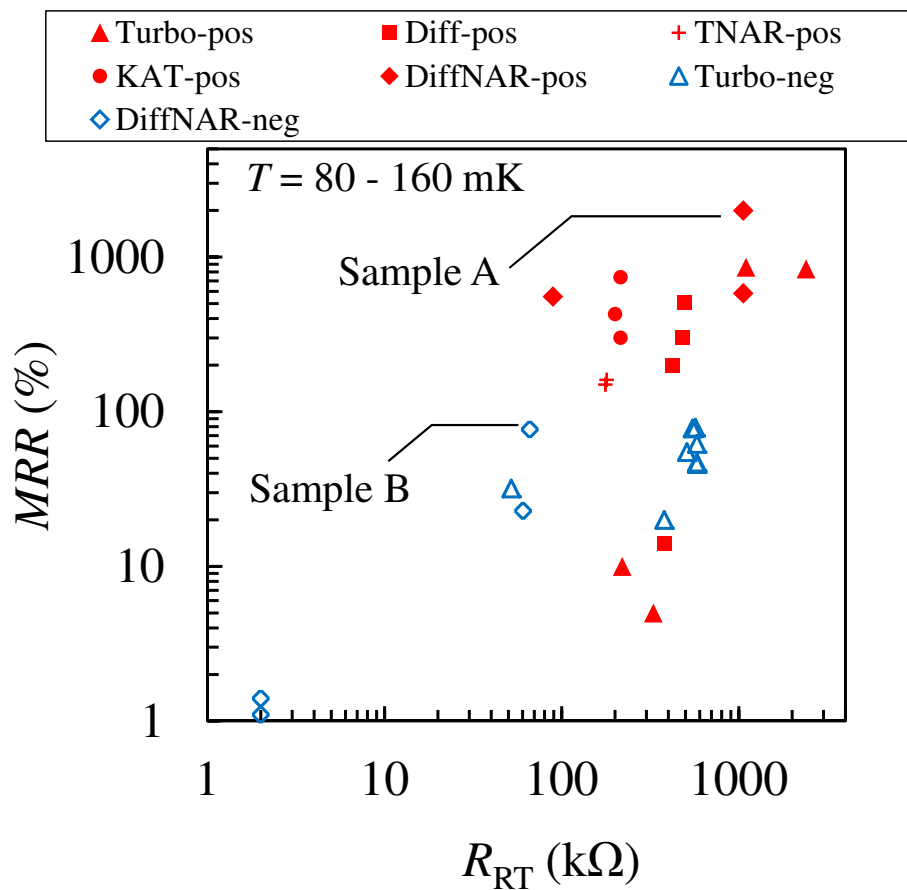


図 4.26: 28 素子の  $R_{RT}$  に対する  $MRR$  の最大および最小値。トンネル抵抗と磁気抵抗比には負の相関関係があることが確認できる。

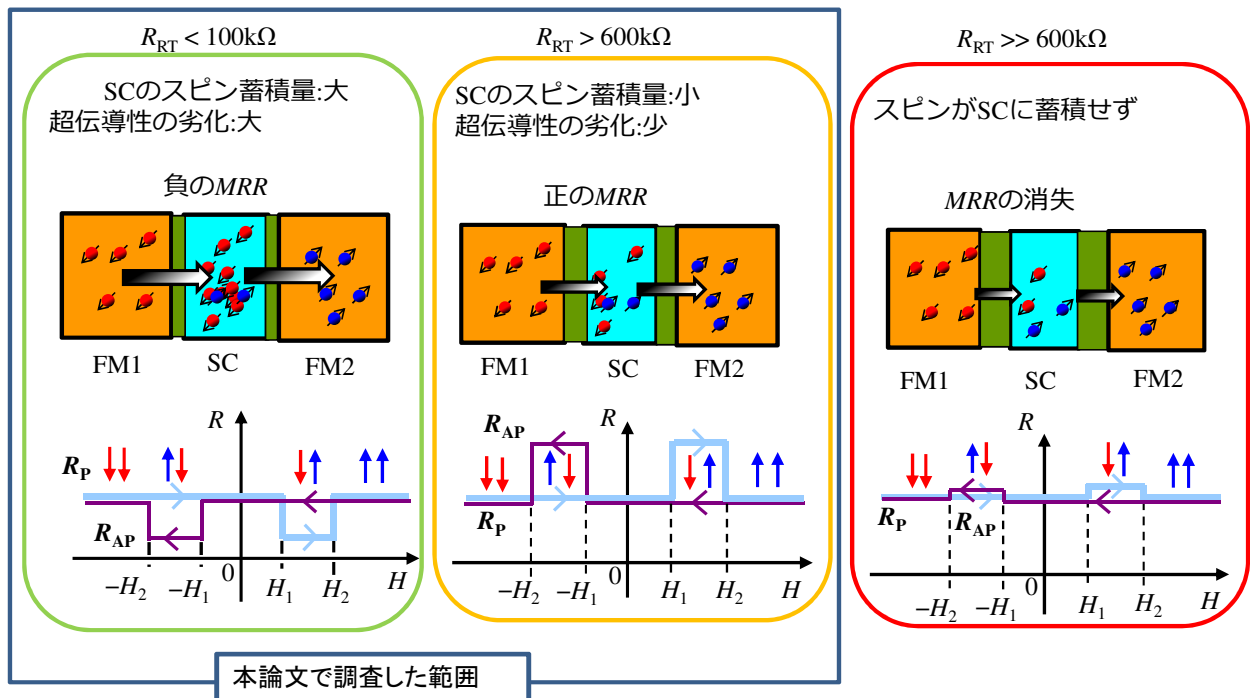


図 4.27: FM-SC-FM SET におけるスピンの蓄積と緩和の概念図。 $R_{RT}$  により MRR を制御できることを示唆している。

### 4.2.3 磁気抵抗比のバイアス電圧依存性

ここでFM-SC-FM SETにおけるIV特性および磁気抵抗比のバイアス電圧依存性の結果を考察する。Mizugakiらは正のMRRを有するFM-SC-FM SETにおいてSET-OFFのMRRがSET-ONのそれより増大する結果が得られている。バイアス電圧が超伝導ギャップ電圧の立ち上がり付近にてこのMRRの増大が顕著に表れることから、帯電効果によるものと考えられている[81]。一方、負のMRRを有するFM-SC-FM SETについては、帯電効果の影響でMRRがどのようにふるまうのかこれまで実験的に調査されていない。

図4.28(a)(b)は、Sample AにおけるIV特性、およびMRRのバイアス電圧依存性である。この測定において電流プリアンプSRS 570の感度は10 nA / 1 Vに設定した。磁場は、磁化反平行状態となる550 Oeに固定している。また、磁化平行状態の磁場の値も、同じ550 Oeとなるようにした。これは正方向に高い磁場を印加し、磁化方向をそろえてから磁場を550 Oeに設定して実現している。4.2.2節で述べたように、Sample Aは正のMRRを示す素子であるから、等しいバイアス電圧下では、磁化反平行状態の方が電流が減少することになる。この測定は測定系の問題によりゲート電圧の制御ができなかったため、SETの状態(SET-ON, SET-OFF)は不明であった。しかしながら表4.5より $E_C = 27 \mu\text{V}$ であるのに対し、図4.28(a)では磁化反平行状態のときの閾電圧は、磁化平行状態のそれと比べて100  $\mu\text{V}$ 程大きくなっている。したがって、磁化反平行状態の閾電圧は、SETのクーロンブロッケイドの効果のそれ以上に増加しており、SETの状態(SET-ON, SET-OFF)では説明できないことから、閾値電圧の増加は磁気抵抗効果によるものと考えられる。図4.28(b)のバイアス電圧毎にプロットしたMRRを見ると2000%もの高い値が得られていることがわかる。バイアス電圧 $V$ が超伝導ギャップの内側の領域では、電流 $I$ はpAのオーダーと微小であったため測定ノイズの影響を受けてしまい、MRRの値はばらついている。

また、 $V > 650 \mu\text{V}$ のMRRは非常に小さい値となっている。このように高い $V$ の領域では、超伝導体内に準粒子が多数存在していることから、スピン緩和時間が短くなり、常伝導状態に類似した状態になっていることが予想される。これらのSample AにおけるMRRのバイアス電圧依存性の結果は、Mizugakiらの報告しているFM-SC-FM SET素子と同様の傾向を示している[81]。Sample Aの結果より、高いMRRを得るための手法として、従来提案されているトンネル障壁品質の改善や、高いスピン偏極率 $P$ を用いる手法に加えて、FM-SC-FM二重トンネル接合では島電極に超伝導体を用いる方法があることを、この実験結果は示している。

図4.28(c)(d)は、Sample BにおけるIV特性、およびMRRのバイアス電圧依存性である。磁場は、磁化反平行状態となる1200 Oeに固定している。電流プリアンプSRS 570の感度は200 nA / 1 VとSample A比較して低めに設定した。これは $R_{\text{RT}}$ が66 k $\Omega$ であり、電流プリアンプの入力インピーダンス $R_{\text{in}}$ によるバイアス電圧の降下を防ぐためである(電流感度と入力インピーダンスはそれぞれ10 nA / 1 Vのとき $R_{\text{in}} = 10 \text{ k}\Omega$ 、100 nA / 1 Vのとき $R_{\text{in}} = 100 \Omega$ である)。磁化反平行状態と磁化平行状態それぞれについて、ゲート電圧を-10 mVから10 mVまで2 mVずつ変化させながら、11本のIV特性を測定した。得られた11本のIV特性のうち、CBが最小となるIV特性をSET-ONに、最大となるIV特性をSET-OFFに選んだ。図4.28(c)の磁化平行状態のSET-ONに対するSET-OFF、磁化反平行状態のSET-ONに対するSET-OFFを比較すると、帯電効果により50  $\mu\text{V}$ 程度の閾電圧の増加が確認できる。4.2.2項で確認したRH特性と同様に、IV特性からもSample Bは負のMRRを示す素子であることがわかる。磁化反平行状態のときSET-ON同士、SET-OFF同士のそれぞれの閾電圧は40  $\mu\text{V}$ 減少している。これはTMRによって、スピン偏極した準粒子が超伝導島電極に蓄積し、超伝導ギャップの縮小したことを示している。0.5 mV  $> V$ の領域では測定される電流値が20 pA未満と小さかったため、測定ノイズの影響を受けてMRRの導出は困難となっている。これはSample Aの測定時と比べ、電流プリア

ンプ SRS 570 の感度を、200 nA / 1 V へ下げたことが影響していると考えられる。0.5 mV < V < 0.7mV の範囲では、MRR は SET-ON と SET-OFF とで、符号が反転している。このことは、4.2.2 項で述べたトンネル抵抗値による制御のみならず、SET のゲート電圧制御によっても MRR の符号反転が可能であることを示しており、FM-SC-FM SET の磁場応答は、その応用先の用途に応じて磁気抵抗効果による抵抗増加と抵抗減少の切り替えができる可能性を示している。

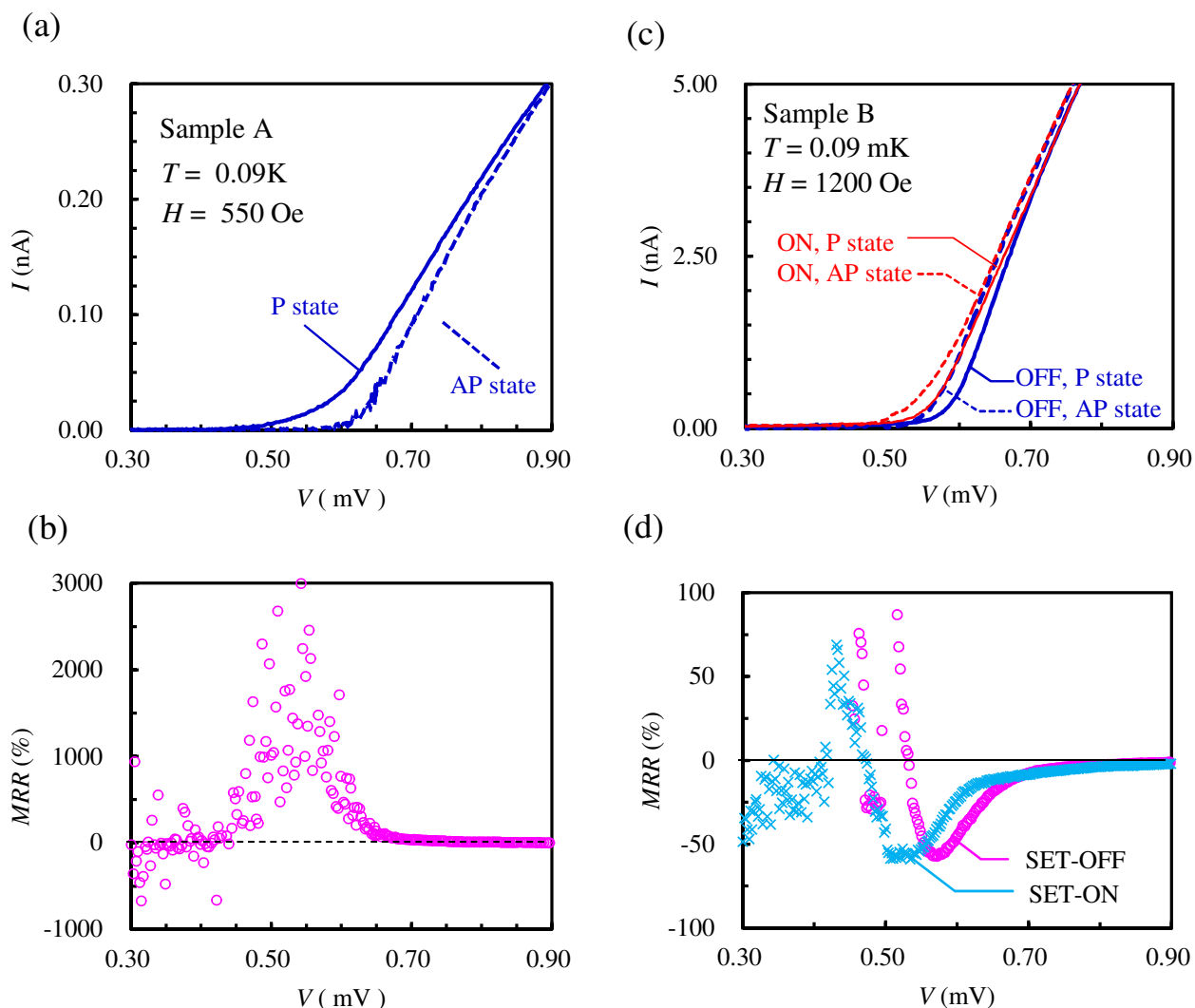


図 4.28: FM-SC-FM SET のバイアス電圧依存性。(a)Sample A の IV 特性 (b)MRR 特性 (c)Sample B の IV 特性 (d)MRR 特性。

#### 4.2.4 外部磁場による影響の考察

Sample A および Sample B について外部磁場および強磁性体からの漏れ磁場による特性の影響を検討した。外部磁場や、磁化された Co 電極のエッジ部分からの漏れ磁場の影響が Al の島電極が強ければ、Al の超伝導性が抑制され超伝導ギャップの縮小効果が電気的特性に現れることになる。漏れ磁場の検証は、磁場に対して素子を回転させ検証を行うべきであるが、本研究で使用した簡易型希釈冷凍機インサートは 1 次元方向にしか回転機構が備わっていない。そこで、外部磁場印加状態の IV 特性である図 4.28(a), (c) に対し、 $H = 0$  Oe の IV 特性を重ねてプロットし、電気的特性にて超伝導性が弱められているかどうかを確認することとした。図 4.29 及び図 4.30 にその結果を示した。Sample A および Sample B いずれの結果も、超伝導ギャップ電圧の付近の IV 特性は P state と  $H = 0$  Oe とで良く合う。AP state と  $H = 0$  Oe の IV 特性は P state のそれらよりも一致しないことから、外部磁場や Co 電極からの漏れ磁場による島電極超伝導体 Al への直接の影響より、スピン蓄積による磁気抵抗効果の影響が大きいと考えられる。

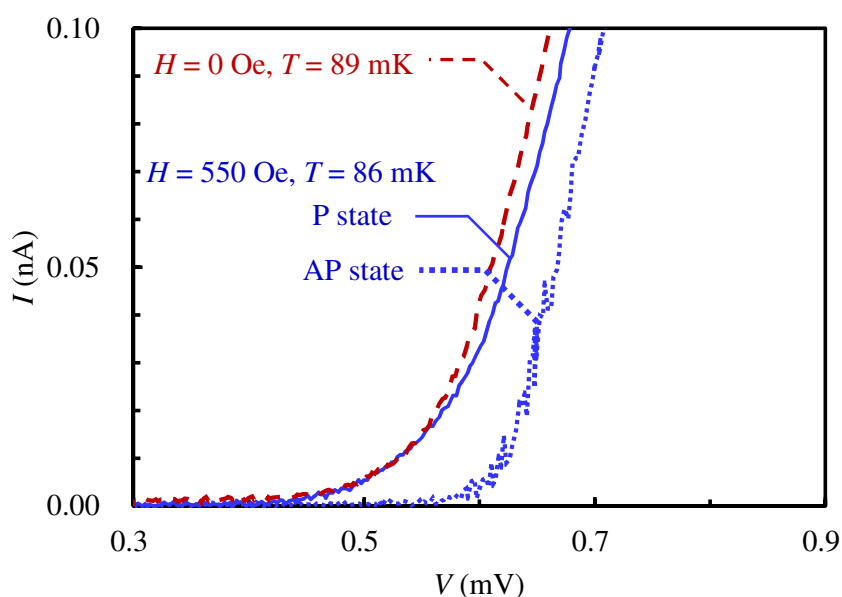
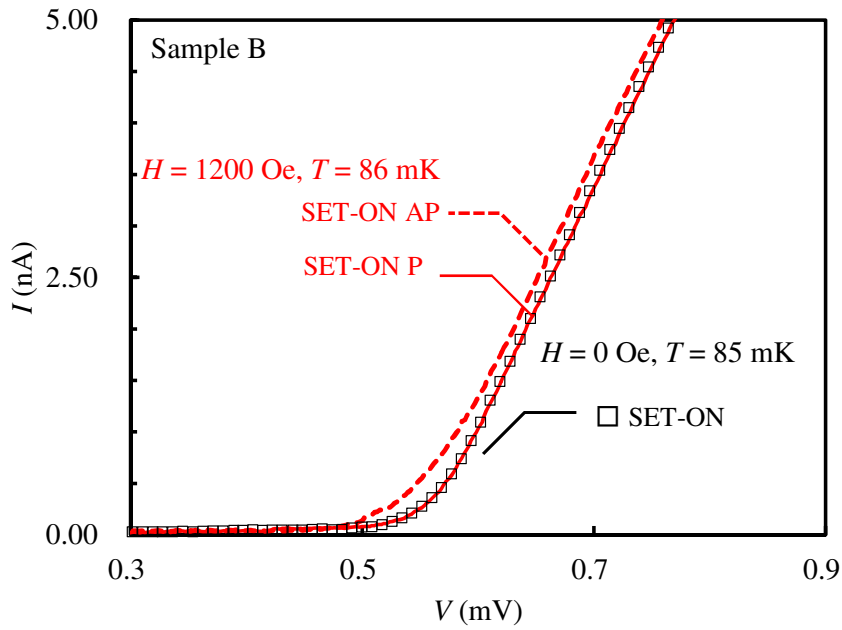


図 4.29: Sample A における  $H = 0$  Oe の結果を  $H = 550$  Oe に重ねた結果。P State と  $H = 0$  Oe の結果を比較し超伝導ギャップの縮小は確認できないことから、外部磁場による Al への直接の影響よりも磁気抵抗効果の電気的特性によるものと考えられる。

(a) SET ON



(b) SET OFF

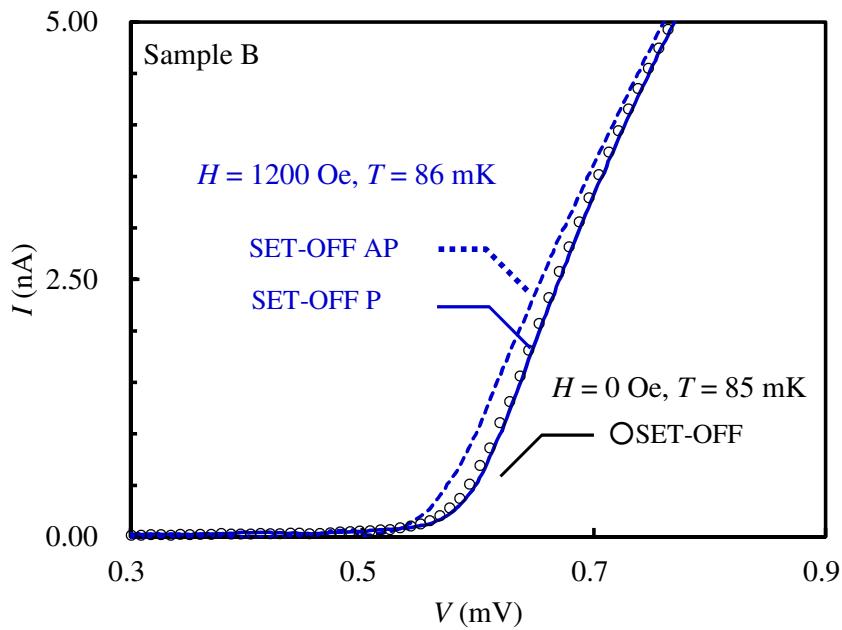


図 4.30: Sample B における  $H = 0 \text{ Oe}$  の結果を  $H = 1200 \text{ Oe}$  に重ねた結果。(a) SET-ON (b) SET-OFF である。P State と  $H = 0 \text{ Oe}$  の結果はよく一致し、超伝導ギャップの縮小は確認できないことから、外部磁場による Al への直接の影響よりも磁気抵抗効果の電気的特性によるものと考えられる。

## 第5章 総括

本論文は、単一電子デバイスの高機能化を目指し、ヒステリシス特性を有する単一電子デバイスの新規提案および特性の解析を行った。

総括は以下のとおりである。第一に、電圧に対しヒステリシス特性を有する単一電子デバイスとして、シュミットトリガとして動作する単一電子デバイスの回路構成および静電容量パラメータの組み合わせを新規に考案した。入力部には、ヒステリシス応答のために単一電子トラップの特性を、入出力応答が急しゅんとなるように入力離散化器の特性をそれぞれ利用した。従来考案されていたシュミットトリガ動作する単一電子デバイスの回路構成と比較し、ヒステリシス幅がバイアス電圧に対し無依存となる点が優れている。ヒステリシス動作領域の解析手法として、単一電子トランジスタをキャパシタンスに置き換えた等価回路を用いることで、静電容量パラメータの動作範囲の解析が簡単に行えることを見出し、容量パラメータの設計指針を明らかにした。数値計算により、考案した単一電子デバイスがシュミットトリガとして動作することを確認した。そして、バイアス電圧に対するシュミットトリガ動作の安定性、温度安定性の検証を数値計算により実施した。さらに本研究では、これまで実験的に動作が確認されていなかった入力離散化器の実験検証を行った。AIの微小トンネル接合を利用して素子を作製し低温環境下にてその特性を測定したところ、急峻な入出力特性が得られ、ほぼ設計通りの特性が確認できた。

本論文では提案したシュミットトリガ動作する単一電子デバイスの実験動作確認までには至らなかった。その理由は実験的に存在するコトンネリングからヒステリシス動作の時間安定性を確保するための、追加設計が必要であるためである。本論文で提案するデバイスがヒステリシス動作を有し、かつ時間安定性を有するために、単一電子トラップ部を多重接合トラップとして、静電容量パラメータの設計を再度実施する必要がある。多重接合トラップを備えたシュミットトリガ動作する単一電子回路における静電容量パラメータを、本研究で述べた方法と同様に設計すれば、実験による動作実証は十分可能であると考えられる。

第二に、磁場に対しヒステリシス特性を有する単一電子デバイスの特性を実験的に明らかにした。単一電子トランジスタのソースドレイン電極を強磁性体に、島電極を超伝導体に置き換えた、超伝導島電極を有する強磁性単一電子トランジスタを研究の対象とした。スピン蓄積効果によって、磁気抵抗比が負になるという特異な振る舞いを示すことが理論的に予測されていたが、これまでの実験結果は、素子によって磁気抵抗比の極性が負となり理論に合う結果、磁気抵抗比の極性が正となり理論と合わない結果が報告されていた。磁気抵抗比の極性が正となる原因がスピン注入効率にあると予想し、スピン注入効率がそれぞれ異なっている超伝導島電極を有する強磁性単一電子トランジスタを作製した。まず作製した素子の抵抗値が外部磁場に対してヒステリシス応答を示すことを確認した。磁化平行、磁化反平行状態のバイアス電圧に対する微分コンダクタンスの評価結果から、スピン蓄積によってトンネル磁気抵抗効果が現れることを確認した。室温におけるトンネル抵抗値が異なる超伝導島電極を有する単一電子トランジスタを複数作製し、室温トンネル抵抗値とバイアス電圧を超伝導ギャップ付近に固定したときの磁気抵抗比を検証した。その結果、室温トンネル抵抗値が低い素子は理論予測と同様に負の磁気抵抗比を示し、室温トンネル抵抗値が低い素子は正の磁気抵抗比を示すことがわかり、これまで不明であった磁気抵抗比の極性がスピン注入効率によるものであることを明らかにした。さらに、ゲート電圧によって磁

気抵抗比の極性を可変できる可能性を見出した。

今後の課題として、電圧に対しヒステリシス特性を有する単一電子デバイスについては、実験による動作検証を行うことが望まれる。また、磁場に対しヒステリシス特性を有する単一電子デバイスについては、本論文の実験ではトンネル障壁にアルミ酸化膜を用いている。磁気抵抗比を正の最大値、負の最小値をそれぞれさらに高めるため、単結晶 MgO 膜をトンネル障壁とした強磁性単一電子トランジスタを作製することが挙げられる。



## 謝辞

本研究は電気通信大学大学院 情報理工学研究科 先進理工学専攻 水柿研究室において行われました。

本研究を進めるにあたり、適切で熱心な御指導をして下さいました水柿義直教授に感謝申し上げます。本研究について、ご指導並びに実験系の多大なるサポートを賜りました島田宏准教授に感謝申し上げます。本論文をまとめるにあたり、電気通信大学大学院 情報理工学研究科 先進理工学専攻 野崎眞次教授、中村淳教授、小久保伸人准教授には貴重なご助言およびご教授をいただきました。感謝とともに深く御礼申し上げます。多方面から貴重な御意見を頂きました守屋雅隆助教に感謝申し上げます。

本研究の実験における、デバイスの作製および評価に研究設備センター先端研究設備部門の装置を利用させていただきました。関連部署の皆様に御礼申し上げます。本研究の実験における、デバイスの作製および評価に研究設備センター低温部門の寒剤を利用させていただきました。関連部署の皆様に御礼申し上げます。

実験およびシミュレーションのサポートをしてくださいました水柿研卒業生の河合章生氏、菊池健人氏、田村伸行氏、Asem Elarabi 氏、島田研卒業生の Srinivas Gandrothula 博士に深く御礼申し上げます。

実験およびシミュレーション、博士課程の研究生活における様々なサポートをしてくださいました水柿研究室の井上裕太君、牛澤旭人君、三浦晃司君、佐藤孝幸君、宮脇彬君に感謝致します。そして、水柿研究室・島田研究室の皆様に感謝致します。

# 付録

## A SIMONの入力ファイル

シュミットトリガ動作する単一電子デバイスを数値計算のためのSIMON入力ファイルを以下に示す。

```
TEMPERATURE= 0.000000e+00
q-MQT_ORDER= 1
SEED= -1
MEASUREMENT_MODE=QUASI_STATIONARY
START_TIME= 0.000000e+00
END_TIME= 2.000000e+00
TIME_STEP= 5.000000e-03
EVENT_NR_LIMIT= 10001
MIN_STATE_PROB= 1.000000e-10
MAX_STATE_PROB_ERR= 1.000000e-03
LIMIT_RATE_FRACTION= 1.000000e+01
MAX_LEVEL= 5
C1 5 1 C=1.000000e-18 {286,191,0,STRAIGHT,STRAIGHT}
C2 4 0 C=1.000000e-18 {152,263,90,4,STRAIGHT,STRAIGHT}
C3 5 0 C=1.000000e-18 {236,259,90,3,STRAIGHT,STRAIGHT}
C4 1 0 C=1.000000e-18 {420,191,0,6,STRAIGHT,STRAIGHT}
J1 2 1 C=1.000000e-18 R=1.000000e+05 SD=TRUE {340,136,90,STRAIGHT,STRAIGHT}
J2 1 3 C=1.000000e-18 R=1.000000e+05 SD=TRUE {343,248,90,STRAIGHT,STRAIGHT}
J3 4 5 C=1.000000e-18 R=1.000000e+05 SD=TRUE {191,195,0,STRAIGHT,STRAIGHT}
J4 6 4 C=1.000000e-18 R=1.000000e+05 SD=TRUE {109,190,0,STRAIGHT,STRAIGHT}
V1 2 0 VC: 3 0 G=-1.000000e+00 {349,42,180,1,1,STRAIGHT,STRAIGHT,STRAIGHT,STRAIGHT}
V2 3 0 V=2.000000e-02 {344,351,0,2,STRAIGHT,STRAIGHT}
V3 6 0 PWL: 0.0 0.0 1.0 0.075 2.0 0.0 {55,264,0,5,STRAIGHT,STRAIGHT}
.U1 6 0 {96,275,90,5,STRAIGHT,STRAIGHT}
.Q1 5 {269,104,0,STRAIGHT}
.Q2 4 {187,106,0,STRAIGHT}
.I1 V2 ORIENTATION=NEGATIVE {432,297,0,STRAIGHT}
.SD1 CONTROL=V3 -6.000e-02 6.000e-02 400 CONTROL=V2 0.000e+00 4.000e-02 400 10 {181,434}
N 1 Q=0.000000e+00 VOLATILE=ON MATERIAL: METAL EC=0.000000e+00 EV=0.000000e+00 {343,189}
N 2 Q=0.000000e+00 VOLATILE=ON MATERIAL: METAL EC=0.000000e+00 EV=0.000000e+00 {339,95}
N 3 Q=0.000000e+00 VOLATILE=ON MATERIAL: METAL EC=0.000000e+00 EV=0.000000e+00 {344,298}
N 4 Q=0.000000e+00 VOLATILE=ON MATERIAL: METAL EC=0.000000e+00 EV=0.000000e+00 {148,193}
N 5 Q=0.000000e+00 VOLATILE=ON MATERIAL: METAL EC=0.000000e+00 EV=0.000000e+00 {234,194}
N 6 Q=0.000000e+00 VOLATILE=ON MATERIAL: METAL EC=0.000000e+00 EV=0.000000e+00 {55,195}
Z 0 {433,45,1}
Z 0 {413,366,2}
Z 0 {246,338,3}
Z 0 {164,346,4}
Z 0 {57,347,5}
Z 0 {492,193,6}
ZERO_NODE_INFO MATERIAL: METAL EC=0.000000e+00 EV=0.000000e+00
```

入力離散化器付単一電子トランジスタの測定結果をフィッティングした SIMON の入力ファイルを以下に示す。

```
TEMPERATURE= 0.000000e+00
q-MQT_ORDER= 1
SEED= -1
MEASUREMENT_MODE=QUASI_STATIONARY
START_TIME= 0.000000e+00
END_TIME= 1.000000e+00
TIME_STEP= 1.000000e-03
EVENT_NR_LIMIT= 5001
MIN_STATE_PROB= 1.000000e-10
MAX_STATE_PROB_ERR= 1.000000e-03
LIMIT_RATE_FRACTION= 1.000000e+01
MAX_LEVEL= 5
C1 2 1 C=8.840000e-16 {291,229,0,HOR_VER,HOR_VER}
C2 2 0 C=1.100000e-15 {237,279,90,1,STRAIGHT,STRAIGHT}
C3 1 0 C=5.000000e-16 {462,304,90,2,STRAIGHT,VER_HOR}
C4 1 6 C=1.360000e-17 {451,227,0,HOR_VER,HOR_VER}
J1 5 1 C=3.240000e-16 R=6.250000e+04 SD=TRUE {335,176,90,VER_HOR,VER_HOR}
J2 4 2 C=3.240000e-16 R=6.250000e+04 SD=TRUE {203,227,0,HOR_VER,STRAIGHT}
J3 1 3 C=3.240000e-16 R=6.250000e+04 SD=TRUE {335,283,90,STRAIGHT,VER_HOR}
V1 3 0 V=3.700000e-05 {336,366,0,3,VER_HOR,HOR_VER}
V2 5 0 VC: 3 0 G=-1.000000e+00 {352,77,180,4,4,VER_HOR,HOR_VER,STRAIGHT,HOR_VER}
V3 4 0 PWL: 0.000000e+00 -1.000000e-03 1.000000e+00 1.000000e-03 {104,244,0,5,HOR_VER,STRAIGHT}
V4 6 0 V=7.000000e-04 {578,242,0,6,HOR_VER,VER_HOR}
.U1 4 0 {58,289,90,5,STRAIGHT,STRAIGHT}
.I1 V1 ORIENTATION=NEGATIVE {408,327,0,STRAIGHT}
.SD1 CONTROL=V3 0.000e+00 5.000e-01 400 CONTROL=V1 -2.000e-02 2.000e-02 400 200 {152,405}
N 1 Q=0.000000e+00 VOLATILE=ON MATERIAL: METAL EC=0.000000e+00 EV=0.000000e+00 {335,227}
N 2 Q=1.000000e-02 VOLATILE=ON MATERIAL: METAL EC=0.000000e+00 EV=0.000000e+00 {242,227}
N 3 Q=0.000000e+00 VOLATILE=ON MATERIAL: METAL EC=0.000000e+00 EV=0.000000e+00 {336,327}
N 4 Q=0.000000e+00 VOLATILE=ON MATERIAL: METAL EC=0.000000e+00 EV=0.000000e+00 {156,230}
N 5 Q=0.000000e+00 VOLATILE=ON MATERIAL: METAL EC=0.000000e+00 EV=0.000000e+00 {334,132}
N 6 Q=0.000000e+00 VOLATILE=ON MATERIAL: METAL EC=0.000000e+00 EV=0.000000e+00 {494,225}
Z 0 {237,342,1}
Z 0 {461,359,2}
Z 0 {431,409,3}
Z 0 {451,100,4}
Z 0 {104,341,5}
Z 0 {577,309,6}
ZERO_NODE_INFO MATERIAL: METAL EC=0.000000e+00 EV=0.000000e+00
T "V3" {48,240}
T "V1" {377,362}
T "V2" {294,54}
T "V4" {513,124}
```

## B 素子の作製条件

本研究で作製した FM-SC-FM SET 素子の作製条件の蒸着条件、および酸化条件を以下の表 1 に示す。

表 1: FM-SC-FM SET の蒸着および Al の熱酸化条件

素子名	$R_{RT}$ (k $\Omega$ )	MRR (%)	蒸着装置	1 回目 Al 蒸着				2 回目 Co 蒸着									
				角度 deg	電流 (A)	電圧 (V)	レート (nm/s)	膜厚 (nm)	圧力 (torr)	角度 deg	電流 (A)	電圧 (V)	レート (nm/s)	膜厚 (nm)	圧力 (torr)		
110615b-6	180	161	TNAR	+12	23.5	4.10	0.27	20	$4.9 \times 10^{-5}$	0.13	60	-20	34.6	7.20	0.04	40	$3.3 \times 10^{-5}$
110615b-3	177	150															
120221d-1	215	742	KAT	+16	25.0	3.87	0.21	35	$1.4 \times 10^{-5}$	0.1	120	-16	29.8	7.54	0.27	40	$1.1 \times 10^{-5}$
120221d-2	215	301															
120221d-3	200	429															
120324c-1 A	1060	2000	DiffNAR	+16	26.3	5.95	0.52	30	$7.0 \times 10^{-6}$	0.15	120	-16	34.6	7.80	0.07	40	$1.1 \times 10^{-6}$
120324c-6	1060	583															
120524b-1	2	-1.4	DiffNAR	+16	25.8	6.90	0.26	30	$2.8 \times 10^{-6}$	0.05	30	-16	30.5	6.68	0.13	40	$1.5 \times 10^{-6}$
120524b-4	2	-1.1															
120919b-3 B	66	-77	DiffNAR	+16	25.4	6.96	0.26	30	$2.8 \times 10^{-6}$	0.10	30	-16	31.0	6.18	0.20	40	$1.6 \times 10^{-6}$
130301c-6	89	556	DiffNAR	+16	26.1	6.80	0.21	30	$2.1 \times 10^{-6}$	0.10	30	-16	31.0	7.17	0.16	40	$2.1 \times 10^{-6}$
120301c-1	61	-23															

## C 単一電子シュミットトリガのクーロンブロッケイド条件

以下に単一電子シュミットトリガのクーロンブロッケイド条件式を式 C.1 - C.11 に示す。容量パラメータの対応は図 C.1 を参照されたい。

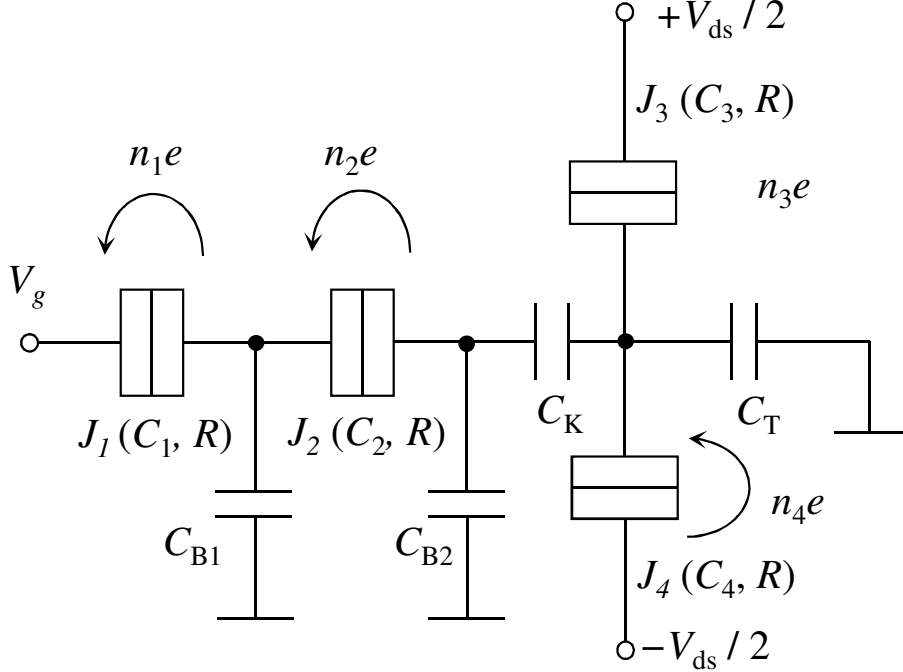


図 C.1: 単一電子シュミットトリガのクーロンブロッケイドの等価回路図。容量パラメータの対応関係を示す。

$$\begin{aligned}
 V_g = & \frac{-(C_4 - C_3)C_2C_KV_{ds} - 2C_2C_K(n_4 - n_3)e - 2\{(C_4 + C_3)(C_K + C_{B2}) + C_X\}n_2e}{2\{(C_{B1} + C_2)C_X + C_{B1}C_2(C_K + C_T) + (C_3 + C_4)C_Y\}} \\
 & + \frac{2\{(C_T + C_K)C_2 + (C_2 + C_{B2})(C_3 + C_4)\}n_1e}{2\{(C_{B1} + C_2)C_X + C_{B1}C_2(C_K + C_T) + (C_3 + C_4)C_Y\}} \\
 & + \frac{\{(C_4 + C_3)(C_{B2} + C_2 + C_K) + (C_T + C_K)C_2 + C_X\}e}{2\{(C_{B1} + C_2)C_X + C_{B1}C_2(C_K + C_T) + (C_3 + C_4)C_Y\}}
 \end{aligned} \tag{C.1}$$

$$\begin{aligned}
 V_g = & \frac{-(C_4 - C_3)C_2C_KV_{ds} - 2C_2C_K(n_4 - n_3)e - 2\{(C_4 + C_3)(C_K + C_{B2}) + C_X\}n_2e}{2\{(C_{B1} + C_2)C_X + C_{B1}C_2(C_K + C_T) + (C_3 + C_4)C_Y\}} \\
 & + \frac{2\{(C_T + C_K)C_2 + (C_2 + C_{B2})(C_3 + C_4)\}n_1e}{2\{(C_{B1} + C_2)C_X + C_{B1}C_2(C_K + C_T) + (C_3 + C_4)C_Y\}} \\
 & - \frac{\{(C_4 + C_3)(C_{B2} + C_2 + C_K) + (C_T + C_K)C_2 + C_X\}e}{2\{(C_{B1} + C_2)C_X + C_{B1}C_2(C_K + C_T) + (C_3 + C_4)C_Y\}}
 \end{aligned} \tag{C.2}$$

$$V_g = \frac{-(C_4 - C_3)(C_{B1} + C_1)V_{ds} - (C_{B1} + C_1)C_K(n_4 - n_3)e + 2\{(C_4 + C_3)(C_K + C_{B2}) + C_X\}n_1e}{2C_1\{C_X + (C_3 + C_4)(C_K + C_{B2})\}}$$

$$+ \frac{\{(C_4 + C_3)(C_K + C_{B1} + C_{B2} + C_1) + (C_{B1} + C_1)(C_T + C_K) + C_X\}(2n_2 + 1)e}{2C_1\{C_X + (C_3 + C_4)(C_K + C_{B2})\}} \quad (C.3)$$

$$V_g = \frac{-(C_4 - C_3)(C_{B1} + C_1)V_{ds} - (C_{B1} + C_1)C_K(n_4 - n_3)e - 2\{(C_4 + C_3)(C_K + C_{B2}) + C_X\}n_1e}{2C_1\{C_X + (C_3 + C_4)(C_K + C_{B2})\}} + \frac{\{(C_4 + C_3)(C_K + C_{B1} + C_{B2} + C_1) + (C_{B1} + C_1)(C_T + C_K) + C_X\}(2n_2 - 1)e}{2C_1\{C_X + (C_3 + C_4)(C_K + C_{B2})\}} \quad (C.4)$$

$$\begin{aligned}
V_{ds} &= \frac{2C_1C_2C_KV_g + \{C_Z(C_K + C_{B2} + C_2) - C_2^2\}(n_3 - n_4)e + 2(C_{B1} + C_1)C_Kn_2e + 2C_2C_Kn_1e}{C_Z\{C_X + C_4(C_K + C_{B2})\} + C_2(C_{B1} + C_1)(C_T + C_K + C_4)} \\
&+ \frac{\{C_Z(C_K + C_{B2} + C_2) - C_2^2\}e}{C_Z\{C_X + C_4(C_K + C_{B2})\} + C_2(C_{B1} + C_1)(C_T + C_K + C_4)} \quad (C.5)
\end{aligned}$$

$$\begin{aligned}
V_{ds} &= \frac{2C_1C_2C_KV_g + \{C_Z(C_K + C_{B2} + C_2) - C_2^2\}(n_3 - n_4)e + 2(C_{B1} + C_1)C_Kn_2e + 2C_2C_Kn_1e}{C_Z\{C_X + C_4(C_K + C_{B2})\} + C_2(C_{B1} + C_1)(C_T + C_K + C_4)} \\
&- \frac{\{C_Z(C_K + C_{B2} + C_2) - C_2^2\}e}{C_Z\{C_X + C_4(C_K + C_{B2})\} + C_2(C_{B1} + C_1)(C_T + C_K + C_4)} \quad (C.6)
\end{aligned}$$

$$\begin{aligned}
V_{ds} &= \frac{-2C_1C_2C_KV_g + \{C_Z(C_K + C_{B2} + C_2) - C_2^2\}(n_3 - n_4)e + 2(C_{B1} + C_1)C_Kn_2e + 2C_2C_Kn_1e}{[C_Z\{C_X + C_3(C_K + C_{B2})\} + C_2(C_{B1} + C_1)(C_T + C_K + C_3)]} \\
&- \frac{\{C_Z(C_K + C_{B2} + C_2) - C_2^2\}e}{[C_Z\{C_X + C_3(C_K + C_{B2})\} + C_2(C_{B1} + C_1)(C_T + C_K + C_3)]} \quad (C.7)
\end{aligned}$$

$$\begin{aligned}
V_{ds} &= \frac{-2C_1C_2C_KV_g + \{C_Z(C_K + C_{B2} + C_2) - C_2^2\}(n_3 - n_4)e + 2(C_{B1} + C_1)C_Kn_2e + 2C_2C_Kn_1e}{C_Z\{C_X + C_3(C_K + C_{B2})\} + C_2(C_{B1} + C_1)(C_T + C_K + C_3)} \\
&+ \frac{\{C_Z(C_K + C_{B2} + C_2) - C_2^2\}e}{C_Z\{C_X + C_3(C_K + C_{B2})\} + C_2(C_{B1} + C_1)(C_T + C_K + C_3)} \quad (C.8)
\end{aligned}$$

$$C_X = C_KC_T + C_TC_{B2} + C_{B2}C_K \quad (C.9)$$

$$C_Y = C_2C_K + C_KC_{B1} + C_{B1}C_{B2} + C_{B2}C_2 + C_2C_{B1} \quad (C.10)$$

$$C_Z = C_{B1} + C_1 + C_2 \quad (C.11)$$



単一電子シュミットトリガのクーロンブロッケード領域を図示すると以下の図 C.2 となる。条件は、 $C_1 = C_2 = C_3 = C_4 = C_{B1} = C_{B2} = C_K = C_T = 1$  aF である。図中括弧の数字は、各島電極の余剰電荷数を示す。

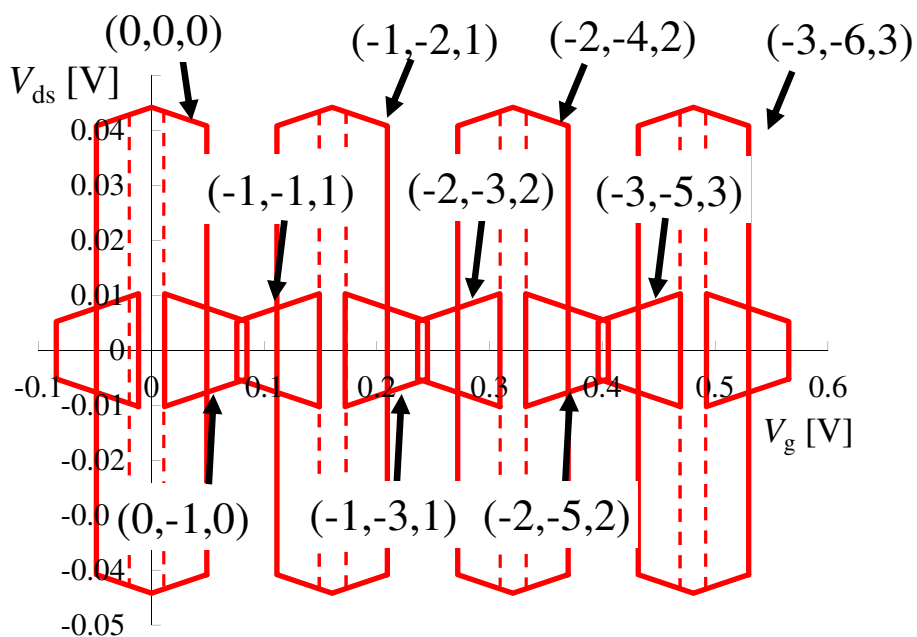


図 C.2: 単一電子シュミットトリガのクーロンブロッケード領域。容量パラメータは  $C_1 = C_2 = C_3 = C_4 = C_{B1} = C_{B2} = C_K = C_T = 1$  aF である。



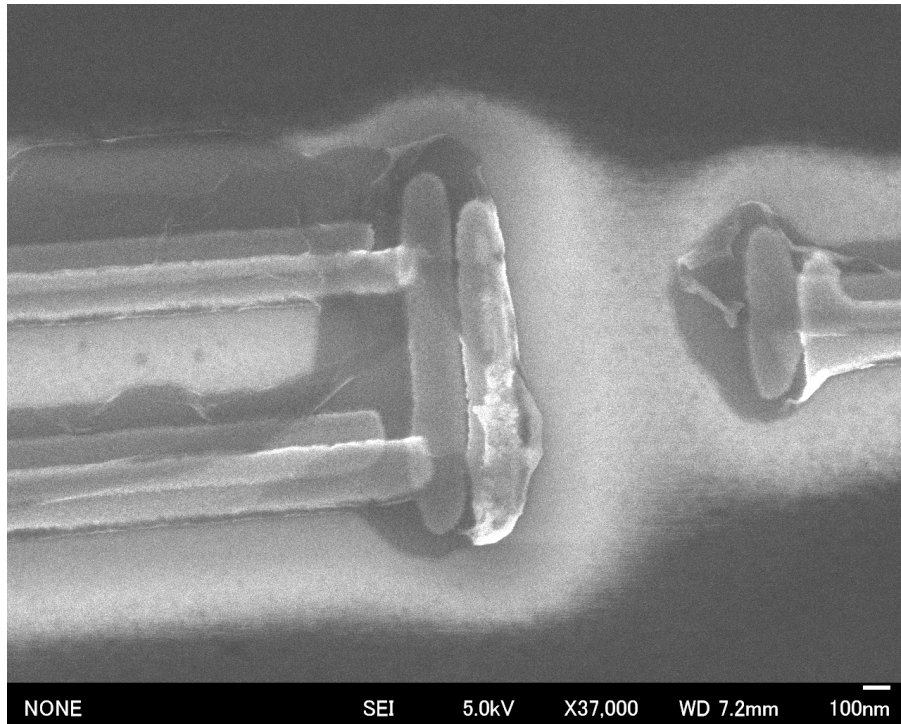


図 D.2: FM-NM-FM SET 素子の電子顕微鏡像。

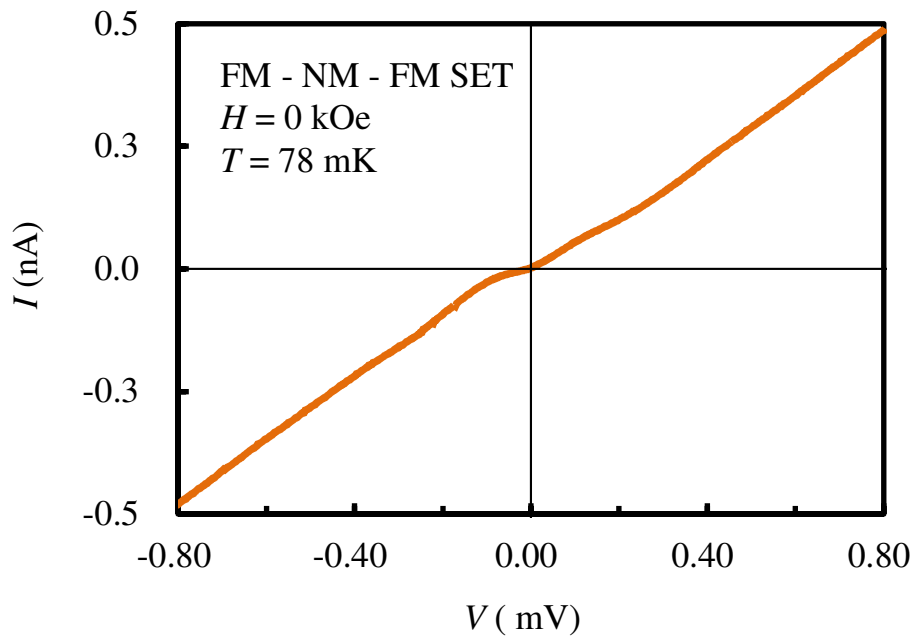


図 D.3: FM-NM-FM SET 素子の IV 特性。

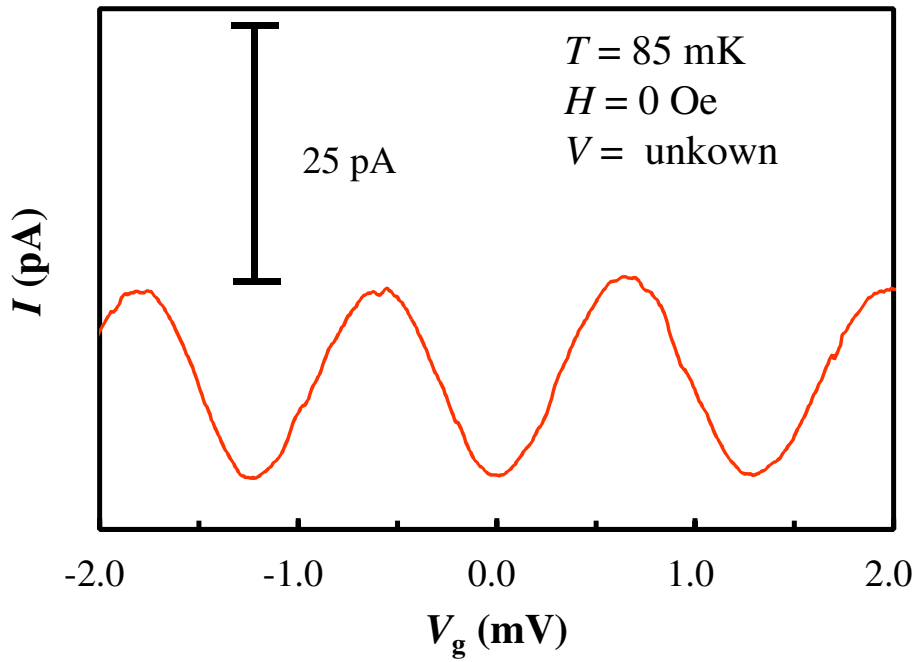


図 D.4: FM-NM-FM SET 素子のクーロン振動特性。

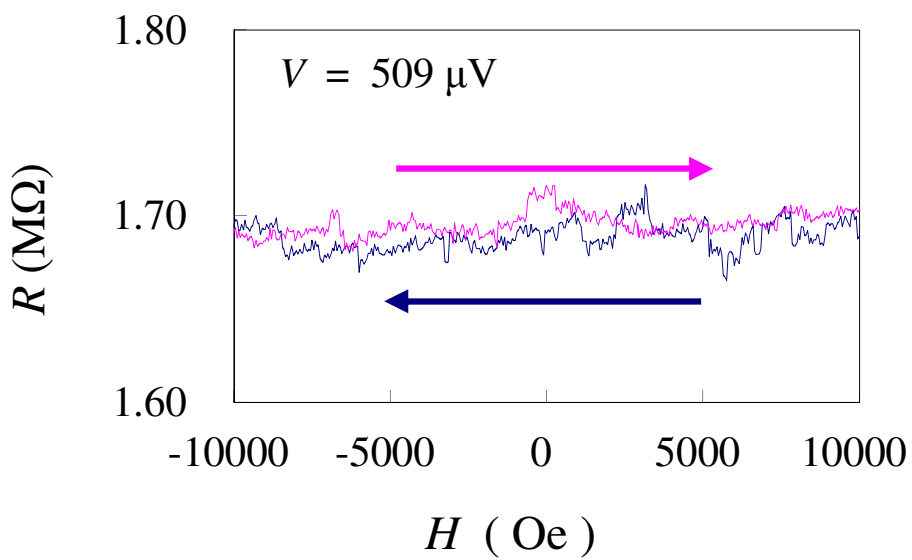


図 D.5: FM-NM-FM SET 素子の抵抗磁場特性。

## 参考文献

- [1] K. K. Likharev: Proc. IEEE **87** (1999) 606.
- [2] J. Bardeen: Phys. Rev. Lett. **6** (1961) 58.
- [3] 勝本信吾、“メゾスコピック系、” 朝倉 2003
- [4] 春山純志 “単電子トンネリング概論、” コロナ社 2002
- [5] T. A. Fulton and G. J. Dolan: Phys. Rev. Lett. **59** (1987) 109.
- [6] J. R. Tucker: J. Appl. Phys. **72** (1992) 4399.
- [7] Y. Mizugaki, M. Takiguchi, S. Hayami, A. Kawai, M. Moriya, K. Usami, T. Kobayashi, and H. Shimada: IEEE Trans. on Nanotech. **7** (2008) 601.
- [8] 上田正仁 “微小トンネル接合の物理とその応用 -単一電子エレクトロニクスへの展望-、” 応用物理、Vol.62, No.9 (1993) 889.
- [9] A. Sareen: Master Thesis, Chalmers University of Technology, Göteborg (1998).
- [10] Y. Mizugaki, and P. Delsing: Jpn. J. Appl. Phys. **40** (2001) 6157.
- [11] 高橋庸夫, 藤原聡, 小野行徳, 猪川洋, “単電子の転送と検出デバイス”, 電子情報通信学会論文誌 C, vol. J86-C, No.11, (2003) 1117.
- [12] L. J. Geerligs, V. F. Anderegg, P. A. M. Holweg, J. E. Mooij, H. Pothier, D. Esteve, C. Urbina, and M. H. Devoret: Phys. Rev. Lett **64** (1990) 2691.
- [13] K. A. Matsuoka, K. K. Liharev, P. Dresselhaus, L. Ji .S. Han, and J. Lukens; J. Appl. Phys. **81** (1997) 2269.
- [14] P. Dresselhaus, L. Ji, S. Han, J.E. Lukens, and K.K. Likharev: Phys. Rev. Lett. **72** (1994) 3226.
- [15] L. Ji, P. D. Dresselhaus, S. Han, K. Lin, W. Zheng, and J. Lukens: J. Vac. Sci. Tech. B **12** (1994) 3619.
- [16] T. A. Fulton, P. L. Gammel, and L. N. Dunkleberger: Phys. Rev. Lett. **91** (1991) 3148.
- [17] C. P. Heij, P. Hadley, and J. E. Mooij: Appl. Phys. Lett. **78** (2001) 1140.
- [18] M. Akazawa, and Y. Amemiya: IEICE Trans. Electron. **E80-C** (1997) 849.
- [19] R. H. Chen, A. N. Korotkov, and K. K. Likharev: Appl. Phys. Lett. **68** (1996) 1954.

- [20] 滝口将志、“入力離散化器付き単一電子トランジスタの研究、” 電気通信大学大学院 電子工学専攻マイクロエレクトロニクス講座 修士論文 2009
- [21] C. Lageweg, S. Cotofana, and S. Vassiliadis: Proc. IEEE Comput. Soc. VLSI Workshop (2001) 93.
- [22] M. N. Baibich, J. M. Broto, A. Fert, F. Nguyen Van Dau, F. Petroff, P. Etienne, G. Creuzet, A. Friederich, and J. Chazelas: Phys. Rev. Lett. **61** (1988) 2472 .
- [23] 宮崎照宣、“スピントロニクス 次世代メモリ MRAM の基礎、” 日刊工業新聞社 2004
- [24] 高梨弘毅、“スピントロニクスの基礎と材料・応用技術の最前線、” シーエムシー出版 (2009).
- [25] M. Julliere: Phys. Lett. A **54** (1975) 225.
- [26] J. S. Moodera, L. R. Kinder, T. M. Wong, and R. Meservey: Phys. Rev. Lett. **74** (1995)
- [27] S. Yuasa: J. Phys. Soc. Jpn. **77** (2008) 031001.
- [28] P. M. Tedrow and R. Meservey: Phys. Rev. Lett. **26** (1971) 192.
- [29] P. M. Tedrow and R. Meservey: Phys. Rev. B **7** (1973) 318.
- [30] 宮崎照宣、“スピントネル接合開発の現状と問題点、” 日本応用磁気学会誌、vol. 25, (2001) 471.
- [31] 湯浅新治、“TMR 効果の中核としたスピントロニクス応用の進展、” 応用物理、 vol. 82, (2013) 196.
- [32] M. Bowen, V. Cros, F. Petroff, A. Fert, C. Martínez Boubeta, J. L. Costa-Krämer, J. V. Anguita, A. Cebollada, F. Briones, J. M. de Teresa, L. Morellón, M. R. Ibarra, F. Güell, F. Peiró, and A. Cornet
- [33] W. H. Butler, X.-G. Zhang, T. C. Schulthess, J. M. MacLaren: Phys. Rev. B **63** (2001) 054416.
- [34] J. Mathon and A. Umerski: Phys. Rev. B **63** (2001) 220403.
- [35] S. S. P. Parkin, C. Kaiser, A. Panchula, P. M. Rice, B. Hughes, M. Samant, and S. Yang: Nat. Mater. **3** (2004) 862.
- [36] S. Yuasa, T. Nagahama, A. Fukushima, K. Ando, and Y. Suzuki: Jpn. J. Appl. Phys. **43** (2004) L588.
- [37] S. Ikeda, J. Hayakawa, Y. Ashizawa, Y. M. Lee, K. Miura, H. Hasegawa, M. Tsunoda, F. Matsukura, and H. Ohno: Appl. Phys. Lett. **93** (2008) 082508.
- [38] S. Takahashi and S. Maekawa: J. Phys. Soc. Jpn. **77** (2008) 031009.
- [39] F. J. Jedema, H. B. Heersche, A. T. Filip, J. J. A. Baselmans, and B. J. van Wees: Nature **416** (2002) 713.
- [40] J. Bass and W. P. Pratt Jr.: J. Phys. Condens. Matter **19** (2007) 183201.

- [41] F. J. Jedema, M. S. Nijboer, A. T. Filip, and B. J. van Wees: Phys. Rev. B **67** (2003) 085319.
- [42] M. Urech, J. Johansson, N. Poli, V. Korenivski, and D. B. Haviland: J. Appl. Phys. **99** (2006) 08M513.
- [43] N. Poli, M. Urech, V. Korenivski, and D. B. Haviland: J. Appl. Phys. **99** (2006) 08H701.
- [44] M. V. Costache, M. Zaffalon, † and B. J. van Wees: Phys. Rev. B **74** (2006) 012412.
- [45] F. Hübler, M. J. Wolf D. Beckmann, and H. v. Loöhneysen: Phys. Rev. Lett. **109** (2012) 207001.
- [46] H. Shimada, K. Ono, and Y. Ootuka: J. Appl. Phys. **93** (2003) 8259.
- [47] J Barnaś and I Weymann: J. Phys.: Condens. Matter **20** (2008) 423202.
- [48] K. J. Dempsey, D. Ciudad and C. H. Marrows: Philos. Trans. R. Soc. London, Ser. A **369** (2011) 3150.
- [49] K. Ono, H. Shimada, and Y. Ootuka: J. Phys. Soc. Jpn. **66** (1997) 1261.
- [50] K. Nakazato, and H. Ahmed: Jpn. J. Appl. Phys. **34** (1995) 700.
- [51] H. Brückl and G. Reiss: Phys. Rev. B **58** (1998) R8893.
- [52] J. Shirakashi, Y. Takemura: J. Appl. Phys. **89** (2001) 7365.
- [53] S. Takahashi and S. Maekawa: Phys. Rev. Lett. **80** (1998) 1758.
- [54] 高橋三郎、前川禎道、“微小強磁性体におけるスピン依存トンネリングとクーロン・ブロック  
イド、” 日本応用磁気学会誌、Vol. 23, No.4-1 1999
- [55] R. S. Liu, H. Pettersson, L. Michalak, C. M. Canali, and L. Samuelson: Nano Lett. **7** (2007) 81.
- [56] S. Mitani, S. Takahashi, K. Takanashi, K. Yakushiji, S. Maekawa, and H. Fujimori: Phys. Rev. Lett. **81** (1998) 2799.
- [57] K. Yakushiji, S. Mitani, and K. Takahashi: J. Appl. Phys. **91** (2002) 7038.
- [58] K. Yakushiji, S. Mitani, F. Ernult, K. Takanashi, H. Fujimori: Phys. Rep. **451** (2007) 1.
- [59] S. Mitani, Y. Nogi, H. Wang, K. Yakushiji, F. Ernult, and K. Takanashi: Appl. Phys. Lett. **92** (2008) 152509.
- [60] A. Brataas, Y. V. Nazarov, J. Inoue, G. E. W. Bauer: Phys. Rev. B **59** (1999) 93.
- [61] A. Bernand-Mantel, P. Seneor, N. Lidgi, M. Muñoz, V. Cros, S. Fusil, K. Bouzouane, C. Deranlot, A. Vaures, F. Petroff, and A. Fert: Appl. Phys. Lett. **89** (2006) 062502.
- [62] J. Martinek, J. Barnaś, S. Maekawa, H. Schoeller, and G. Schön: Phys. Rev. B **66** (2002) 014402.

- [63] I. Giaever and K. Gegerle: Phys. Rev. **122** (1961) 1101.
- [64] M. Johnson and R. H. Silsbee: Phys. Rev. Lett. **55** (1985) 1790.
- [65] M. Johnson and R. H. Silsbee: Phys. Rev. B **37** (1988) 5326.
- [66] S. Takahashi, H. Imamura, and S. Maekawa: Phys. Rev. Lett. **82** (1999) 3911.
- [67] H. Yang, S. Yang, S. Takahashi, S. Maekawa, and S. S. P. Parkin: Nat. Mater. **9** (2010) 586.
- [68] C. D. Chen, W. Kuo, D. S. Chung, J. H. Shyu, and C. S. Wu: Phys. Rev. Lett. **88** (2002) 047004.
- [69] J. Johansson, M. Urech, D. Haviland, and V. Korenivski: J. Appl. Phys. **93** (2003) 8650.
- [70] D. Wang, J. G. Lu: J. Appl. Phys. **97** (2005) 10A708.
- [71] Y. Mizugaki, H. Hakii, M. Moriya, K. Usami, T. Kobayashi, and H. Shimada: Jpn. J. Appl. Phys. **46** (2007) L901.
- [72] J. Johansson, M. Urech, D. Haviland, and V. Korevivski: Phys. Rev. Lett. **91** (2003) 149701.
- [73] T. W. Clinton and M. Johnson: Appl. Phys. Lett. **76** (2000) 2116.
- [74] C. D. Chen, Y. D. Yao, S. F. Lee, and J. H. Shyu: J. Appl. Phys. **91** (2002) 7469.
- [75] C. D. Chen, W. Kuo, D. S. Chung, J. H. Shyu, and C. S. Wu: Phys. Rev. Lett. **91** (2003) 149702.
- [76] J. Johansson, V. Korenivski, D. B. Haviland, and A. Brataas: Phys. Rev. Lett. **93** (2004) 216805.
- [77] J. Johansson: Dr. Thesis, Department of Physics Royal Institute of Technology, Stockholm (2004).
- [78] A. A. Anaya: Dr. Thesis, Georgia Institute of Technology, Atlanta (2005).
- [79] A. Kanda, B. J. Baelus, F. M. Peeters, K. Kadowaki, and Y. Ootuka: Phys. Rev. Lett. **93** (2004) 257002.
- [80] 波木井秀充、“超伝導体/強磁性体接合におけるスピン依存伝導特性、”、電気通信大学大学院電子工学専攻マイクロエレクトロニクス講座 修士論文 2007
- [81] Y. Mizugaki, N. Tamura, and H. Shimada: J. Appl. Phys. **113** (2013) 156101.
- [82] C. Wasshuber, H. Kosina, and S. Selberherr: IEEE Trans. Comput.-Aided Design **16** (1997) 937.
- [83] J. R. Phillips and J. K. White: Proc. IEEE 3rd Topical Meeting, (1994) 253.
- [84] G. J. Dolan: Appl. Phys. Lett. **31** (1977) 337.



- [85] Micro Chem Ebeam resist data available on web site, <http://microchem.com/>.
- [86] Website on <http://www.aanda.co.jp/Vectorworks2013/index.html>
- [87] 菊池健人、“強磁性体/超伝導体トンネル接合を用いたスピン偏極率測定に関する研究、” 電気通信大学 学士論文 (2009)
- [88] 島田宏、“合同セミナー計測法 21-1 資料”
- [89] 島田宏、“合同セミナー計測法 21-2 資料”
- [90] Web site available on <http://japan.ni.com/>.
- [91] 田沼静一、家 泰弘、“メゾスコピック伝導、” 共立出版 1999
- [92] 福島章雄, 岩佐章夫, 佐藤昭, 遠藤忠, “微小トンネル接合の基礎特性の研究”, 電子情報総合研究所彙報, 第 63 巻, 第 6 号
- [93] Y. Ootuka, T. Uchiyama, and H. Shimada: *Cryogenics* **33** (1993) 923.
- [94] 田村伸行、“強磁性リード電極を有する単一電子トランジスタの磁気抵抗比に関する研究、” 電気通信大学大学院 電子工学専攻マイクロエレクトロニクス講座 修士論文 2010
- [95] Y. Ono, and Y. Takahashi: *Jpn. J. Appl. Phys.* **41** (2002) 2569.
- [96] 鈴木一広、“単電子デバイスのゲート容量に関する研究、” 電気通信大学 電子工学科マイクロエレクトロニクス講座 学士論文 2006
- [97] Asem El Arabi: “Magnetoresistance in ferromagnetic single-electron transistors with a superconducting island” M.D. Thesis , Univ. of Electro-Comm., Tokyo (2011).
- [98] R. C. Dynes, V. Narayanamurti, and J. P. Garno: *Phys. Rev. Lett.* **41** (1978) 1509.
- [99] T. Kimura, T. Sato, and Y. Otani: *Phys. Rev. Lett.* **100** (2008) 066602.

## 発表実績

- 関連論文

滝口将志, 水柿義直, “微小トンネル接合列の離散的な電荷特性を利用した単一電子シュミットトリガの設計,” 電子情報通信学会和文論文誌 C. vol.J97-C,no.3,pp.112-117,Mar. 2014.

M. Takiguchi, H. Shimada, and Y. Mizugaki, “Correlation between Polarity of Magnetoresistance Ratio and Tunnel Resistance in Ferromagnetic Single-Electron Transistor with Superconductive Island,” Japanese Journal of Applied Physics, vol.53, 043101-1-4, Mar. 2014.

- 参考論文 (査読付き)

Y. Mizugaki, M. Takiguchi, S. Hayami, A. Kawai, M. Moriya, K. Usami, T. Kobayashi, and H. Shimada, “Single-Electron Devices with Input Discretizer,” IEEE Transactions on Nanotechnology, vol.7, no.5, pp.601-606, September, 2008.

M. Takiguchi, T. Sato, H. Shimada, and Y. Mizugaki, “Polarity Reversal of Tunnel Magnetoresistance Observed in Lateral Co-Al-Co Single-Electron Transistor,” Accepted to The Physical Society of Japan (JPS) Conference Proceedings.

M. Takiguchi, T. Sato, H. Shimada, and Y. Mizugaki, “Polarity reversal of tunnel magnetoresistance observed in lateral Co-Al-Co single-electron transistor,” The 12th Asia Pacific Physics Conference (APPC12), A1-2-O2, pp.30, Chiba, Japan, July 18, 2013.

M. Takiguchi, M. Moriya, H. Shimada, Y. Mizugaki, “Positive and Negative Magnetoresistance Ratio in Ferromagnetic-Superconductor-Ferromagnetic Single-Electron Transistor,” International Workshop on Modern Science and Technology (IWMST 2012),104, pp.66-71, Chofu, Japan, August 30-31, 2012.

- その他の業績

滝口将志, 三浦晃司, 島田 宏, 水柿義直, “入力離散化器を備えた単電子トランジスタの離散的入出力特性の実験検証,” 平成 26 年 第 61 回応用物理学会秋季学術講演会, 2014 年 3 月 17 日.

滝口将志, 島田 宏, 水柿義直, “超伝導島電極を有する強磁性単一電子トランジスタにおける磁気抵抗比のバイアス電圧依存性,” 平成 25 年 第 74 回応用物理学会秋季学術講演会, 2013

年 9 月 20 日.

滝口将志, 守屋雅隆, 島田 宏, 水柿義直, “超伝導島電極を有する強磁性 SET における磁気抵抗比の極性とトンネル抵抗値の相関,” 電子情報通信学会技術研究報告 (電子デバイス), ED2012-140 & SDM2012-169, 2013 年 2 月 28 日.

滝口将志, 島田 宏, 守屋雅隆, 水柿義直, “強磁性体-超伝導体-強磁性体電極を持つ単一電子トランジスタにおけるトンネル磁気抵抗比の温度依存性,” 2012 年電子情報通信学会ソサイエティ大会, 2012 年 9 月 11 日.

滝口将志, 守屋雅隆, 島田 宏, 水柿義直, “シュミットトリガ動作をする単一電子デバイスの提案とパラメータ設計,” 平成 23 年秋季第 72 回応用物理学会学術講演会, 2011 年 9 月 1 日.

滝口将志, 速水翔太, 大塚正喜, 河合章生, 守屋雅隆, 小林忠行, 島田 宏, 水柿義直, “入力離散化器付き単一電子トランジスタおよびターンスタイルの特性,” 電子情報通信学会技術研究報告 (電子デバイス) , ED2008-229 & SDM2008-221, 2009 年 2 月 26 日.

滝口将志, 河合章生, 速水翔太, 守屋雅隆, 宇佐美興一, 小林忠行, 島田宏, 水柿義直, “単一電子箱を入力端子部に備えた単一電子トランジスタの入出力特性,” 平成 20 年 春季第 55 回応用物理学関係連合講演会, 2008 年 3 月 27 日.

S. Gandrothula, K. Nakamura, M. Takiguchi, Y. Mizugaki, and H. Shimada, “Current Multiplication Using Arrays of Small Josephson Junctions,” Japanese Journal of Applied Physics, vol.51, no.12, pp.123101-1-5, December, 2012.

田村伸行, 滝口将志, 島田宏, 水柿義直, “ホットエレクトロン効果を考慮した微小トンネル接合 2 次元アレイの微分コンダクタンス特性,” 電子情報通信学会和文論文誌 C, vol.J92-C, no.9, pp.534-536, September, 2009.

牛澤旭人, 滝口将志, 島田 宏, 守屋雅隆, 水柿義直, “Al-SiO-Al 三方向斜め蒸着による微小トンネル接合の作製,” 東京農工大学・電気通信大学 第 9 回合同シンポジウム 「ナノ未来材料とコヒーレント光科学」, 2012 年 12 月 15 日.

牛澤旭人, 滝口将志, 島田 宏, 守屋雅隆, 水柿義直, “SiO 援用による Al トンネル接合の面積縮小化とクーロンブロッケイド温度計への応用,” 平成 25 年 第 74 回応用物理学会秋季学術講演会, 2013 年 9 月 20 日.

「アナログーデジタル変化素子」, 発明者:水柿義直, 滝口将志, 河合章生, 特願:2008-22807, 出願日:平成 20 年 2 月 1 日, 特開:2009-182306, 公開日:平成 21 年 8 月 13 日, 特許番号:特許第 5388002 号, 登録日:平成 25 年 10 月 18 日.

## 受賞

電子情報通信学会・電子デバイス研究会 平成 25 年度 論文発表奨励賞受賞対象論文名「超伝導島電極を有する強磁性 SET における磁気抵抗比の極性とトンネル抵抗値の相関」平成 25 年 3 月 11 日