

リソグラフィー用半導体露光装置における ウエハアライメント計測の高精度化の研究

稲 秀樹

電気通信大学大学院電気通信学研究科

博士（工学）の学位申請論文

2007年9月

リソグラフィー用半導体露光装置における ウエハアライメント計測の高精度化の研究

博士論文審査委員会

主査 武田光夫 教授

委員 川端 勉 教授

委員 上 芳夫 教授

委員 高増 潔 教授

委員 高谷裕浩 教授

著作権所有者

稲 秀樹

2007年9月

TITLE	<p style="text-align: center;">IMPROVEMENT OF WAFER ALIGNMENT ACCURACY IN SEMICONDUCTOR EXPOSURE TOOLS FOR OPTICAL LITHOGRAPHY</p>
NAME	<p style="text-align: center;">HIDEKI INA</p>
<p style="text-align: center;">Abstract</p> <p>The principle of most of alignment systems for optical lithography is based on image processing of target alignment marks on the wafer under bright-field illumination. To satisfy the increasing demand for extremely tight overlay accuracy in semiconductor manufacturing processes, all the measurement error factors in alignment measurement system need be identified and eliminated. The objective of this dissertation is to improve the accuracy of wafer alignment in semiconductor exposure tools for optical lithography.</p> <p>Chapter 1 describes the background and the outline of this study. For preliminaries, the state-of-art and future semiconductor manufacturing technologies are introduced referring to International Technology Roadmap for Semiconductors (ITRS), and the process of semiconductor manufacturing and lithography technologies are reviewed.</p> <p>Chapter 2 also serves as preliminaries to provide knowledge relevant to the subjects of the dissertation. Explanations are given on a semiconductor exposure tool called as a stepper or a scanner, wafer measurement systems, a focus measurement system, an alignment measurement system, and the sequence of semiconductor exposure. Finally, to clarify the issues to be discussed, error factors of alignment measurement system are identified and categorized.</p> <p>Chapter 3 and Chapter 4 constitute the main part of the dissertation, and describe the most important outcome of this thesis work. In Chapter 3, error analysis is given to the alignment measurement system of a semiconductor exposure tool. First, an overlay error budget is discussed and the required accuracy of overlay is quantified. Then, error analysis is given to Tool Induced Shift (TIS) and Wafer Induced Shift (WIS) , and the importance of TIS-WIS interaction is clarified. A simple physical model is proposed that can explain the behavior of TIS, and the results of experiments and simulations are presented that demonstrate the validity of the proposed model. In Chapter 4, new improvement methods are proposed that can solve not only the TIS problem but also the WIS problem. As a solution to the TIS problem, a new criterion is proposed to quantify both comatic aberrations and the deviation from illumination telecentricity in alignment optics. To solve</p>	

the WIS problem, asymmetry of an alignment mark is quantified, and offset control for the alignment measurement system of semiconductor exposure tool is determined by using an atomic force microscope and an optical simulator. This method is referred to as Alignment Offset Analyzer.

Finally Chapter 5 gives the summary and the conclusions of the dissertation.

論文題目	リソグラフィー用半導体露光装置における ウエハアライメント計測の高精度化の研究
氏名	稲 秀樹
<p style="text-align: center;">概要</p> <p>本論文は、筆者が電気通信大学大学院・電気通信学研究科・情報通信工学専攻・博士後期課程において行った「リソグラフィー用半導体露光装置におけるウエハアライメント計測の高精度化の研究」をまとめたものである。</p> <p>全体は5章から構成されており、第1章、2章で、本研究の背景を説明し、既に報告されているもの、筆者がこれまで考えてきた内容のまとめを行う。第3章、4章では、本研究の目的であるウエハのアライメント計測の高精度化を可能とするために、筆者が新たに誤差に関しての検討を行い、問題を解決する方法を提案し、実際に検討した内容を報告する。第5章でまとめを行う。その後、謝辞、参考文献第、公表文献、出願リストを記載する。</p> <p>以下、ここでは第1～5章までのそれぞれの内容の概要を述べる。</p> <p>第1章 序論</p> <p>本章では、半導体デバイスの微細化のこれまでの進歩と現状を述べ、International Technology Roadmap for Semiconductors (ITRS)と呼ぶロードマップを紹介し、今後の技術の予想を行う。</p> <p>次にリソグラフィーに関して、半導体デバイスの製造工程を説明した後に、現状、更に今後のリソグラフィーに関して説明を行い、本論文の序論とする。</p> <p>第2章 半導体露光装置</p> <p>本章では、Stepper や Scanner と呼ばれている半導体露光装置に関しての説明を行う。まず半導体露光装置全体の説明を行い、次にその中でも本研究の対象であるウエハ計測系に関しての説明を行う。このウエハ計測系として、フォーカス計測系とアライメント計測系に関して説明を行い、半導体露光装置全体のシーケンスに関しての説明も行う。そしてこれまで報告されているアライメント計測系の誤差分類に関して説明する。</p>	

第3章 アライメント計測系の誤差解析

本章では、半導体露光装置のアライメント計測系の誤差解析に関して筆者が行った研究内容を示す。

まず Overlay Budget を示し、要求精度を定量化する。そしてアライメント計測系の誤差要因の、Tool Induced Shift (TIS)、Wafer Induced Shift (WIS)、TIS-WIS Interaction に関して誤差解析した結果を順に示す。まず TIS-WIS Interaction に関して重ね合わせ検査装置を使用しての検討結果を示し、式による表現を行い、WIS の存在を許容するのなら、TIS-WIS Interaction により大きな計測誤差が発生することを示し、そこから TIS を徹底的に無くす必要性を示す。

Tool Induced Shift (TIS) に関して、アライメント計測系の光学系のコマ収差と照明系の不均一性がある場合に検出するアライメントマークの段差量により信号の対称性が、サイン関数で変化する実験結果を示し、Simulation により解析し、更にコマ収差がある場合に関して発生モデルをできるだけ簡単に設定し、考察を行った結果を示す。

Wafer Induced Shift (WIS) については、その発生原因に関してレジスト起因、Chemical Mechanical Polishing(CMP)起因、膜厚ばらつき起因に関して検討した結果を示す。次に半導体露光装置を使用して WIS の誤差検討した結果を示す。ここではグローバルアライメントによる計測エラーの倍率誤差に関して、アライメントマークの線幅との関係に関して報告する。更に原子間力顕微鏡 AFM を使用して、アライメントマークの形状を計測し、誤差の検討を行う。AFM 使用に当たりまず他の Profiler と計測誤差を比較検討し、その結果を示す。そして AFM を使用してアライメントマークの線幅と、アライメントマークの段差量、アライメント信号の対称性に関して調査し、その結果を示す。

第4章 アライメント計測系の誤差に対する対応策

本章では、アライメント計測系の誤差 TIS,WIS それぞれ対応する策に関して筆者が行った研究内容を順に示す。

TIS の対応策として、「像の対称性と2マークの距離計測を使用した評価基準」を提案しその原理に関してまず説明を行う。この『2マークの距離計測』は、第3章での線幅と段差量、対称性の現象を利用したものであり、実際に露光装置での検討結果を示しながらその有効性を示す。更に実際に本提案をアライメント計測系の光学系に適用し、コマ収差と照明系の均一性を高精度で評価する事を可能とし、半導体の微細化に伴って要求される高精度のアライメント計測を可能とした結果を示す。

WIS の対応策として、「Alignment Offset Analyzer (AOA) 」を提案し、その原理に関してまず説明を行う。この AOA の計測手順は以下の様である。

- 1)AFM 等の Profiler によりアライメントマークの三次元形状をレジスト塗布前後で計測
- 2)信号 Simulator を使用し、三次元形状データを入力としてアライメント信号を計算

- 3)アライメント信号に対して、信号処理を行い計測誤差を Profiler データを元に算出
 - 4)計測誤差を、露光装置によるアライメント後の Offset として使用して露光を実施
- AOA の精度検討を実際の半導体露光装置、AFM を使用して行ない、数ナノメートルのオーダーまでアライメント計測誤差を軽減できる結果を報告し、AOA の有効性を示す。

第 5 章. 結論

最後に本章では、本研究で得られた成果を総括し、今後の課題と将来展望、研究成果の工業界への貢献を示し、結論とする。

目次

第1章 序論	1
1.1 研究の目的	1
1.2 半導体デバイスの微細化	2
1.3 International Technology Roadmap for Semiconductors (ITRS)	3
1.4 リソグラフィー	5
1.4.1 半導体デバイスの製造工程とリソグラフィー	5
1.4.2 今後のリソグラフィー	6
第2章 半導体露光装置	8
2.1 半導体露光装置の構成	8
2.1.1 フォーカス、アライメント計測系	12
2.1.2 計測と露光のシーケンス	14
2.2 アライメント計測系の誤差分類	20
第3章 アライメント計測系の誤差解析	23
3.1 重ね合わせ精度分類 (Overlay Budget)	23
3.2 装置要因とプロセス要因の相互作用誤差(TIS-WIS Interaction)	28
3.2.1 重ね合わせ検査装置による実験的検討	28
3.2.2 相互作用誤差(TIS-WIS-Interaction)の式による表現	30
3.3 装置要因誤差 (Tool Induced Shift (TIS)) の特性解析	34
3.3.1 実験によるコマ収差と照明系の不均一性による像の非対称性と段差依存性	34
3.3.2 Simulation による解析	37
3-3-3 コマ収差の光学像の対称性への影響を与える光学モデル	41
3.4 プロセス要因誤差 (Wafer Induced Shift (WIS)) の解析	43
3.4.1 WIS の発生原因に関して	43
3.4.1.1 レジスト起因	43
3.4.1.2 化学機械的研磨(Cheical Mechanical Polishing(CMP))	45
3.4.1.3 ウエ八面内での膜厚ばらつき	50
3.4.2 半導体露光装置を使用しての誤差検討	50
3.4.2.1 グローバルアライメントによる計測エラー	51

3.4.2.2	マーク線幅とグローバルアライメントの倍率誤差	49
3.4.3	原子間力顕微鏡 AFM を使用しての誤差検討	52
3.4.3.1	線幅 対 段差量、対称度	53
3.4.3.2	他の形状計測器 Profiler と比較した AFM の誤差検討	59
3.4.3.2.1	計測再現性（垂直方向）	60
3.4.3.2.2	Profiler TIS	60
3.5	3 章のまとめ	66
第 4 章	アライメント計測系の誤差に対する対応策	67
4.1	TIS への対応策	67
4.1.1	光学像の対称性 SOI と 2 マークの距離計測 TIS2 を使用した評価基準	67
4.1.2	露光装置を用いた有効性の検証実験	70
4.2	WIS への対応策	73
4.2.1	Alignment Offset Analyzer (AOA)	73
4.2.2	AOA の精度検討	79
4-3	今後のプロセスへの課題と対応案	83
4-4	4 章のまとめ	88
第 5 章	結論	89
5.1	本論文の要約	89
5.2	今後の課題と将来展望	90
5.3	研究成果の工業界への貢献	91
謝辞		92
参考文献リスト		93
公表文献リスト		96
出願済み特許リスト		98
日本特許 公開および権利化特許リスト		98
USP 公開および権利化特許リスト		100

第1章 序論

本章では、まず本研究の目的を記載する。次に半導体デバイスの微細化のこれまでの進歩と現状を述べ、International Technology Roadmap for Semiconductors (ITRS)と呼ぶロードマップを紹介し、今後の技術の予想を行う。その後、半導体デバイスの製造工程の説明を行い、現状、今後のリソグラフィーに関して説明を行い、本論文の序論とする。

1.1 研究の目的

本研究は、半導体製造におけるリソグラフィーに使用する半導体露光装置のウエハアライメントに関するものである。

本研究の目的は、今後の半導体パターンがより微細化することに伴うウエハアライメントの高精度化に対応するためにウエハアライメント計測系の誤差に関する解析検討を行うことである。

これまでウエハアライメントの誤差に関する公開された報告は、ほとんど行われていない。そこで本研究により初めて定性的、定量的な検討を系統的に行い、ウエハアライメントの誤差を正しく認識でき、今後の高精度化の実現に対して貢献するものである。

この誤差認識のために、半導体露光装置、原子間力顕微鏡を使用し、半導体実プロセスウエハに対して検討を行ったのは世界で初めての研究である。参考文献等を示しての本研究の立場を明確にできないことは、他に参照できない研究内容との認識で願います。

さらに本研究の検討により誤差が明確にしたことで、その誤差に対して発生の抑制、対応を提案し、その可能性に関して、データが少ないが本研究の中で基礎検討を行い、副目的として報告を行う。

この研究内容も半導体露光装置、原子間力顕微鏡を使用し、半導体実プロセスウエハに対して行ったものであり、世界で初めての研究成果である。

1.2 半導体デバイスの微細化

1947年12月23日、ベル研究所のショックレーとブラッテンとバーディーンは、半導体の特性を持つゲルマニウム結晶を使った増幅器の試作に成功し、ゲルマニウム内部を通過して成立する2つの回路の一方から他方の抵抗を変えると意味で「トランス-レジスタ」を縮めて「トランジスタ」と命名した。

このトランジスタの発明により、物質の特性を利用して、物質の原子構造や電子のふるまいそのものを半導体デバイスとして利用できるようになり、テクノロジーの進歩に大きな変化が起きた。

そしてベル研によるトランジスタの発明から、60年を経過した今日、微細加工技術の進歩は、今まで想像もしなかった分野への扉を開けつつある。半導体デバイスの微細加工プロセスは、現状で50nmの寸法の回路パターンを使用したメモリが製品として販売されている。2007年内には45nmパターンの半導体製品が販売されると報道されている。ナノメートルは10億分の1メートルであり、分子のスケールまで集積化した半導体を製造・販売し、身近なデジタル家電として多くの人々が使用している。

20世紀後半の、電子部品を小さくする集積化のための微細加工技術の進歩により半導体産業が今日まで発展したと言える。逆に言えば、半導体製造技術の開発の経緯は、微細化の歴史である。半導体製造技術が微細化を追求する最も大きな理由はコストにある。一枚のウエハから、より多くのチップを作るためには、加工寸法を微細化する必要があるのである。だが、チップの性能については、微細化に伴い概ね良くなる傾向を示すが、現在のようにナノスケールの領域に入ってくるにつれて、色々な問題（リークの増大、配線遅延の顕在化、製造歩留まりやばらつき悪化）など、必ずしもメリットばかりではないという現実が急激に目立ってきている。しかし、最終的な製品コストに関する明確なメリットがあるために、微細化のトレンドは留まる事を知らないようである。

この微細化する状況を経験則で提唱したものが「ムーアの法則」である。「半導体の集積密度は18~24ヶ月で倍増する」と半導体メーカーIntel社の創設者の一人であるGordon Mooreが1965年に提唱したことは皆が知ることである。

この法則によれば、半導体の性能は指数関数的に向上していくことになる。実際には、集積密度の向上ペースはこれより鈍化しているが、「集積密度」を「性能向上」に置き換えて考えると、この法則は現在でも成立しているとされ、今後の半導体の性能向上を予測する際の指標として広く用いられている。

本研究は、この半導体デバイスの微細化要求に対応した、リソグラフィー用露光装置におけるウエハの位置決め（=アライメントと呼ばれている）計測系の高精度化に関する研究である。

1.3 International Technology Roadmap for Semiconductors (ITRS)

半導体デバイス回路パターンの将来の微細化に対応する半導体技術の開発方向を詳細に分析して記述したものに ITRS¹⁾ と呼ぶものがある。

ITRS は International Technology Roadmap for Semiconductors(国際半導体テクノロジーロードマップ)の略称であり、この中にロードマップの記載があり、更にロードマップをつけるのは変であるが、ITRS だけでは分かりにくいので一般に ITRS ロードマップとも呼ばれている。当初は米国の半導体業界団体である Semiconductor Industry (SIA)が National Technology Roadmap for Semiconductors (NTRS)という名称で作っていたが、その後、ヨーロッパ、日本、韓国、台湾の半導体業界団体が加わり、1998 年から ITRS という名称に変更された。(以下、本論文ではロードマップの言葉を略し ITRS とのみ記載する。

これによれば将来の半導体技術の開発方向を詳細に分析して記述したものとなっており、半導体技術を開発する技術者にとって重要な指針であるだけでなく、半導体デバイスを設計する技術者にとっても、例えば、3 年後の製品にはどのような半導体技術が使用可能になるかという重要な情報を与えるものである。

2004 年までの ITRS はテクノロジーノードという用語を使い、最小加工寸法をハーフピッチ hp という捕らえ方で表わしていた。繰り返しパターンのピッチの半分のハーフピッチが 65nm なら hp65nm と表現し、65nm テクノロジーノードのことを意味して呼んで来た。従来、半導体の加工で一番微細なのは DRAM (Dynamic Random Access Memory) の配線ピッチ(配線幅と間隔の合計)であり、このハーフピッチ hp が 65nm となる加工技術を 65nm テクノロジーノードと呼んでいた。しかしながら 65nm テクノロジーノードと呼ぶデバイスにおいて、最小線幅は必ずしも 65nm となっていないため、ITRS2005 からはノードと言う表現を止めにして、単にハーフピッチ hp という表現のみに変更した。

以下の表 1 に、ITRS2006 の一部を抜き出して記載する。

この ITRS2006 のロードマップに記載の言葉の意味等は 1.4 以降において説明を行うが、表 1 に示した様に、ITRS には半導体デバイスの最小加工寸法の指針だけでなくそれに対応した、重ね合わせ精度、さらにそれに必要な各種検査の精度等が示されている。

半導体デバイスは異なる加工が施された多数の層の重なりとして構成されており、電子回路として正常に機能するためには、各層が十分な精度で「重なり合う」ことが必要である。この重ね合わせのことを英語のままオーバーレイ (Overlay) とも呼んでいる。

表 1 に示した様に、2007 年に hp65nm、2010 年に hp45nm、2013 年に hp32nm のデバイスパターンの形成を達成していき、それに対応する重ね合わせ精度は hp65nm では 11nm 以下となっている。この要求精度は、2004 年までに提示された ITRS においては hp65nm では 23nm 以下となっていた。ところが 2005 年以降の ITRS では、他の誤差の改善が期待できないため等の理由により、hp65nm への重ね合わせ要求精度は 11nm 以下と、一気に半分以下の精度を要求することになった。

年	'03	'04	'05	'06	'07	'08	'09	'10	'11	'12	'13	'14
パターン寸法 (Half Pitch)	90nm		65nm			45nm		32nm				
重ね合わせ精度					11nm		8nm		5.7nm			
リソグラフィー	ArF(193nm)											
					ArF(193nm) Immersion							
							HIM, DP, EUV(13nm),ML2					
											NIL	

表 1 : International Technology Roadmap for Semiconductors (ITRS) 2006 から

この重ね合わせ Overlay の誤差分類に関しては第 3 章以降で説明するとするが、本研究の技術領域であるウエハアライメントに関して、簡単に説明を行う

重ね合わせを行う際、形成済みの層内に配置された基準パターンの位置を計測し、次の層をどの位置に露光するべきかを定める計測、動作をウエハアライメントと呼ぶ。このウエハアライメント系の位置計測精度は、重ね合わせ精度に大きな影響を与える一つの要因である。この具体的なアライメント計測系に関しては 2.1.1 において説明を行う。

1.4 リソグラフィー

本項では、本研究の背景と研究内容の理解に必要な予備知識を与える目的で、まず半導体デバイスの製造工程全般に関して説明を行い、その後、リソグラフィーの現状についての説明を行う。

1.4.1 半導体デバイスの製造工程とリソグラフィー

半導体デバイスの製造工程は、概略以下の様な手順である。

金属膜や酸化膜を成膜したウエハ上に光で感光するレジストを塗布する。
半導体露光装置によりウエハの位置を計測する（これをアライメントと呼ぶとする）。
所望の回路を描画したレチクルと呼ぶ回路パターンを、半導体露光装置を用いてウエハのレジスト上に露光することでパターン転写する。（露光とも呼んでいる）
露光部のレジストを現像液で溶かし、残ったレジストパターンをマスクにしたエッチング等の加工により所望の回路パターンがウエハ上に形成される。

これらの製造工程（半導体業界ではプロセスとよばれる）を必要な層数、現在の最新デバイスでは 20 数工程、繰り返して、半導体デバイスが作成される。

この工程においてウエハへのパターン転写は、半導体露光装置の投影光学系を用いて行われる。

縮小投影露光する露光装置が 1980 年代に市場に登場して以来、この手法が採用されてきた。光をあてて薬品を感光させる写真製版に似た仕組みであるため、リソグラフィー（Lithography）と呼ばれている

このリソグラフィーを日本語では、石版印刷と表現しており、集積回路の製造過程で、レチクル上に描かれた半導体デバイスパターンを、後に説明する Stepper や Scanner と呼ばれる半導体露光装置を用いて半導体ウエハ上に転写する技術である。リソグラフィーは、半導体デバイスパターンの微細化の鍵を握る重要な技術であり、現状では 50nm 以下のパターンが形成され、半導体デバイスとして製造されている。

このリソグラフィーにおける解像性能、すなわち半導体露光装置を使用してデバイスパターンを形成することができる最小寸法、はどのように見積もられるかを以下に述べる。

装置の解像性能を評価する式として、「レイリー(Rayleigh)の式」がある。解像線幅 R 、光源の波長 λ 、開口数を NA とすると、 k_1 を比例定数として、

$$R = k_1 \frac{\lambda}{NA}$$

と表される。ここで、NA は開口数 (Numerical Aperture) であり

$$NA = N \sin \theta$$

である。

N はウエハと投影レンズの間の媒質の屈折率、 θ は投影レンズからウエハ上に投影される光束の角度 2θ の半分 θ である。

この時、ウエハ面での焦点深度 DOF (Depth of Focus) は k_2 を比例定数として

$$DOF = k_2 \frac{\lambda}{(NA)^2}$$

と表される。

1.4.2 今後のリソグラフィ

半導体デバイスの微細化要求に対応するために、今後どの様なリソグラフィを使用していくか、表 1 に示した ITRS2006 を元に現状での見解を述べる。

レイリーの式から k_1 ファクタと波長 λ が小さく、NA が大きいほど解像線幅を小さくできることが判る。

まず現状では発振波長 193nm の ArF エキシマレーザーを露光光源として使用している ArF 方式のリソグラフィにより hp65nm のデバイスが製造されている。より微細化に対応するために、ArF 露光装置を改良する場合は、 λ は変更しないので、 k_1 ファクタを小さくし、NA を大きくすることで解像線幅を小さくすることができる。

そこで現在、光学系の工夫により k_1 を大きくするほか、半導体露光装置の投影光学系とウエハの間に液体を充填し、屈折率 n を 1 より大きくした露光装置が研究用に出荷されつつある。これは、液浸リソグラフィ技術 (ArF-Immersion) と呼ばれている^{2),3)}。

また、 k_1 という比例定数は、露光に関わる様々な工夫による効果を示しており、レジストプロセスの改良、変形照明⁴⁾、多重露光などの工夫によって改善される。また、位相シフトマスクという手法がある。これは、マスクを使って光に適切な位相差を与え、干渉の効果により解像度を高める超解像技術の一つである。たとえば隣り合う露光領域において、相互に光の位相を半波長だけずらすと(位相シフト)、境界線上は理論上、振幅が 0 になる。このため隣り合う露光領域の重なりがより少なくなり、解像度を上げる効果を持っている。手法としてはマスクの上で適切な部分に位相シフトを重ねることになるが、この手法が k_1 ファクタの値の改善に大きな効果を発揮する。

現在、 k_1 ファクタの値は 0.3 以下の値まで小さくなっていると考えられ、 λ の値は 193nm、

NA は 0.9 程度まで来ているので、解像線幅は約 65nm 程度ということになる。これに、液浸リソグラフィ技術を導入すると、水を用いる場合には $n=1.44$ 程度(ArF 光源を用いる場合)となるため、等価な光の波長は 134nm となり、理論上の解像線幅は 45nm 程度にまで下がるが、現状では、hp45nm のすべての回路パターンに対応できるまでには至っていない。さらに露光プロセスを改良して k_1 を下げていく可能性や、液浸技術に用いる液体の素材を改良して屈折率を 1.64 前後、将来的には 1.8 まで高める方法 HIM(High Index Material)も考えられている。

更に多重露光の一つの中の、液浸 ArF 露光を、一回のパターン形成を二度以上の複数の露光、エッチング等のプロセス処理を行う二度露光方式 DP(Double Patterning の略)の研究も盛んに行われている^{5),6)}。

また、 k_1 ファクタを改善する超解像技術については、様々な方法が提案されている。例えば、2 光子吸収の方法を用いた超解像技術なども提案されている。これは、2 個のペア光子により初めて感光するレジスト素材ができたとき、2 個の光子がペアで到達する確率分布は、1 個の光子が到達する確立分布の 2 乗に比例するので、レジストから見ると、通常の光の強度分布よりもより強度分布が先鋭化して見えるようになる。このことにより、より微細なパターンを形成出来るとして研究が行われている。

このようにまだまだ現在の ArF 露光技術を延命させる研究開発が行われている。

の値を小さくする (=短波長化) 露光として、1986 年に提案された波長 $\lambda=13.5\text{nm}$ の EUV 光を用いる方法が研究開発されている。EUV は Extreme Ultra Violet の略であり、ArF レーザー光源に比べて一桁波長が短く、軟 X 線領域の光である。光源の波長としては、微細な加工を行うために十分なポテンシャル持っている一方で、文字通り桁違いに難易度の高い新たな技術開発が必要になる。

表 1 の ITRS2006 と同じく、半導体業界の大方の意見では、hp65 nm までは液浸 ArF 露光技術、hp45 nm では液浸 ArF がまだ主流であるものの、一部は液浸 ArF に DP する方法や HIM の採用が、hp32nm 以降は EUV と見られている。

更にバックアップの方式として、電子ビームで描画しマスク・レチクルの使用を不要とする ML2 (Mask Less Lithography) と呼ばれる方法や等倍のモールドをウエハの上の紫外線硬化レジストにコンタクトしてパターンニングするインプリント方式 NIL (Nano Imprint Lithography) と呼ばれる方法の研究開発も行われている⁷⁻⁹⁾。

第2章 半導体露光装置

第1章の序論に引き続き、本研究内容を理解するのに必要な予備知識を与え、技術課題を整理するために、本章では、まず最初に現状の半導体露光装置の構成全体を説明する。次にウエハに対するフォーカス、アライメント計測系の構成およびシーケンスを説明し、アライメント計測系の問題点を誤差分類して明確にする。

2.1 半導体露光装置の構成

hp65nm 以降の半導体デバイス作製の Lithography は、ArF Excimer LASER の発振波長である 193nm を、露光装置の投影光学系と露光するウエハの間に水等の液体を配置した液浸露光方法 (Immersion-Lithography) が最適と判断され、2007 年に量産開始として、デバイスメーカー、装置メーカーそれぞれが総力を挙げて開発を行っている。

半導体露光装置に関して、概略図を図1に、ハードウェアの各ユニットの構成まで示したものを図2に示す。(投影光学系と露光するウエハの間に液体の記載は割愛した)

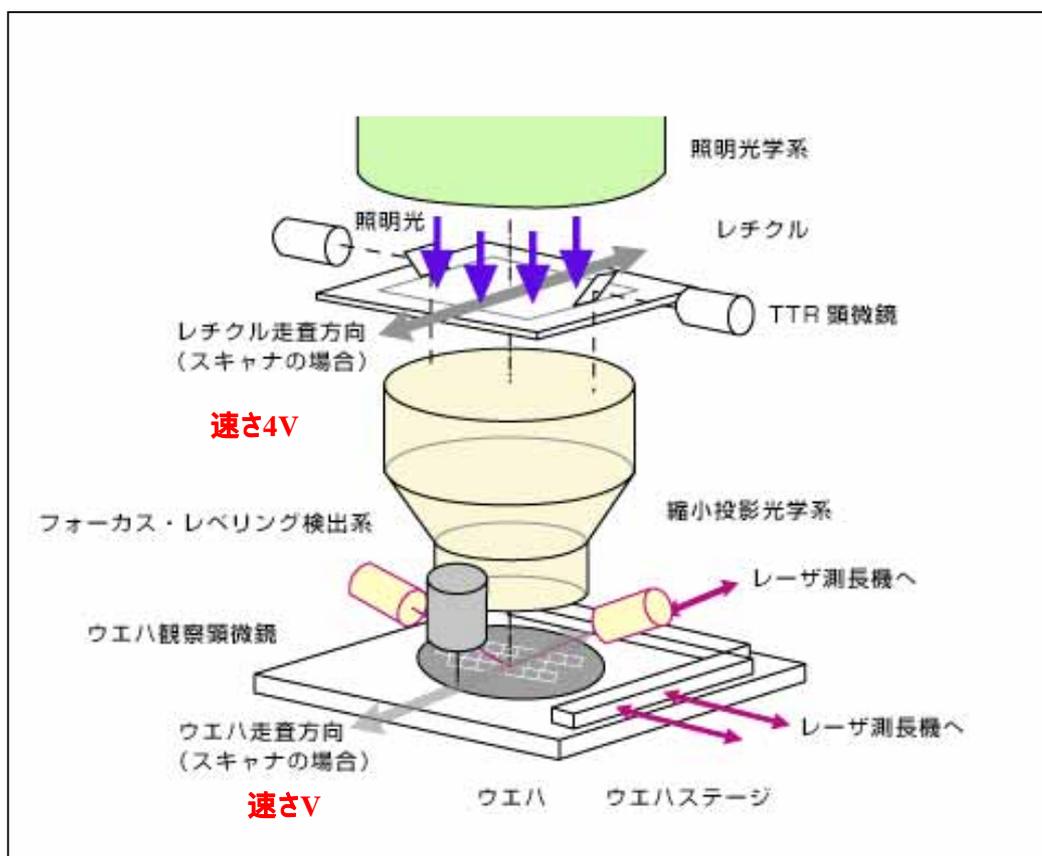


図1 半導体露光装置の概略図

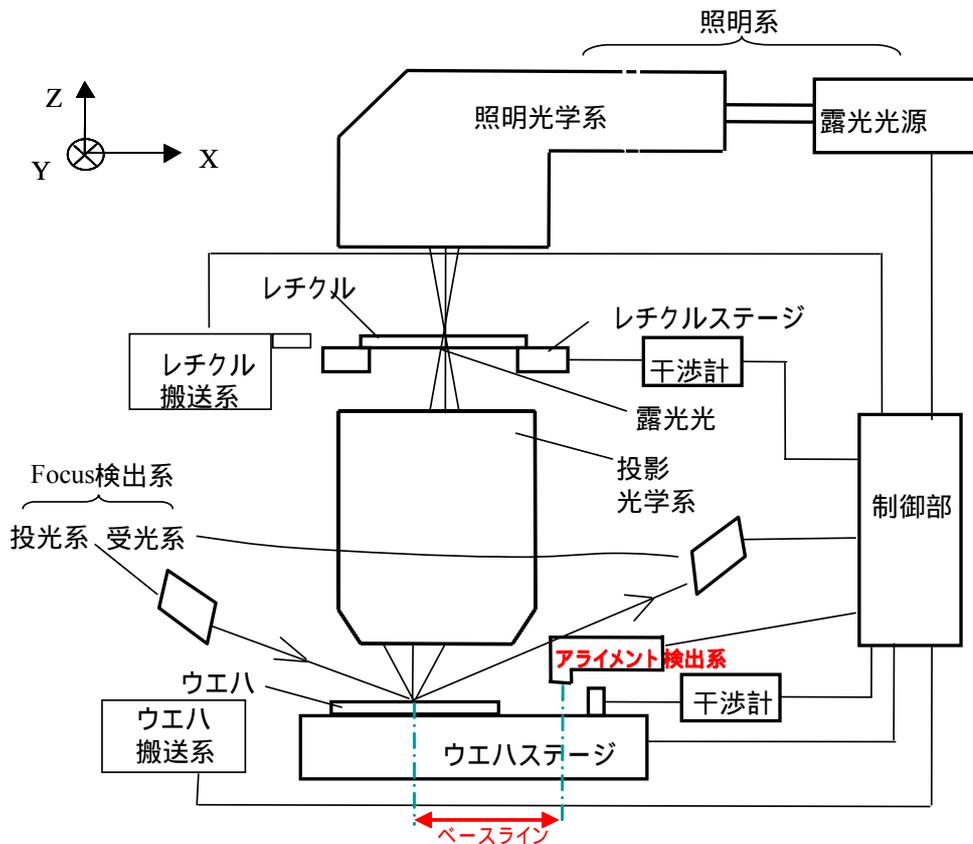


図 2：半導体露光装置の各ユニットの構成

図 1 に示した半導体露光装置は、2.4 で説明を行う Scanner と呼ばれるものに関して説明すると、レチクルに形成された回路パターンをウエハ上に 1/4 の倍率で結像し、レチクルは速さ 4V、ウエハは速さ V の 4：1 の速度で走査して露光を行う、走査型縮小投影露光装置である。

図 2 に示す様に半導体露光装置の各ユニットの構成は、露光光源、照明系、レチクル、レチクルステージ、投影光学系、ウエハ、ウエハステージ、フォーカス計測系、アライメント計測系、ウエハ・レチクル搬送系、制御部等である。

図 2 に示すように、照明系と、レチクルを載置するレチクルステージと、投影光学系と、ウエハを載置するウエハステージと、フォーカス計測系、アライメント計測系、制御部とを有する。制御部は、CPU やメモリを有し、照明系、レチクルステージ、ウエハステージ、フォーカス計測系、アライメント計測系と電氣的に接続され、露光装置の動作を制御する。制御部は、フォーカス計測系やアライメント計測系がウエハの Z 及びに XY 方向の位置の検出を行う際に演算及び制御も行う。

照明系は、転写用の回路パターンが形成されたレチクルを照明し、露光光源と、照明光学系とを有する。

露光光源は、発振波長 193 nm の ArF Excimer LASER を使用する。

照明光学系は、光源部から射出した光束を用いレチクル面をケラー照明する光学系である。

照明光学系は、レンズ、ミラー、オプティカルインテグレーター、絞り等で構成する。具体的には、コンデンサーレンズ、ハエの目レンズ、開口絞り、コンデンサーレンズ、スリット、結像光学系等の構成である。

レチクルは、石英の材質の上には転写されるべき回路パターンが形成され、レチクルステージに支持及び駆動されている。レチクルから発せられた回折光は、投影光学系を通り、ウエハ上に投影される。レチクルとウエハとは、光学的に共役の関係（＝結像関係）に配置される。レチクルとウエハを縮小倍率比の速度比（4：1）で走査することによりレチクルのパターンをウエハ上に転写する。

レチクルステージは、レチクルチャックを介してレチクルを支持し、移動機構に接続されている。移動機構は、リニアモーターなどで構成され、X 軸方向、Y 軸方向、Z 軸方向及び各軸の回転方向にレチクルステージを駆動することでレチクルを移動させることができる。

投影光学系は、物体面からの光束を像面に結像する機能を有し、本実施形態では、レチクルに形成されたパターンを経た回折光をウエハ上に結像する。投影光学系は、現在の最新の光学系では 20 数枚のレンズで構成され、設計上では露光波長の回折限界まで収差補正されており、製造面でも、波面収差 $\lambda/20$ 以下まで検査により確認されている。

ウエハの上には、露光光で感光するフォトリソグレイスが塗布されている。

ウエハステージは、ウエハチャックによってウエハを支持する。ウエハステージは、レチクルステージと同様に、リニアモーターを利用して、X 軸方向、Y 軸方向、Z 軸方向及び各軸の回転方向にウエハを移動させる。また、レチクルステージの位置とウエハステージの位置は、レーザー干渉計により計測、制御され、両者は投影光学系のレチクル、ウエハの縮小倍率に対応した速度比率 4：1 で駆動される。

高精度なウエハアライメントを支える技術として、重要なのがこのウエハステージの「超精密位置決め技術」である。特にアライメントシーケンスが 2-1-2 で説明を行うグローバルアライメントの場合にはウエハステージの位置決め精度がアライメント精度をほとんど支配的に決定している。ウエハステージの位置決め精度は、アライメント性能の歩留まりによる半導体の良品率を決定するものである。

また露光する場合においてもこのウエハステージの移動速度は時間あたりの生産性に影響する。特にレチクル側とウエハ側、双方のステージを同期して動かしながら露光する「スキッピング方式」の半導体露光装置（2.1.2 で説明を行う）では、両ステージの同期精度が重要である。精度を確保しながらステージ速度を向上させるには、非常に高精度な制御技術や精密加工技術が要求される。

例えばキヤノンの半導体露光装置では、完全非接触・粗微動分離ウエハステージを採用

している。粗動ステージは、可動部が非接触エアガイドによってベースに対して浮上しているため摩擦がなく、迅速な位置決めが可能である。また、駆動反力キャンセル機構を採用し、ステージ可動部が加速するのと逆方向にカウンターマスを移動させて、駆動反力を解消している。これにより、駆動時の振動を解消し、従来不可能だった高加速度が得られた。また、エアフロー・シミュレーションを行い、ステージ空間の超精密温度コントロールも実現している。

これらの技術により、500mm/秒というスキャン速度を実現し、10nm以下重ね合わせ精度と、300mm ウエハ換算で1時間あたり100枚(122Shot)以上、200mm ウエハ換算では170枚(58Shot)以上という高スループットを達成している。

実際の露光装置は装置全体を「チャンバー」と呼ぶ覆いで外部との温度、振動を分離された構成されている。以下に http://web.canon.jp/technology/canon_tech/category/step.html からのその構成例を示す。

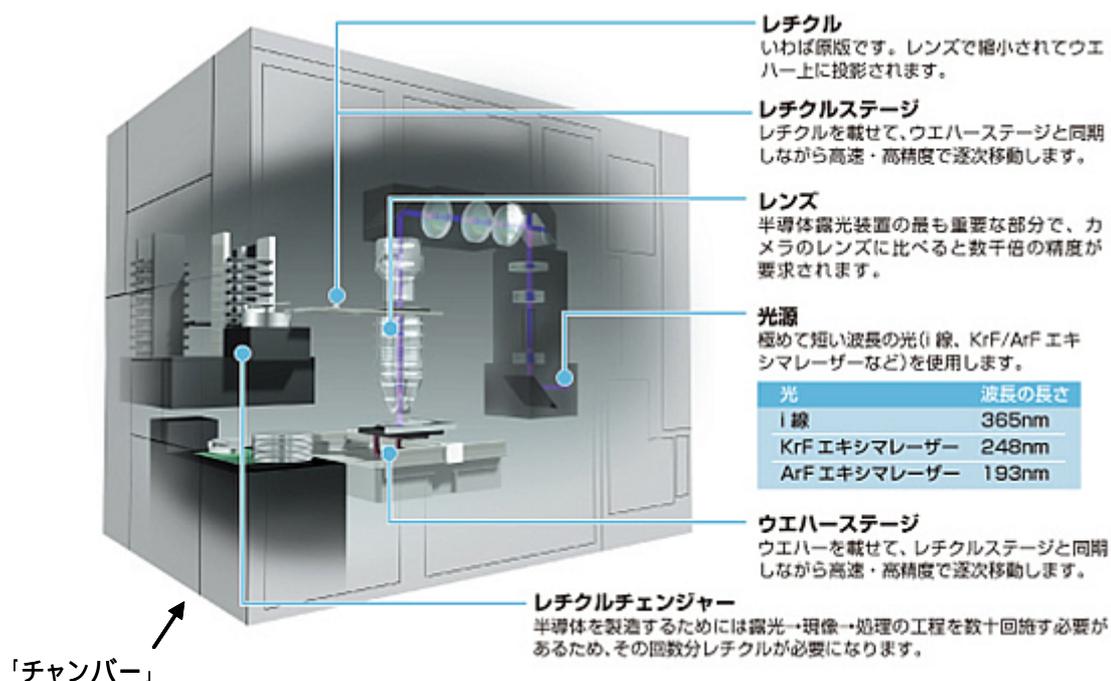


図3 半導体露光装置 全体図

図3の様に、一番外側の「チャンバー」の中に図1,2で示した各ユニットが構成される。このチャンバー内では温度、振動、湿度、気圧が高精度に計測、制御されている。例えば温度では管理温度23度に対して±0.1度以下で制御されている。

フォーカス計測系、アライメント計測系はそれぞれ、図2に示すウエハのZ方向、XY方向を検出するものであり、計測原理、実際の構成についての説明は2.1.1で行う。

図 2 におけるアライメント検出系は投影光学系とは別に構成される。この構成をオフアキシス・スアライメント系と呼ばれており、アライメント検出系の光学軸と投影光学系の光学軸とが異なることからである。アライメント検出系の光学軸と投影光学系の光学軸との距離をベースラインと呼ぶ。後述するウエハ上のアライメントマークをアライメント検出系で計測し、その計測結果をベースラインの値に反映し、ウエハをアライメント検出系の計測位置から投影光学系の下に移動し、露光を行う。

2.1.1 フォーカス、アライメント計測系

表 1 に示した ITRS ロードマップに記載された内容以外にも ITRS には色々記載されており、その中には、形成する半導体デバイスパターン寸法とそれに要求される精度も示されている。半導体デバイスパターンの形成する寸法精度は、CD (Critical Dimension) 精度と呼ばれており、形成するパターン幅の 10%以下とされている。hp65nm パターンに対しては、要求 CD 精度は 7nm 以下となる。

露光するウエハのフォーカス位置を正しく計測できないと、「ピントボケ」となり所望の CD 精度を満足できなくなるため、高精度なフォーカス計測、制御が半導体露光装置では必要となる。

以下に実際のフォーカス計測系についての説明を行う。

前述の様に CD 精度は、ウエハのフォーカス計測、制御精度に依存する。現在の典型的なレジスト特性は、10nm のフォーカス変化に対して CD 変化は 2nm 程度である。hp65nm パターンの要求 CD 精度の 7nm において、フォーカス変化に許される精度は CD 変化分で 1nm とすればフォーカス計測の要求精度は 5nm の以下である。フォーカス計測系の計測再現性の許容値としては 3nm 以下とされている。

図 4 に Nikon の露光装置に使用されているフォーカス計測系を示す。

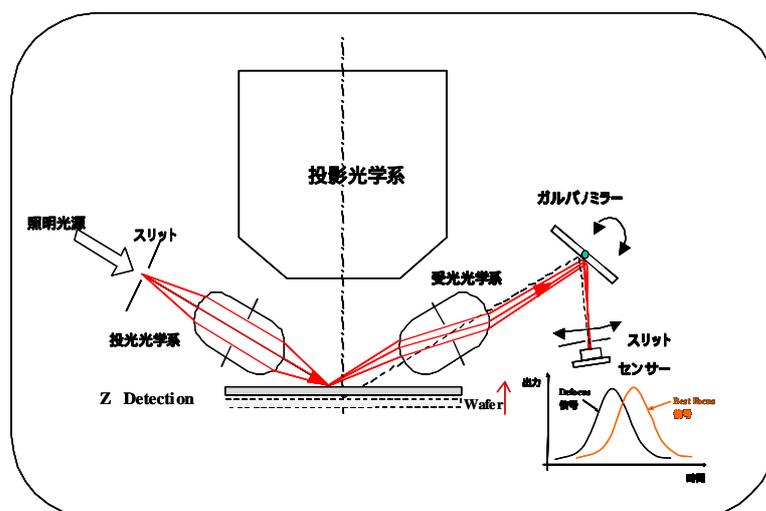


図 4 フォーカス計測系

計測原理は、斜入射投影 + 同期検波方式である。

LED 等の光源からでた光をスリットを透過させ、ウエハに対して 80 度以上の斜入射でウエハ上に投影する。ウエハからの反射したスリットパターンを、受光光学系を介して、ガルバノミラーで走査し、スリットを透過した光をセンサー等の光電変換素子による受光し、その出力の信号を信号処理することで、フォーカス計測を行っている。

このフォーカス計測系を複数構成することで、ウエハの傾き (= Tilt) 計測を可能としている。

次にアライメント計測系に関して説明を行う。

前述の様な、Overlay 精度は、ウエハのアライメント計測系に依存する。hp65nm パターンの要求 Overlay 精度は 11nm であり、この定量的な誤差分類は、2 章の図 15 に示す様に、アライメント計測系に許される精度は 6nm とされており、アライメント計測系の計測再現性の許容値としては十分の一以下の 0.6nm が必要と考える。

図 5 に CANON の露光装置に使用されているアライメント計測系を示す。

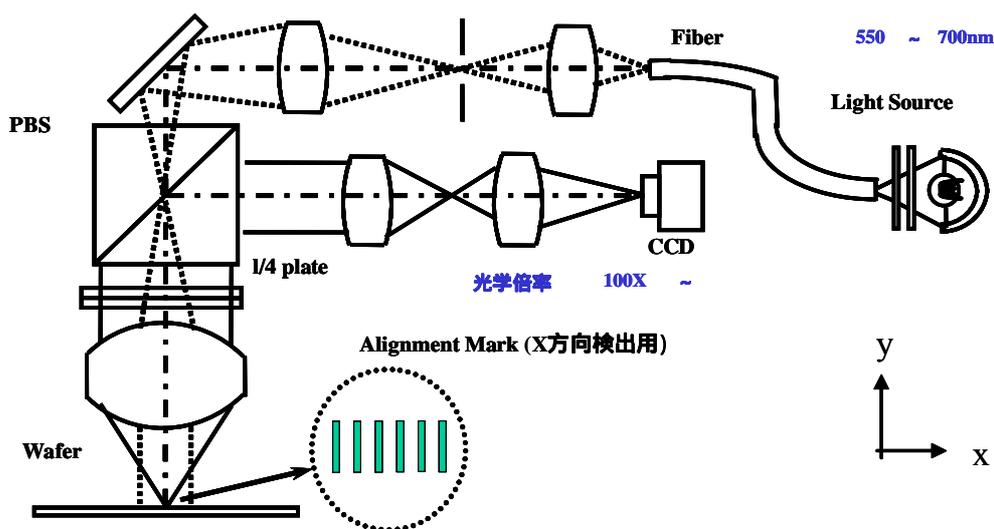


図 5 アライメント計測系

図 5 に示した計測系の計測原理は、「明視野照明 + 画像処理」である。

図 5 に示した通り、ハロゲンランプ等の光源からでた光を各種光学フィルターで 550 ~ 700nm の波長に制限し、ウエハに対して垂直にケラー照明を行う。ウエハの上に事前に形成された、その前の半導体プロセスで形成されたアライメントマーク(図 43 で具体的な形状の説明をおこなう)の光学像を、アライメント検出光学系により総合光学倍率 100 倍以上で CCD 等の光電変換素子の上に形成し、そのビデオ信号を信号処理することで、アライメント計測を行う。このアライメント計測結果を使用してウエハの位置を制御して、露光を

行う。

本研究の検討した光学系の開口数 NA は 0.3 である。

CCD カメラの画素のピッチとして 8 ミクロン以下を使用し、総合光学倍率が 100 倍の場合は、ウエハ上の検出分解は、

$$8 \div 100 = 0.08 (\mu\text{m}) = 80 (\text{nm})$$

である。

図 5 では X 方向のマーク検出のみであり、Y 方向のマークは別に構成され、別に検出する。計測の基準は光電変換素子の画素であり、ウエハのアライメント計測後、図 2 に示したベースラインの値に計測結果を反映した値を駆動し、投影光学系の下にウエハを駆動し、露光を行う。

図 5 に示した計測系の計測原理は、「明視野照明 + 画像処理」と通常の光学顕微鏡と同じものであり、古くから使用されてきたものである。

ウエハのアライメントの様な nm オーダーの計測に対し、この古くからの計測原理が使用されている理由は、半導体技術の進歩の恩恵と計測原理の単純さにあると言える。

ウエハのアライメントに関して、これまで三社の露光装置に製品に使用されてきた計測原理は

レーザービーム走査 + 暗視野検出
回折光検出 (含むヘテロダイン検出)

がである。

もちろん同時に「明視野照明 + 画像処理」の検討は行っていたが、10 年以上までの画像処理系は、処理時間が遅く、CCD カメラの画素のピッチも十数ミクロンと粗くかつ光電変換効率も悪く、信号処理精度もそれほど高精度ではなかったためである。

一方、暗視野検出では、暗視野検出することで計測するマークの特徴を抽出し、瞳面で、検出マークの方向のみをフィルタリングすることで、当時の明視野検出に比較し高速計測を可能としていた。ヘテロダイン検出等を行うことで検出分解能を容易に使用波長以下の値にすることをしてきた。

半導体技術が進歩することで、現状では 4 ミクロン程度の画素のピッチの高感度な CCD カメラや高速処理、サブピクセル精度以下の高精度な画像処置方式が、市販品として複数存在している。この恩恵のおかげで、徐々に「明視野照明 + 画像処理」の検出方式に変わってきた歴史がある。現状では二社が「明視野照明 + 画像処理」の方式を使用しており、残りの一社は今も回折方式を使用しているがプロセス誤差の影響を受けて問題を頻繁に発生させている。「明視野照明 + 画像処理」はその計測原理の単純さの理由により、光学系のコストを安くすることが容易に可能となったり、製造誤差の管理が他の方式と比較して容易な点も採用されている理由である。

2.1.2 計測と露光のシーケンス

半導体露光装置のレチクルのパターンを 1/5 または 1/4 の縮小倍率で露光する装置においてこれまで、

- 1) Stepper
- 2) Scanner (Single Stage)
- 3) Scanner (Twin Stage)

の順で開発され、半導体量産で使用されてきた。

図 6 に Stepper における計測、露光のシーケンスを示す。

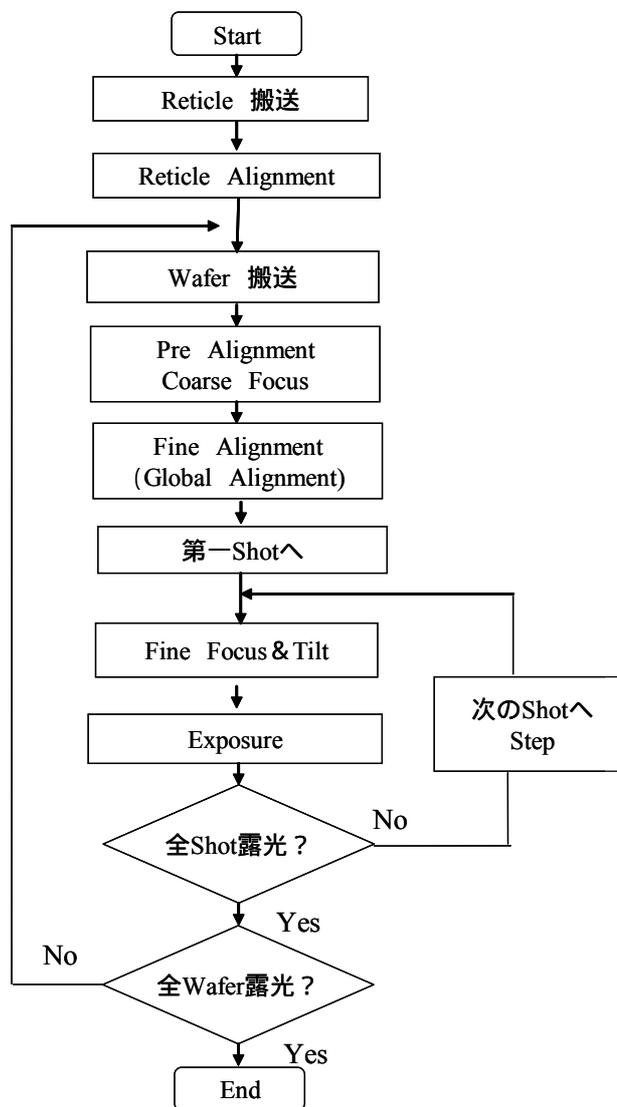


図 6 Stepper における計測、露光のシーケンス

この露光装置は、角 22mm² 程度の 1 Shot を一度で露光を行い、次の Shot に'Step'し順じ露

光を行うことで、Stepper と呼ばれている。この Stepper という言葉は正式には、米国の GCA 社から 標章登録された商品名であるが、現在は全てのメーカーのこの方式の露光装置のことを指す言葉として使用されている。

この Stepper においては、図 6 に示す様に、ウエハを XYZ ステージ上に搬送が行われ、粗のフォーカス、アライメント計測が行われ、その後に高精度のアライメント計測が行われる。

アライメント方式として、各 Shot 毎にアライメントを実施して露光を行う、「ダイ・バイ・ダイ(die-by-die)」のアライメント方式と、ウエハの全 Shot の計測をせずにウエハの数 Shot のみのアライメントを行い、その後、ウエハステージ精度をたよりに全 Shot を露光する「グローバルアライメント」方式がある。

現在の露光装置においてはグローバルアライメントが主流である^{10),11)}。

図 7 にキヤノンで実施している AGA(Advanced Global Alignment)を示す

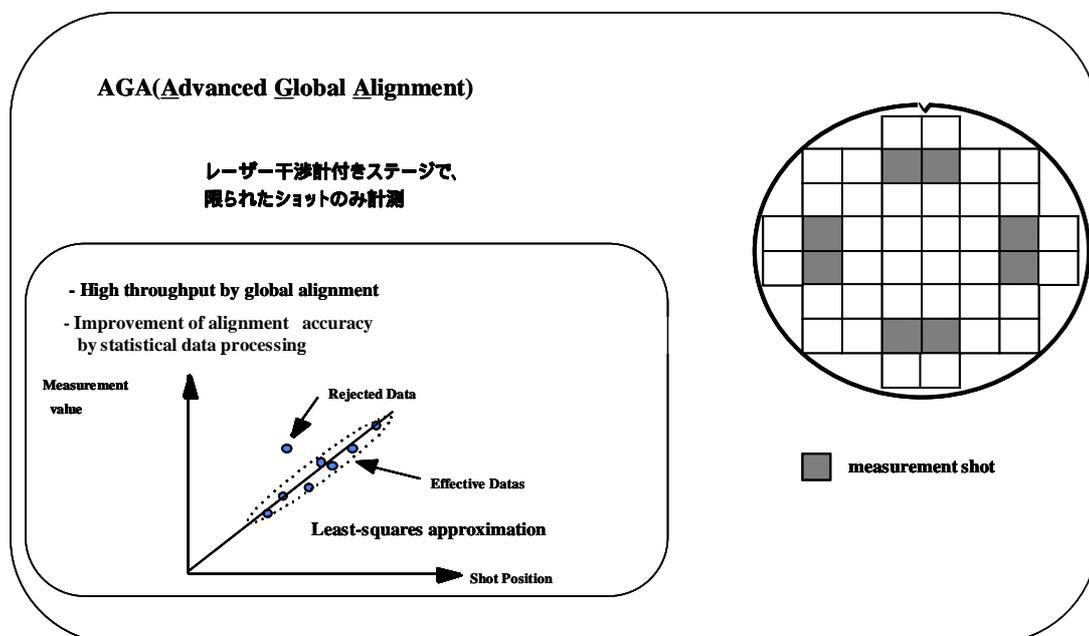


図 7 AGA(Advanced Global Alignment)計測原理

この AGA と呼ぶ高精度のアライメント計測は、LASER 干渉計で制御された XY ステージ精度頼りでウエハ一枚全部の位置をグローバルに行われる。

図 7 に measurement shot と記載した、限られた Shot のみをアライメント計測を行う。その計測結果から線形性の誤差を最小二乗近似等により異常値として除外する統計処理を行う。この統計処理は検出方向 XY のそれぞれに行うこともできる。AGA 計測、統計処理後に XY ステージ精度で各露光 Shot に移動し、各 Shot の、フォーカス、Tilt 計測を行い、その Shot を露光する。その後逐次、次の Shot に移動しフォーカス、Tilt 計測、露光を繰り返す

この露光装置は、レチクル、ウエハを走査 (= Scan) することで 1 Shot の露光を行う。Single Stage と表現しているのは、もうひとつの Scanner (Twin Stage) と区別するためのもので、ウエハを駆動するステージが一つだけの意味である。

Scanner は、図 9 に示す様に投影光学系の画角の露光スリットの部分だけを使用し、図 1 の矢印で示す方向に、ウエハステージとレチクルステージを、投影光学系の縮小倍率に対応した 4:1 の速さで走査して露光を行う。

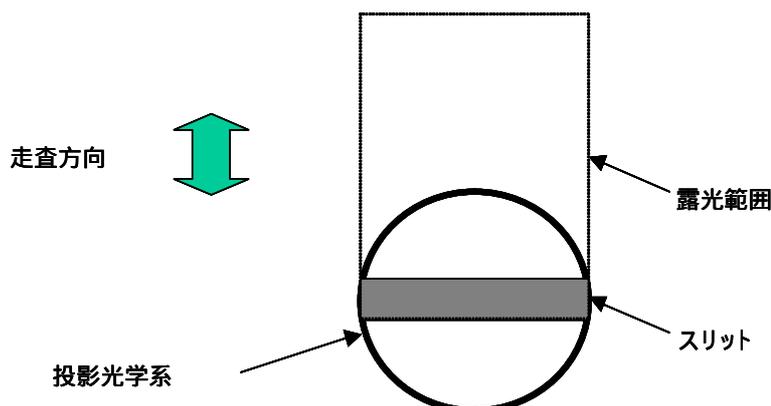


図 9 Scanner における投影光学系と露光スリット

計測、露光シーケンスに関しては、粗のアライメント計測、グローバルな高精度のアライメント計測までは Stepper と同じであるが、高精度のフォーカス計測は、Stepper とは異なっている。

Scanner では、露光中において、ウエハの所定の位置が露光スリット領域に差し掛かる前に、フォーカス計測系によってそのウエハの所定の位置におけるフォーカス、Tilt 計測を行い、その所定の位置を露光する際にウエハ表面を最適な露光結像位置に合わせ込む補正を行っている。特に、露光スリットの長手方向 (即ち、走査方向と垂直方向) には、ウエハの表面位置の高さ (Focus) だけではなく、表面の傾き (Tilt) を計測するために、露光スリット領域に複数点のフォーカス計測系を構成し、複数の計測を求め、Tilt 計測を行っている。高精度のフォーカス計測はこの様に、次の露光スリットのフォーカス、Tilt 計測をその前のスリットを露光中に計測し、それを繰り返して Shot 全面の露光を行い、次の Shot には Step し、その Shot で Scan 露光を行い、これを繰り返すことでウエハ全面の露光を行っている。

次に図 10 にはウエハステージを二つ使用した、ツインステージとも呼ばれている Scanner (Twin Stage) の露光シーケンスを示す。

この Twin Stage 搭載の露光装置は、ウエハを駆動するステージを二つ構成し、計測と露光を別のステージを使用して、独立に行うことを可能としている。

一般に計測回数を多くすることで平均化効果による計測の高精度化が可能となる。一方、計測回数を増やすことで、装置としての処理能力を劣化させることになる。

この矛盾する計測精度と処理能力に関する解決案が筆者から提案され、権利化されている¹²⁾。

計測と露光を別のステージで行える様、複数のウエハステージを構成し、あるウエハを露光を行っている時に、別のウエハのフォーカス、アライメント計測を露光時間の中の許す範囲の多数回で行い、計測後、ウエハと一体となって支持されたマーク（基準マークと呼ぶとする）と共に露光ステージに搬送され、このマークのみを露光ステージでは計測し露光を行う方法である。

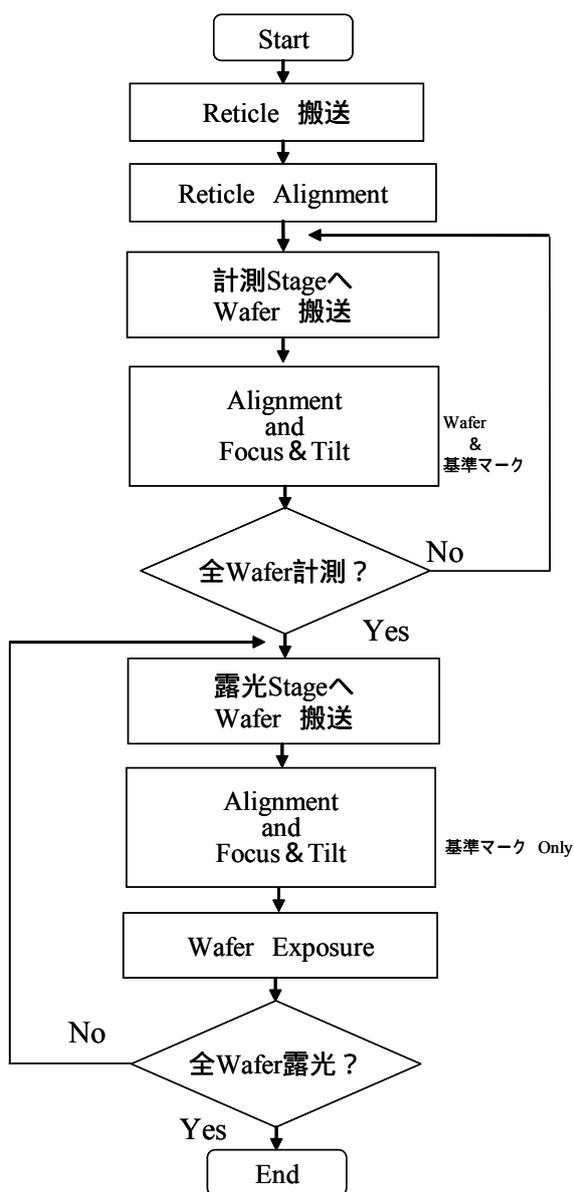


図 10 Scanner (Twin Stage) の露光シーケンス

図 11 に ASML から市販されている露光装置の二つのステージの構成を示す¹³⁾。

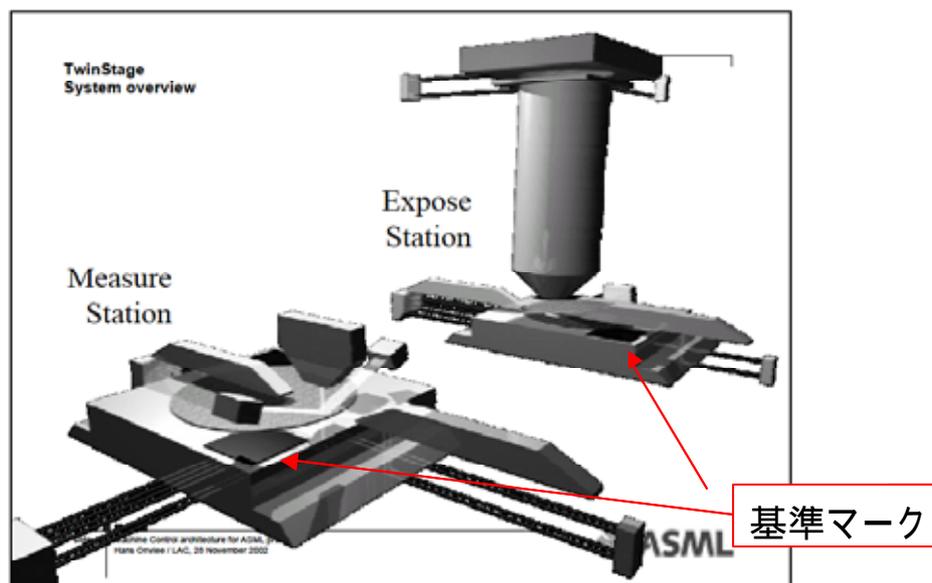


図 11 二つのステージを構成した露光装置

図 11 においては、Measurement Station でウエハのフォーカス、アライメント計測を行い、Expose Station において露光を行うものである。基準マークは Measurement Station、Expose Station のそれぞれに構成されている。

露光と計測を（別のウエハに対してであるが）同時に行うことで、多数回数による平均化効果による計測の高精度化、計測時と同時の露光による高生産性を可能としている。

2.2 アライメント計測系の誤差分類

前項で説明した様に計測原理として「明視野照明 + 画像処理方式」と言う大昔から提案され、使用されている光学の結像を利用した計測を使用して、アライメント計測系や重ね合わせ検査装置では、ナノメートルオーダーの高精度な領域で実際に応用され、使用されている。

半導体デバイスの微細化要求に対応するために、アライメント精度は更なる高精度を要求されている。そこでまずアライメント計測系の問題点を述べるために、誤差分類を次の項で行う。

図 12 にアライメント計測系の誤差分類を示す^{14), 15)}。

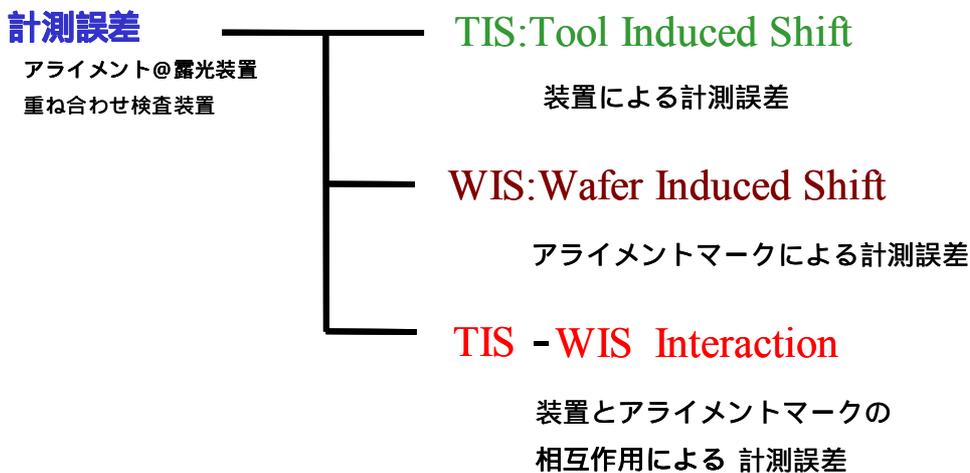


図 12 アライメント計測系の誤差分類

図 12 の誤差分類は参考文献 14、15 において分類されたものであり、計測原理に明視野照明 + 画像処理を使用している露光装置のアライメント及びに重ね合わせ検査装置においては、図 12 に示す様に誤差は三つに分けることができ、TIS (Tool Induced Shift) と呼ぶ装置要因誤差、WIS (Wafer Induced Shift) と呼ぶウエハ要因誤差、そして TIS と WIS の相互作用である TIS -WIS-Interaction である。

アライメント検出系や重ね合わせ検査装置において、最も必要とする結像性能は、像の対称性である。像の対称性を劣化させるものが誤差の要因となり、それぞれどこから発生するかにより TIS、WIS、TIS -WIS-Interaction に分類されている¹⁴⁾。

検出信号を非対称とする計測系の誤差に関しては、検出光学系だけでなく、CCD カメラや処理電気ハードウェア等も影響するが、本研究では、光学系に関してだけとした。

TIS、WIS に関して図で表現したものを図 13 に示す。

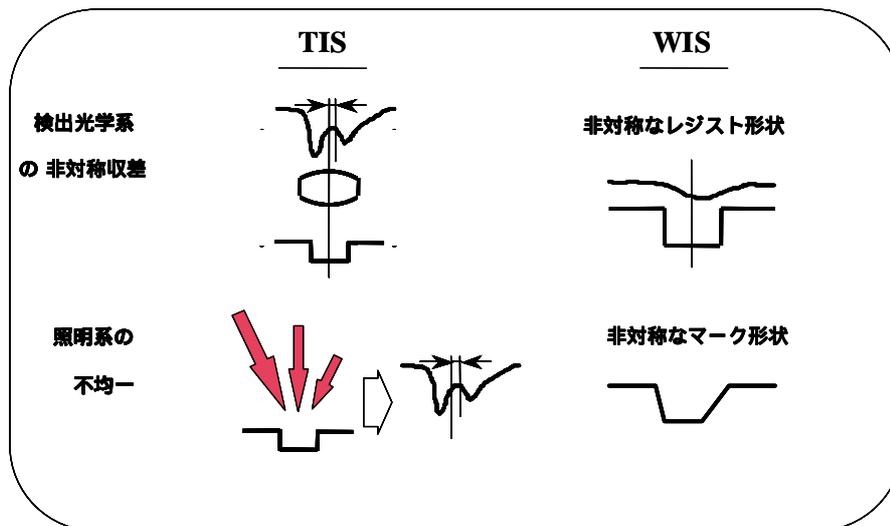


図 13 TIS、WIS の事例

TIS の Tool は装置を意味し、光学系、信号処理系からの誤差の要因である。光学系により像の対称性を劣化させるもの全てが TIS となり、具体的には図 13 に示した様に、アライメントマークが対象でも、コマ収差、照明系の不均一性等があるため光学像が非対称になることを意味している。TIS の詳細に関しては、第 3 章にて説明を行う。

WIS の W は計測物体である Wafer の意味であり、アライメントマークや重ね合わせ検査用マークが歪んでいるために、像の対称性を劣化させるもの全てが WIS となる。具体的には、図 12 に示した様なアライメントマークの上に塗布されるレジストの非対称性やアライメントマークの非対称性形状等がある。WIS の詳細に関しても、第 3 章にて説明を行う。

TIS、WIS はそれぞれの要因を軽減すれば良いことであるが、TIS -WIS-Interaction と呼ぶ相互作用の存在のために、TIS を可能な限り解消する必要である⁹⁾。

TIS または WIS 単独で存在する場合には計測誤差の発生は小さいとされている。WIS は半導体プロセスに起因する誤差であり、WIS の発生はしかたなく許容するならば、高精度化の為に、計測系の光学系の誤差 TIS をできるだけ取除く必要があるとされ、これまで装置メーカーは TIS の削減に大いに努力をおこなってきた。

しかしながら僅かに残っていた TIS に対して、WIS すなわちプロセス誤差のあるウエハをアライメントを行う場合に TIS -WIS-Interaction により大きな精度誤差を発生させ、半導体量産現場において大きな問題点を生じさせてきた。

そこで、WIS の存在を許容すると、TIS -WIS-Interaction の存在のために、TIS を徹底的になくすことが高精度なアライメント、重ね合わせ計測になると判断する。

この TIS -WIS-Interaction に関して重ね合わせ検査装置での検討結果を使用して第 3 章にて再度、説明を行う。

第3章 アライメント計測系の誤差解析

前章までは、技術の現状と課題についてのレビューを内容としたが、この章では、本研究を通じて得られたアライメント計測系の誤差の解析に関する新しい知見とオリジナルな研究成果について述べる。この誤差解析は、本研究の目的のウエハのアライメント計測系の高精度化のための現状の問題点を明確化するためのものである。

本章ではまず、重ね合わせ精度に関して、誤差分類を定量的に行い、hp65nmに対するOverlay Budgetを示す。次にTISを完全に取りきらなければならない理由であるTIS-WIS Interactionに関して重ね合わせ検査装置での検討結果を示す。さらにTIS-WIS-Interactionを式で表現した結果を示す。そして、TIS,WISに関しての誤差解析を、実験、Simulation、モデル化した結果に関して報告を行う。最後に本章のまとめを行う。

3.1 重ね合わせ精度分類 (Overlay Budget)

誤差の定量的な振り分けのことをBudgetと呼んでおり、その重ね合わせ精度に関してのものを「Overlay Budget」と呼んでいる。

まず重ね合わせ誤差を発生させる各要因に関しての図14に示す¹⁶⁾。

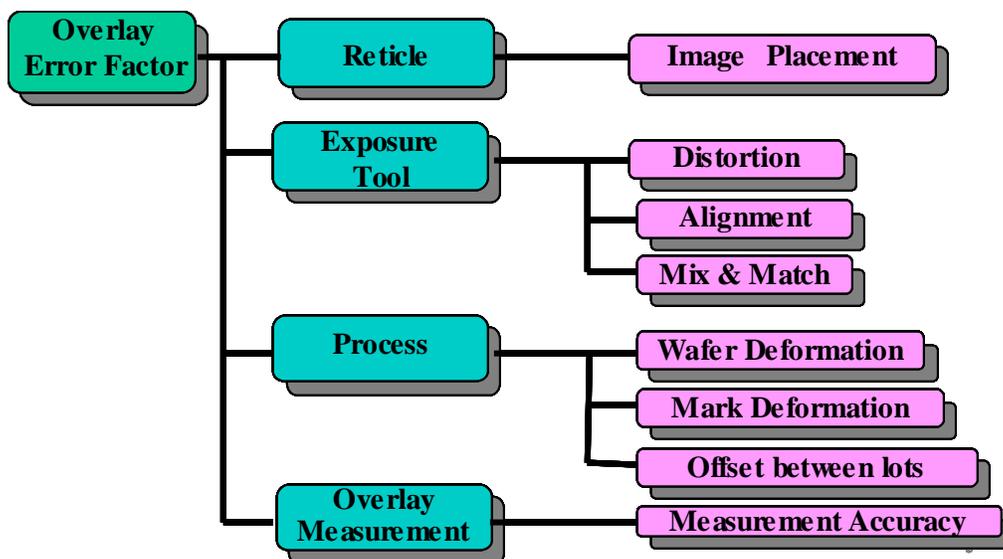


図14 重ね合わせ誤差を発生させる各要因

各要因は大きく分けて

レチクル要因
露光装置要因
プロセス要因
重ね合わせ検査装置要因

に分けることができる。

更に露光装置要因を、歪曲収差 (Distortion)、アライメント、複数の装置総置間での誤差 (Mix&Match)と三つに、プロセス要因を更にウエハ面内の均一性、アライメントマークの均一性、製造ロット間での発生Offset誤差の三つに分ける。

レチクル要因としてレチクル上に形成されたパターンの位置精度 (Image Placement)が主要因としてあげられる。

露光装置要因としてはまず、投影光学系の歪曲収差 (Distortion) である。歪曲収差はザイデルの五収差の中で定義された歪曲収差 (主光線が像面と交わる位置が理想光学系の結像倍率によって決まる位置からずれることにより生じる像の幾何学的歪) だけでなく、コマ収差、照明系の不均一性、更に球面収差と照明系の不均一性の相互作用等もここでは「像ずれ」という意味でのDistortionとして考慮しなくてはならない¹⁷⁾。

これに関して以下に簡単に説明する。

ザイデルの五収差の中で定義された歪曲収差は、主光線の振る舞いに関するものであるので、結像のNAや結像するパターン寸法を変えても変化しない。しかしながら今日のリソグラフィーにおけるナノメートルオーダーのパターンの形成で重要なのは、光学像の中心がどこに形成されるかである。したがって、コマ収差や照明系の不均一性が存在してNAを変えることにより光学像の中心が変化する場合は、そのような影響も広義のDistortionとして考えなくてはならない。同じ理由から形成する線幅が変わっても、例えばコマ収差の影響が結像に与える影響が異なるため広義のDistortionは変化する。

次に露光装置要因の第二番目の要因としてアライメントと単純に呼ぶものがある。ここでのアライメントとは装置メーカーから出荷する時の装置のアライメント精度 (重ね合わせ精度の場合もあるが) のことである。使用するアライメントマークは、一度露光装置でパターンニングし、現像したレジストパターンであり、そのレジストパターンに対して、アライメントし、露光し、二回目の露光、現像を行い、前のレジストパターンに対して二回目のレジストパターンの重ね合わせの正確さの尺度を精度とするものである。この方法をレジストToレジストとも呼んでおり、最もWIS等が少なく、装置のアライメント、重ね合わせ精度を検査する方法として各装置メーカー、デバイスメーカーで使用されている方法である。レジストToレジストは現像してパターンを形成するだけであり、エッチングや酸化膜やメタルの成膜を行わないため、最

もWISの少ない条件であるとも言える。

装置要因の三番目として複数の装置の相互の間での装置誤差 (Mix&Match)がある。これは例えば二台の露光装置間で重ね合わせを行う場合、最初に露光した装置のDistortionやステージ精度に対して、二台目の露光装置がどれだけ合うか、と言う装置相互の関係にかかわる誤差である。

装置要因の誤差は全てTISと考えられるが、レジストToレジストの条件でOffsetを取ってしまえば、実際の量産プロセスでレジストToレジストと同じ様な理想的な場合 (= WISが無い) には誤差が発生しなくなり、大きな問題とならなくなる可能性がある。

プロセス要因の発生例として、まずウエハの中での分布が挙げられる。アライメントマークや重ね合わせ検査装置用マークの形状がウエハのどこにあるかで非対称性が異なると言った不均一性である。Chemical Mechanical Polish(CMP)等の半導体プロセスを経ることで、アライメントマークの形状が非対称になり、この非対称度合いがウエハ内で、均一分布にならずに多くの場合、形状の非対称分布は極座標的になることが経験的に認識されており、AGAの結果として、極座標的な回転誤差や倍率誤差が発生する。マークの三次元的形状が非対称でなくても、例えば下地のプロセスの平坦な酸化膜や窒化膜の膜厚や屈折率がウエハ内でばらつく場合には、光計測を使用するアライメント計測系ではアライメントマークの構造が酸化膜等のアライメント光に透明な材質で構成される場合には、各面での反射による干渉により、ウエハ面内でアライメント信号が変化するため、非対称な信号でなくても、回転誤差や倍率誤差が発生することもある。これはウエハ各位置では「対称な検出信号」が得られていても、ウエハ内で異なる検出信号となり、検出系の誤差TISが存在する場合には、検出系の周波数特性により、異なる検出信号毎に計測誤差が異なるためである。膜厚や屈折率のばらつきがウエハ内で極座標的に発生する場合を多く経験しており、そのためアライメント計測系の計測誤差は、各信号は対称であるにもかかわらずウエハ内で極座標的に発生し、そのため回転誤差や倍率誤差が発生することになる。これは後述するTISとWISの両方の存在によるTIS-WIS Interactionによる計測誤差が発生する場合である。

プロセス要因の二番目としてアライメントマークの一つのマークの中での均一性に関する誤差がある。アライメントマークの例を図5に示したが、長方形のエレメントが四つで一つのアライメントマークとしているが、この四つのエレメント内での形状、膜厚等の均一性に関してのことである。先のウエハ面内でのアライメントマークの形状の均一性をウエハ面内でのバラツキとし回転誤差や倍率誤差が発生する要因であるとした。一方、ここでのアライメントマークの中での均一性は、その非対称成分の平均的なものが計測誤差となる。

プロセス要因の三番目として製造ロット間で発生するOffset誤差がある。この要因は同じ半導体プロセスの複数のロット間でのアライメントマークのバラツキから来るものである。

プロセス要因の誤差は全てWISと考えられる。更にこの中にはTIS-WIS Interaction分も含まれている。(これも後述する様に僅かなTISに対してWISの存在でTIS-WIS Interactionが発生し大き

な計測誤差が発生すると考えられるからである。)

最後に、重ね合わせ検査装置要因としてその計測誤差をあげた。

図14に示した各誤差要因に関して、ITRS2005に対応するhp65nmおよびhp32nmに対するOverlay Budgetとして数値を割り振ったものを図15、16に示す。

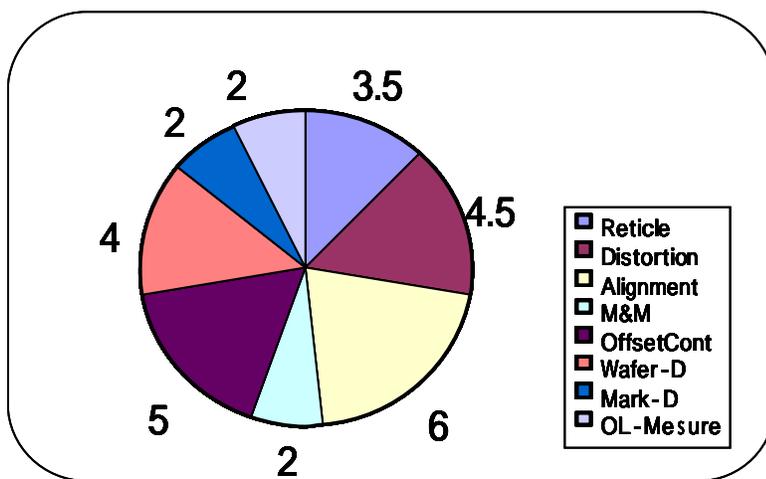


図15 hp65nmに対するOverlay Budget

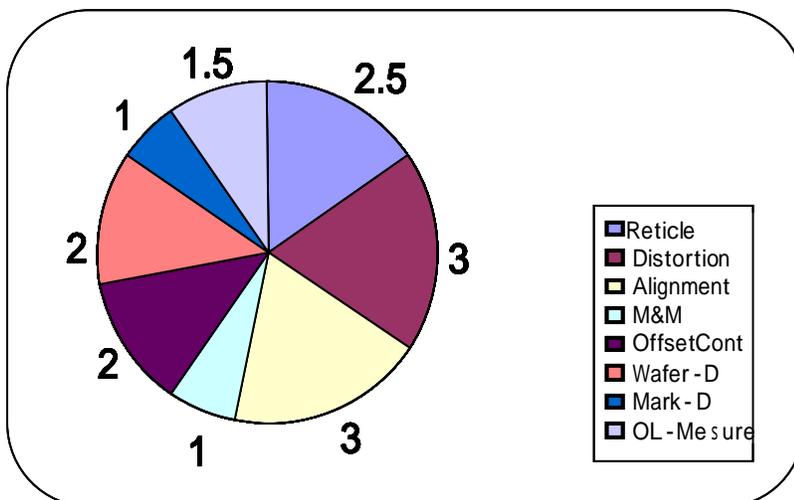


図16 hp32nmに対するOverlay Budget

すでに筆者により、hp65nmに対するOverlay Budgetを開示されている¹⁶⁾が、それはITRS2004に対応したものでOL精度が23nmの場合であった。

今回、ITRS2006対応したhp65nmに対するOverlay Budgetを検討し図15に示した。その結果から図16にHP32nmに対するOverlay Budgetを示した。

各要因の値は、現状の誤差から、改善の可能性を予想して、将来の値として各要素に振り当てたものである。

この中で例えばアライメント精度はhp65nmでは6nm、hp32nmでは3nmとした。現在の半導体露光装置の装置メーカーからの出荷時の検査データでは、6nm程度であり、この中の半分以下が4nm以下との報告⁶⁾もあり、十分将来的に達成できるであろうと思われる値とした。

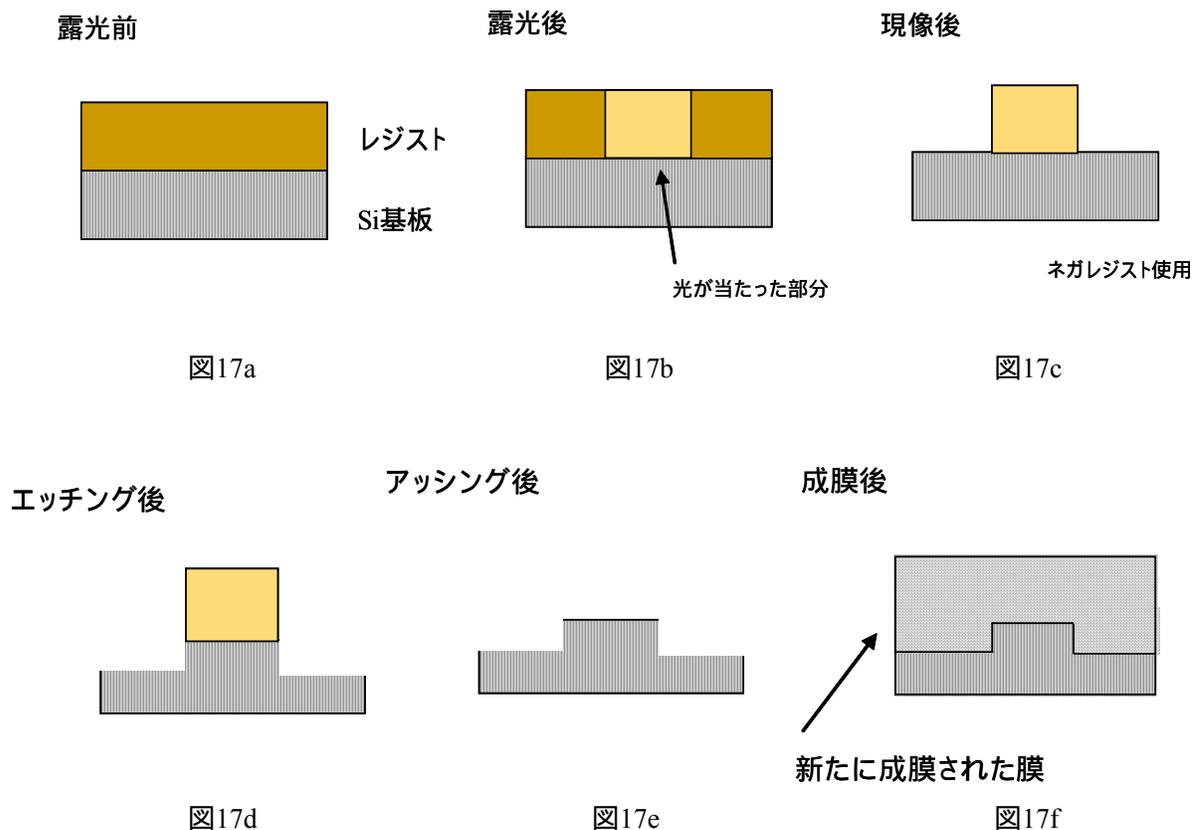
3.2 装置要因とプロセス要因の相互作用誤差(TIS-WIS Interaction)

筆者は、僅かなTISに対してWISの存在のためにTIS-WIS Interactionが発生し、大きな計測誤差が発生することに長年の経験から気づいていたが、それを実証する理論や実験はいまだに存在しない。そこで、ここでは、重ね合わせ検査装置を使用して、TIS-WIS Interactionの発生を実験的に実証し、更に理論的に式表現することによりTIS-WIS Interactionの相互作用の機構を明らかにする。

3.2.1 重ね合わせ検査装置による実験的検討

ここでは重ね合わせ検査装置を使用して、TIS-WIS Interactionの発生を実験的な結果から示ことするが、まず先に重ね合わせの検査がどのような、リソグラフィーの手順の中で、どのようなパターンに対して行われるかの説明をおこなう。

図17a~図17gに、なにもパターンが無いウエハに対して、リソグラフィーで露光し、現像、エッチング、アッシングや成膜等のプロセス処理を行ったウエハの縦構造の簡易的な図を示す。



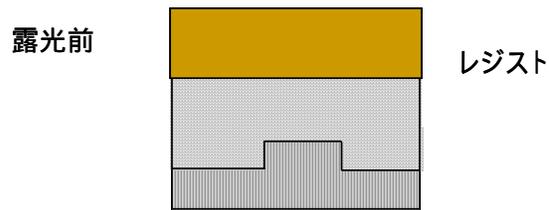


図17g

図17a～図17g リソグラフィー～成膜、再レジスト塗布したウエハの縦構造

図17aにはウエハのシリコン基板の上にレジストが塗布されたもの示し、図17bに一部だけリソグラフィーで光が照射された所を示し、図17cに現像により、光が照射された部分以外のレジストが剥離された所を示すものである。（この場合、ネガレジストを使用したとして、光を照射された部分だけが現像後残っているとした）図17dでは、エッチングにより、レジストの無い部分のシリコンの部分をエッチングし、図17eに示した様にアッシングでレジストパターンを剥離し、シリコンのパターンを形成し、図17fに示す様に次の半導体プロセスのために新たな膜、例えば酸化膜や窒化膜、を成膜され、次のリソグラフィーのためにレジストを塗布した縦構造を図17gに示した。

図18a～図18cには、図17a～図17gによりパターンを形成したのに対して、アライメントし露光、現像をして重ね合わせマークを露光した縦構造を示すとする。

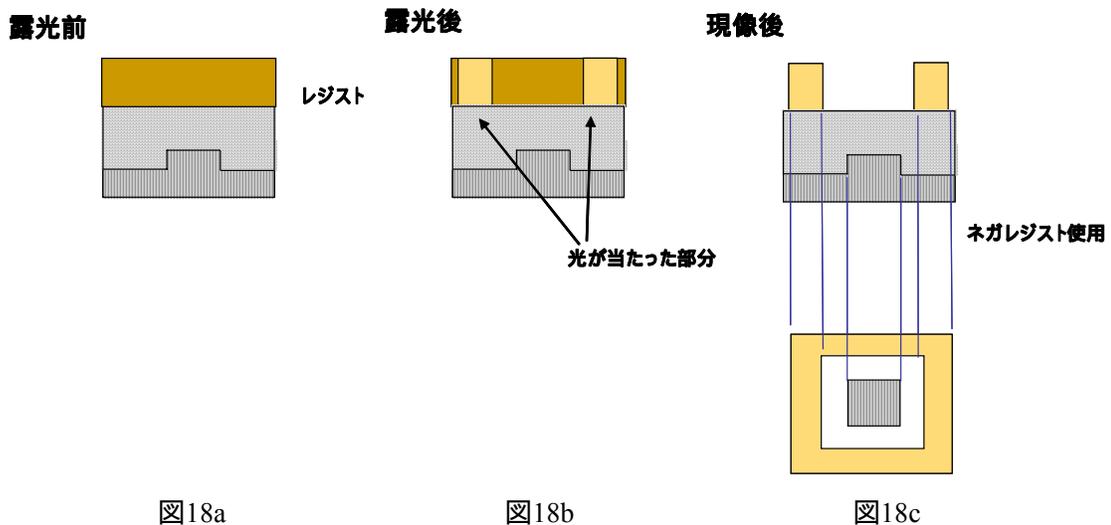


図18a

図18b

図18c

図18a～図18c アライメントし露光、現像をして重ね合わせマークを露光した縦構造

図18aは、図17gと同じ縦構造であり、シリコンで形成したアライメントマークを新たに成膜した膜やレジストを通して、アライメント計測し、露光をおこなった結果を図18bに示す。その現像することでレジストパターンをシリコンのパターンの左右に形成した場合の縦構造を図18cに示し、その水平方向の形状も図18cに示す。図18cの下部に示した様な、中央の一回目の露光で形成したシリコンのパターンに対して、外側の二回目の露光で形成したレジストのパターンとの相対関係を計測することで、二回目のアライメント精度を検査することができ、これを複数点、計測することで重ね合わせ精度を計測することができることになる。

次に図19に、重ね合せ検査装置の適用されている検出系の光学系の構成例を示す。

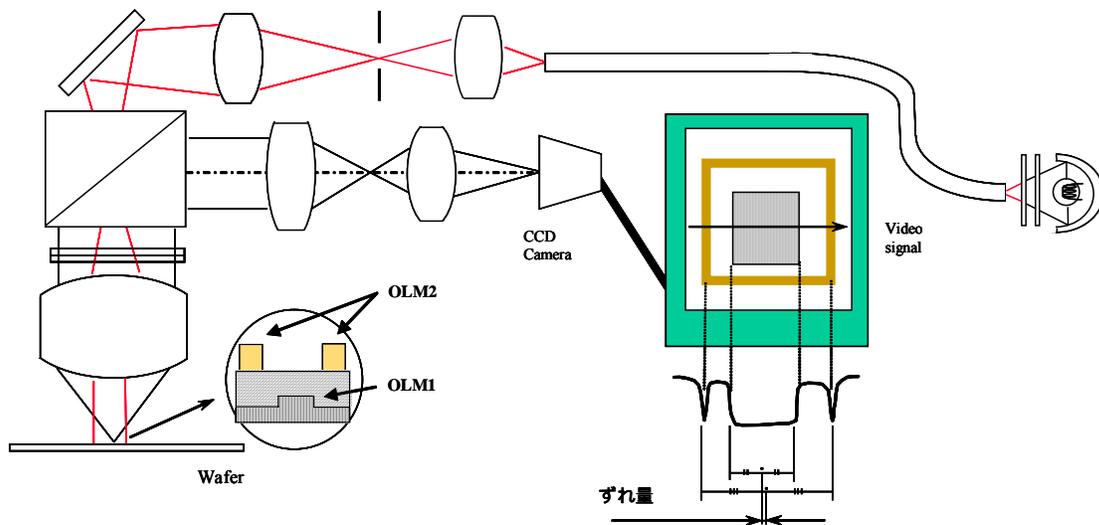


図19 重ね合せ検査装置の光学系例

計測原理は「明視野照明+画像処理」方式であり、図5に示したアライメント計測系と同じである。計測マークは、その前の半導体プロセスにおいて形成された、重ね合わせ検査マーク OLM1 に対して、アライメント、露光、現像後のレジストパターンのマーク OLM2 であり、二つのマーク OLM1, OLM2 の間の距離を計測することで、重ね合わせ精度としている。

重ね合せ検査装置においては図20に示す様に、ウエハを回転して重ね合せの計測を行い、TISの影響を軽減する計測方法、TIS補正法が実施されている¹⁴⁾。

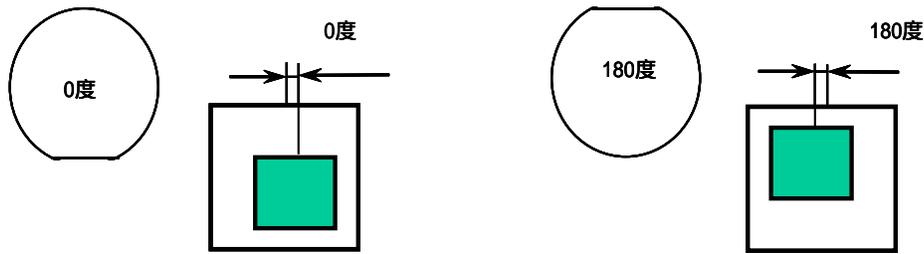


図 20 重ね合わせ計測における 0 度、180 度計測例

これは図 20 の左側に示した様な、ウエハをある状態（これを 0 度計測とする）で重ね合せ計測を行い、次に右側に示した様にウエハを 180 度回転して再度、重ね合せ計測を行い（これを 180 度計測とする）、0 度計測値から 180 度計測値を引いた値を半分にする事で TIS の影響を軽減する方法である。

この時、0 度計測値と 180 度計測値の平均値を「重ね合わせ検査装置の TIS」と呼び、重ね合わせ検査装置の性能を評価する量として使用されている。現在市販されている、重ね合わせ検査装置の「TIS」の仕様のほとんどの値は数 nm 以下と言う僅かな量である。

この方法は TIS の影響を軽減する事に対しては確かに有効な方法であるが、完全に TIS の影響をなくするものではない。それを示す一例として我々がたまたま遭遇した例を図 21 に示す。

図 21 は、同一ウエハを異なる二つの重ね合せ検査装置により TIS 補正法で計測した結果であり、二つの重ね合せ検査装置間で大きな差が発生した例である¹⁸⁾。

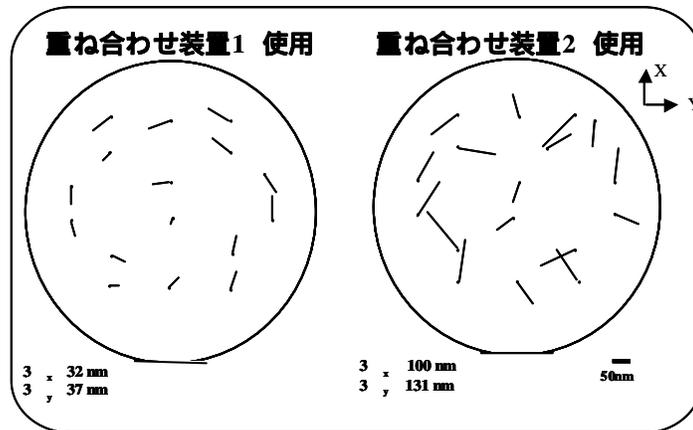


図 21 同一ウエハを異なる二つの重ね合せ検査装置により TIS 補正法で計測した結果

図 21 は、同一ウエハを異なる二つの重ね合せ検査装置 1、2 を使用して TIS 補正法で重ね合わせ精度をウエハ内で 16 点計測結果した結果である。各線分は、ウエハの各位置での重ね合わせ精度を X 方向、Y 方向それぞれ計測し、その結果をベクトル表示したものである。左の重ね合せ検査装置 1 を使用した場合の各 16 点の計測結果の 3 は XY 方向それぞれで、32、37nm であるのに対し、右の重ね合せ検査装置 2 を使用した場合は 100、131nm と大きく異なった結果となった。これは計測誤差発生要因における TIS と WIS の両方存在する場合での、TIS-WIS Interaction によるものであり、TIS と WIS の掛け合わさった要因は、TIS 補正法($(0 \text{ 度計測値} - 180 \text{ 度計測値})/2$)では取りきれないことを示す一例である。

この重ね合わせ検査マーク OLM1 は W-CMP のプロセスで作成したもので、CMP の影響で重ね合わせ検査マーク OLM1 に非対称性の WIS が発生し、TIS 補正法を使用しても二つの重ね合せ検査装置の TIS のわずかな差 (数 nm 以下) により、TIS-WIS Interaction の差が図 21 の二つの計測結果の大きさ差となったと考える。

WIS は半導体プロセスに起因する誤差であり、特に新しいプロセス導入時には WIS の発生に関してはいかに許容するならば、アライメント高精度要求に対応する為には、計測系の光学系の誤差 TIS を数 nm に抑えるのでは十分ではなく、TIS-WIS Interaction の影響を受けないために、TIS は完全に無視できるまでに抑える必要がある。

3.2.2 相互作用誤差(TIS-WIS-Interaction)の式による表現¹²⁾

重ね合せ検査装置において TIS 補正法により 0 度計測と 180 度計測した計測結果をそれぞれ、次式(1)と(2)で与えられる MS_0 、 MS_{180} とする。

$$MS_0 = RV + TIS + WIS + IT(0). \quad (1)$$

$$MS_{180} = -RV + TIS - WIS + IT(180). \quad (2)$$

RV は二つのマーク OLM1, OLM2 の真のズレ量のことであり、 TIS 、 WIS はそれぞれ TIS または WIS による計測誤差とする。

IT は TIS-WIS Interaction による計測誤差とし、 $IT(0)$ 、 $IT(180)$ はそれぞれ 0 度、180 度計測による TIS-WIS Interaction による計測誤差とする。

TIS 補正法では、式(1)と式(2)の差分の半分を計測値 M_{TIS} とするので

$$M_{TIS} = (MS_0 - MS_{180})/2 = RV + WIS + (IT(0) - IT(180))/2. \quad (3)$$

となる。

もし TIS-WIS Interaction による計測誤差とし、 $IT(0)$ 、 $IT(180)$ が等しいとすれば

$$M_{ms} = (MS_0 - MS_{180}) / 2 = RV + WIS . \quad (4)$$

となる。TIS 補正法を行うことにより、式 4 の様に、TIS を削除でき、真のズレ量 RV を求めることができる。(WIS は残っているが)

しかしながら図 20 に示した様に、重ね合わせ検査装置 1、2 を使用して、一つのウエハに対して TIS 補正法で重ね合わせ精度を計測した結果が異なっていることから、 $IT(0)$ 、 $IT(180)$ が等しいとは言えないことになり、図 21 の計測結果の差が大きいことからわかるように、TIS を数 nm 以下と言う僅かな値としても、WIS があると TIS-WIS Interaction による大きな計測誤差が発生してしまう。

3.3 装置要因誤差 (Tool Induced Shift (TIS)) の特性解析^{15),19)}

ここでは、装置要因誤差 Tool Induced Shift (TIS) の発生機構を実験と Simulation により解明する。また、観察物体の段差量の深さ変化に依存してその像強度のプロファイル波形の対称性が変化することを発見したので、その現象のアライメントへの応用を検討する。

更に光学系にコマ収差がある場合に関して、段差物体の結像特性と像の対称性の本質を説明できる簡易物理モデルを提案し、実験と Simulation によりその有効性を実証する。

3.3.1 実験によるコマ収差と照明系の不均一性による像の非対称性と段差依存性

アライメント検出系や重ね合わせ検査装置において、最も必要とする結像性能は、像の対称性である。光学系に像の対称性を劣化させる要因が有る場合に、TIS が存在している事になる。

図 5、19 に示したアライメント計測系や重ね合わせ検査装置の光学系においては、倍率を 100 倍程度の高い倍率とし、ほとんど、軸上近傍で使用している。したがって、像の対称性の劣化の主要因は、軸外収差等ではなく、光学系の軸上近傍の、偏心コマ収差と照明系の不均一性によるものであることが経験的に知られていた。

しかし、像の対称性が、計測するウエハの段差量により変化することは十分に知られておらず、これは筆者自身が実験を通じて発見したものである。以下、図 22 に示す光学系を使用した実験により得た新しい知見に関して説明を行う。

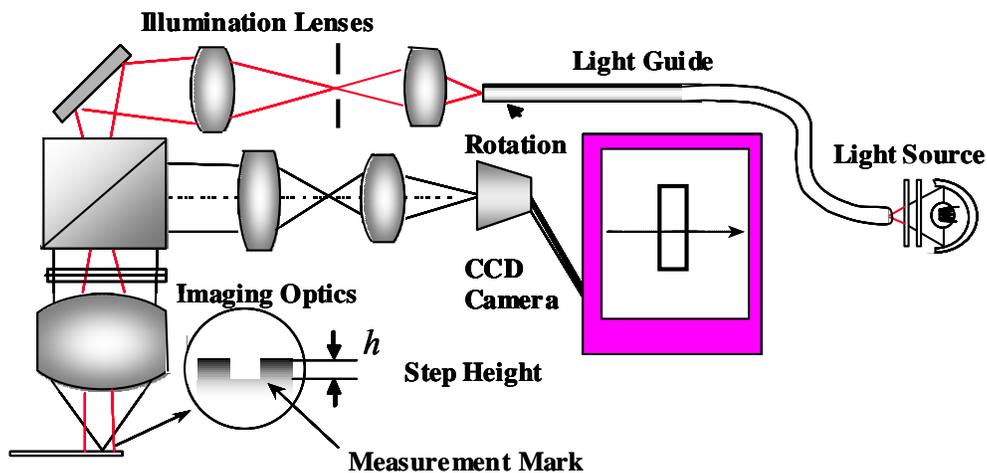


図 22 波長 λ のみを使用の段差量 h のマーク観察光学系

図 22 は図 5、19 に示した、アライメント計測系や重ね合わせ検査装置の光学系とほぼ同じであるが、照明波長と観察する物体が異なる。照明としては、ある波長 λ のみを使用し、観察する物体としては、ウエハのマーク自体には非対称性 (WIS) が無いと考えられるシリコンウエハ上にエッチングにより垂直に掘り込んだ段差量 h のマークを使用している。

図 22 のモニター上で観察できる画面とそれに対応するビデオ信号を図 23(a), (b) に示した。

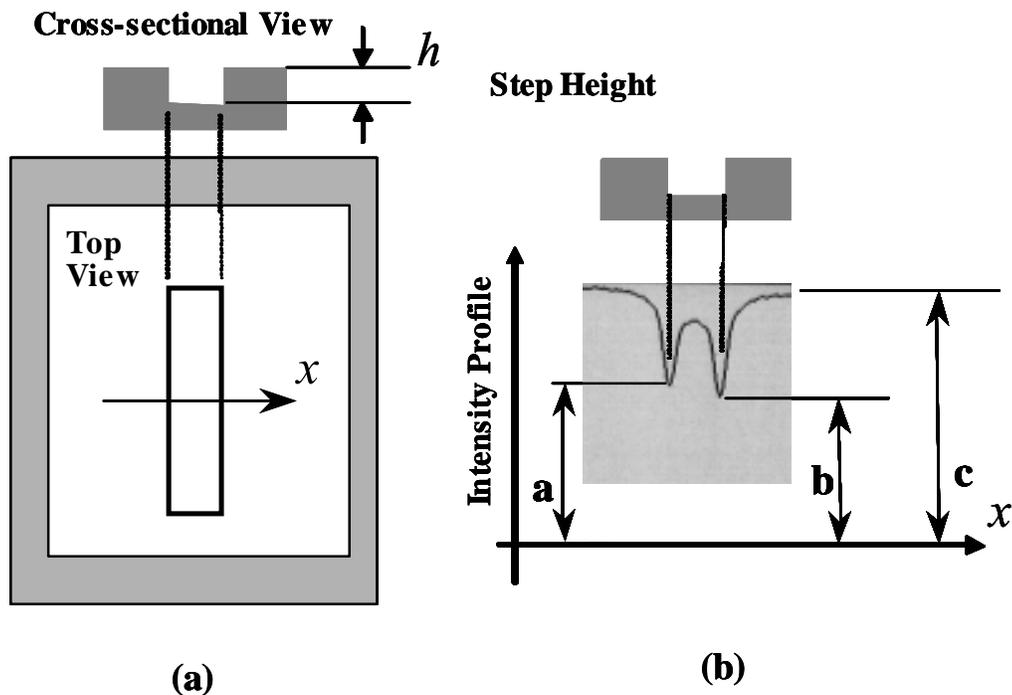


図 23 モニター上で観察できる画面とそれに対応するビデオ信号

図 23(b) に示したビデオ出力波形上の 3 点の強度値 a, b, c をもとに光学像の対称性を評価するパラメータを SOI (Symmetry of the Image) と呼ぶことにし、以下の式(5)の様に定義する。

$$SOI \equiv 100 \times (a - b) / c. \quad (5)$$

図 23(a) に示した出力強度 c は、パターンが何も無い平坦な領域からの反射した出力であり、 x 軸はグラウンドレベルである。

観察物体の段差量 h を照明光の波長 λ (今回は 633nm) の 1/16 ずつ変えて、その時の光学像を検出し、光電変換後のビデオ信号を検出した結果を図 24 に示す^{19),20)}。

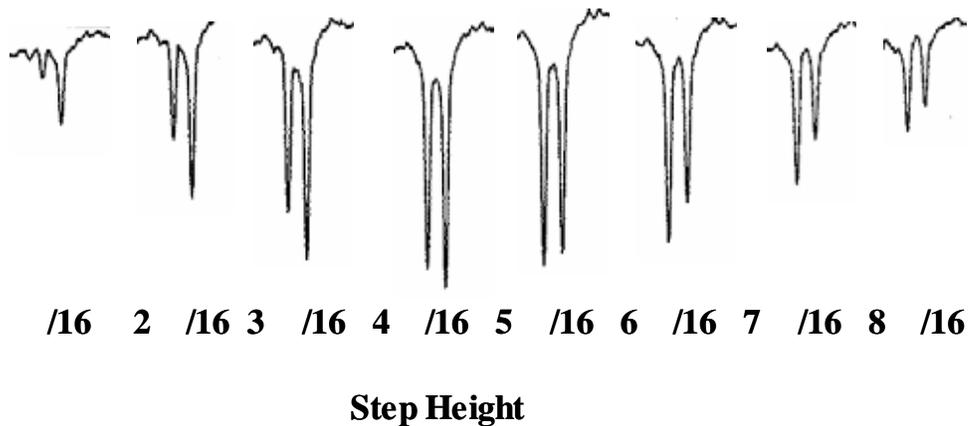


図 24 観察物体の段差量 h を照明光の波長 λ の $1/16$ ずつ変えたビデオ信号

図 24 において $\lambda/16$ 、 $2\lambda/16$ 、 $3\lambda/16$ の段差量では右側のピークのビデオ信号が大きく下がっているのに対して、 $5\lambda/16$ 、 $6\lambda/16$ 、 $7\lambda/16$ の段差量では左側のピークのビデオ信号が大きく下がっていることが判る。

この図 24 の各光学像信号の対称性を定量化した SOI の変化を図 23 に示す。図 23 の二つの曲線は、それぞれ異なる光学系を使用し、その対物レンズの偏心コマ収差の量を別の計測系(計測の誤差は $\lambda/10$ 以下)で計測したものであり、その値が、 $\lambda/4$ と $-\lambda/20$ のものである (λ は照明波長)。段差量 h を変えることで、光学像の対称性 SOI は、段差量 h に対し、周期 $\lambda/2$ のサイン関数の様に変化し、更に振幅は光学系のコマ収差に依存していることが判る。

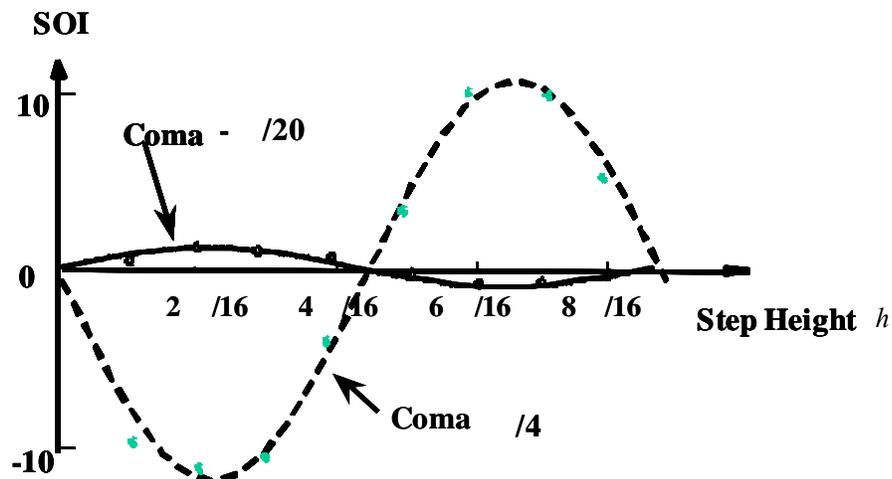


図 25 コマ収差がある場合の段差量 h と光学像の対称性 SOI

更に図 22 に示した光学系の照明系に使用しているファイバーをある状態(これを 0 度とする)と 180 度回転(これを 180 度とする)してどうなるかの実験を図 25 で検討した光学系とは別の光学系で行った。ファイバーから射出する光は一般に均一ではないので、180 度回転させることで、照明系の不均一性が反転することになる。図 26 に、ファイバー 0 度と 180 度回転した場合に、段差量 h を変化させて、光学像の対称性 SOI を実験的に求めた結果を示す。

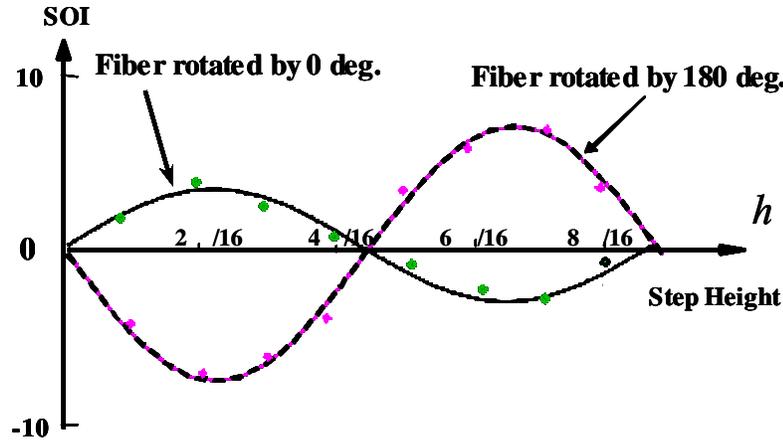


図 26 ファイバーを回転した場合の段差量 h と光学像の対称性 SOI

図 26 から明確の様に照明系の不均一性の場合もコマ収差がある場合と同じ $\lambda/2$ の周期のサイン関数の様に変化し、振幅は、照明系の不均一性に依存している事が判った。

3.3.2 Simulation による解析

実験誤差による影響を排除するためにここでは光学系を Simulation して、コマ収差あるいは照明系の不均一性の誤差がある場合の、像の対称性の段差依存を定量的に調べた。

今回行った Simulation の条件は以下の様である。

(Simulation 条件)

検出系の開口数	0.3
照明波長	632.8nm
観察マーク幅	4 μ m
観察段差、量	Si エッチング段差 $\lambda/16$ 、 $2\lambda/16$ 、 $4\lambda/16$ 、 $6\lambda/16$ 、 $7\lambda/16$
結像光学系	無収差レンズ (平行平板つき)
Partially Coherence Factor σ	0.7

今回、光学 Simulator として、ORA 社製の CodeV を使用した。光学像の計算には高速フー

リエ変換を使用し、二次元の瞳面でのサンプリング点数は 512 X 512 点を使用した。

この CodeV では透過モデルしか計算できないので、反射で観察する段差量 79.1nm は、透過モデルとするために倍の 158.2nm となる様、マーク幅 4 μ m の幅だけ位相差を生じる物体として、像を計算した。ここでの物体は対称な形状 (= WIS が無い場合) とした。

まずコマ収差の場合に関して説明を行う。

Simulation を行う光学モデルは図 27 に示す様に、CodeV の中で設定できる無収差な理想レンズを結像系とし、偏心コマ収差を発生させるために収束光路中に傾けた平行平板を挿入した。平行平板を傾けずに挿入すると球面収差が発生するので、CodeV の中で設定できる瞳面でのツエルニケ係数を発生した球面収差を打ち消す値として、無収差な理想レンズな結像系とした。

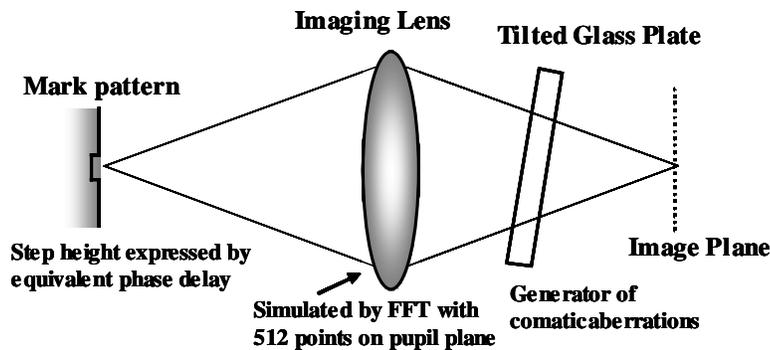


図 27 Simulation を行った光学モデル

偏心コマ収差としては、平行平板の傾角を調整することにより、最大の NA の光線の波面収差のコマの値を $\pm 0.03\lambda$ 、 $\pm 0.05\lambda$ 、 $\pm 0.07\lambda$ となる様にし、等価的に段差の光路差を与える透過物体の光路差の値が $2\lambda/16$ 、 $4\lambda/16$ 、 $8\lambda/16$ 、 $12\lambda/16$ 、 $14\lambda/16$ の各場合について光学像の計算を行った。コマ収差が 0.07λ ある場合の各段差 h での光学像を計算した結果を図 28 に示す。

Comatic aberration 0.07λ

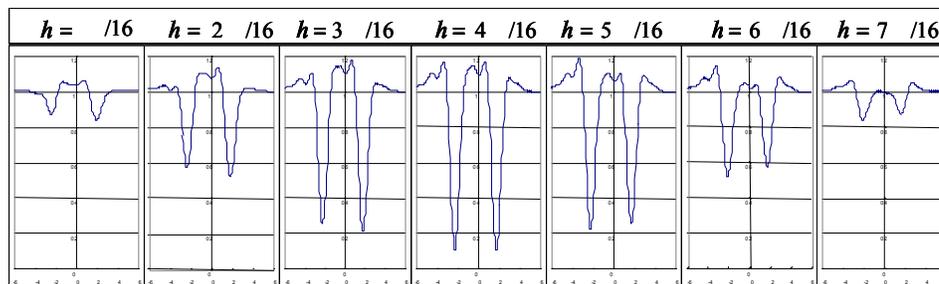


図 28 コマ収差が 0.07λ ある場合の各段差 h での光学像を計算した結果

次に図 29 にコマ収差が $\pm 0.03\lambda$ 、 $\pm 0.05\lambda$ 、 $\pm 0.07\lambda$ の各場合について光学像の対称性 SOI の物体段差量 h 依存特性の計算結果を示す。

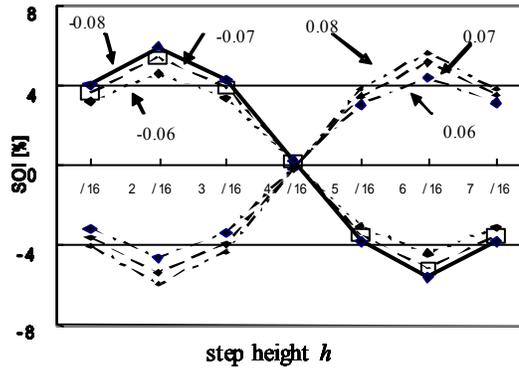


図 29 コマ収差がある場合の光学像の対称性 SOI と物体段差量 h

図 29 の結果は、段差量 h を変えることで、光学像の対称性 SOI は段差量 h に対し、周期 $\lambda/2$ のサイン関数の様に変化し、更にその振幅は光学系のコマ収差に依存している。この結果は実験の結果を示した図 25 の結果とよく一致し、実験と Simulation の妥当性を示している。

次に照明系の不均一性の影響について考察する。

照明系の不均一性を生じる光学モデルとしては図 30 に示す様に、光学系の瞳面上で、照明光束の中心位置が横ずれしてしまうモデルを考え、それによる影響を定量化して検討を行う。

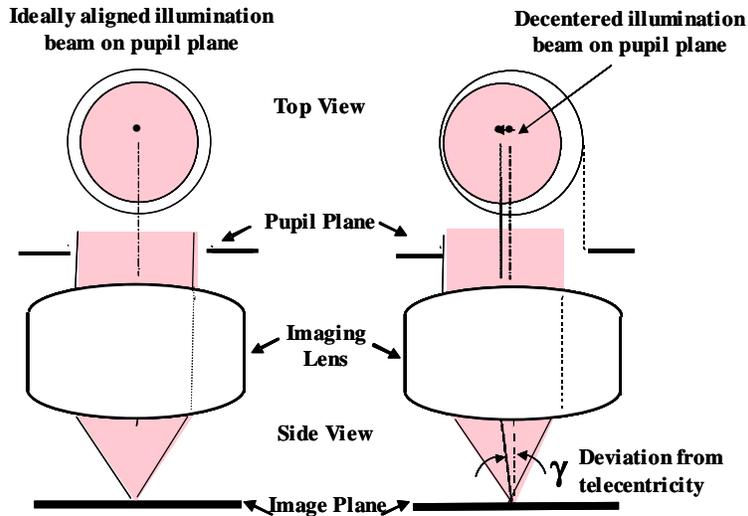


図 30 瞳面上で、照明光束の中心位置が横ずれしてしまう光学モデル

図 30 の左図が理想状態を示すものであり、瞳面上で照明光束の中心が光軸からずれていない場合、右図が、照明光束の中心が左にずれた場合で、ウエハ上で照明光束の主光線が だけ傾いた場合を示すものである。ウエハ上で主光線が傾いているので、結像系のフォーカス位置を変えてウエハを観察すると、その像はシフト（計測系ではこれを広議の意味で Telecentricity の欠如と呼ぶが）する。この像シフトの原因となる照明光束の主光線の傾角 を Deviation from Telecentricity とし、その値を ± 7 、 ± 15 、 ± 20 mRadian となる様にして光学像の計算を行った。

図 31 に照明系の不均一性を表す Deviation from Telecentricity が 20mRadian の場合の各段差 h での光学像の計算結果を示す。

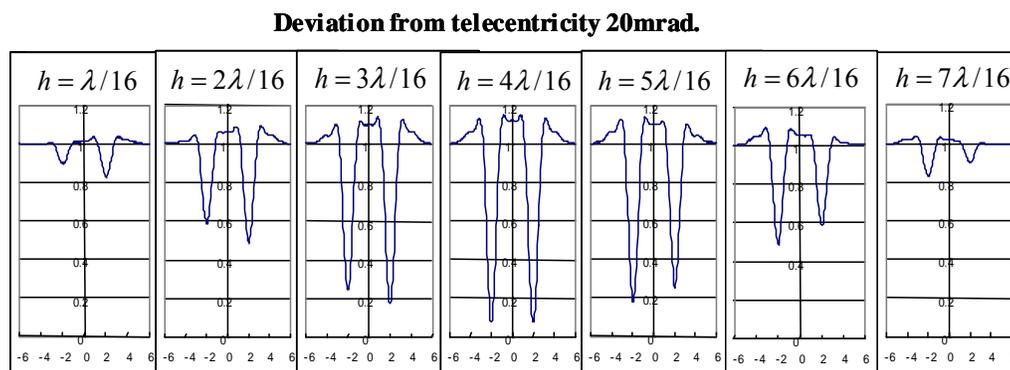


図 31 照明系の不均一性 20mRadian の場合の各段差 h での光学像の計算結果

図 32 に照明系の不均一性を表す Deviation from Telecentricity が ± 7 、 ± 15 、 ± 20 mRadian の場合の各段差 h における光学像の対称性 SOI を計算した結果を示す。

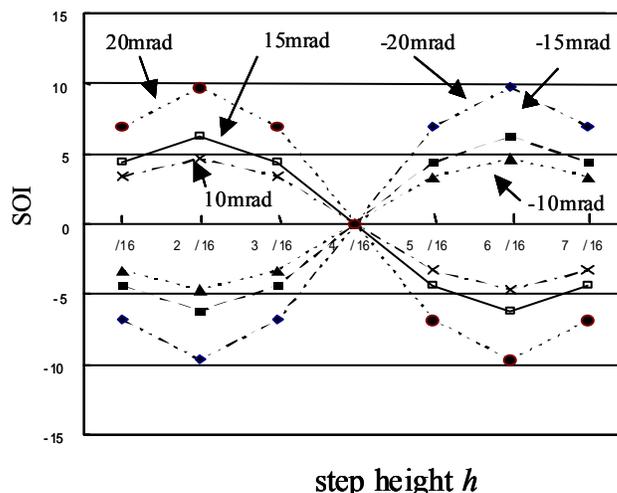


図 32 照明系の不均一性がある場合の各段差 h における光学像の対称性 SOI

この場合もコマ収差の場合と同じく、光学像の対称性 SOI は、段差量 h に対し、周期 $\lambda/2$ のサイン関数の様に変化し、更にその振幅は光学系の照明系の不均一性の量に依存しており、実験の結果を示した図 26 の結果とほぼよい一致を示している。

3.3.3 コマ収差の光学像の対称性への影響を与える光学モデル

コマ収差と光学像の対称性 SOI の関係はアライメント誤差の影響を取り除く上で極めて重要である。前節ではそれが段差物体の深さの変化に対して SOI が正弦波状に変化することを実験と Simulation により見出したが、なぜこのような正弦波状の振る舞いをするのかを物理的に説明できる光学モデルはまだ知られていない。そこで、ここではこの現象を説明するための光学モデルを提案する。

モデルを考える時、現象の本質を抽出するため、できるだけ単純化して考えることにして、図 33 に示す様な段差のエッジからの散乱光をあらわす 1~6 の六本の光線を考えて像の対称性を検討することにする。

図 31 に示す様に、段差量 h の段差に対して平面波（未図示）を照明し、左右のエッジから 1~6 の六本の光線が散乱、反射するとする。もちろん実際には結像系の開口の NA にとりこまれるすべての角度の反射散乱光が結像に寄与するが、ここではある角度で反射する光線だけに着目し、段差量 h と結像光学系のコマ収差 CM による位相遅れを考慮するとする。

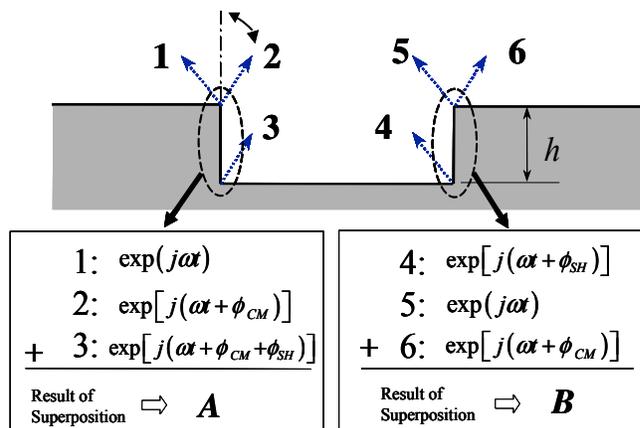


図 33 段差量 h の段差の左右のエッジから 1~6 の六本の光線が散乱、反射するモデル

この時、紙面で右上方に伝わる 2、3、6 の光線にはコマ収差 CM 分の位相遅れ ϕ_{CM} が発生する。段差の下の部分で反射する 3、4、5 の光線には以下の式 (6) に示す位相遅れ ϕ_{SH} が生じる。

$$\phi_{SH} \equiv k(1 + \cos \alpha)h = 2kh. \quad (6)$$

図 33 に表現した 1~6 の光線を、位相遅れ ϕ_{CM} 、 ϕ_{SH} を考慮して、それぞれのエッジの像位置で重ね合わせて強度を計算することにより光学像の対称性 SOI を求める。

図 33 に示す様に左側のエッジから 1~3 の三本の光線の散乱、反射光により光学像が形成されるとし、その三本の光線の複素振幅の和を A とした。同じく右側のエッジから 4~6 の三本の光線の散乱、反射光により光学像が形成されるとし、その三本の光線の複素振幅の和を B とした。

ここで A と B は左右のエッジの像の形成に貢献する光線の複素振幅の和を示すものであり、それぞれ式(7)と(8)の様に表現できる。

$$A = \exp(j\omega t) + \exp[j(\omega t + \phi_{CM})] + \exp[j(\omega t + \phi_{CM} + \phi_{SH})] \quad (7)$$

$$B = \exp[j(\omega t + \phi_{SH})] + \exp(j\omega t) + \exp[j(\omega t + \phi_{CM})] \quad (8)$$

像面での強度はこの複素振幅 A と B の絶対値の二乗であり、それぞれを a と b として式(9) , (10)の様に表現できる。

$$a = |A|^2 = 3 + 2\cos(\phi_{CM}) + 2\cos(\phi_{SH}) + 2\cos(\phi_{SH} + \phi_{CM}) \quad (9)$$

$$b = |B|^2 = 3 + 2\cos(\phi_{CM}) + 2\cos(\phi_{SH}) + 2\cos(\phi_{SH} - \phi_{CM}) \quad (10)$$

光学像の対称性 SOI は、図 33 の左右の強度差と考えられるので a と b の差分に比例し、式(9) , (10)の差分を整理すると式(11)の様に表現できる。

$$SOI \propto (a - b) \propto \sin(\phi_{CM})\sin(\phi_{SH}) = \sin(\phi_{CM})\sin(2kh). \quad (11)$$

この式(11)から、像の対称性 SOI は段差 h が変わると周期 $\lambda/2$ のサイン関数で変化し、その変化の振幅は $\sin(\phi_{CM})$ に比例することがわかる。ここで提案したモデルは非常に単純なモデルでありながら、図 25、29 で示した実験結果、Simulation 結果と定性的に一致し、現象の本質を正しくとらえていることが示せた。

3.4 プロセス要因誤差 (Wafer Induced Shift (WIS)) の解析

この節はプロセス要因誤差 WIS の解析を目的とするが、本論に入るまえに議論に必要な予備知識を与えるために WIS に関して若干の解説をおこない問題点を整理しておく。

図 13 に示した様に、専用のアライメントマークや重ね合わせ検査用マーク自体の非対称性が WIS の共通 (アライメントや重ね合わせ) の問題である。

アライメントの場合は更に、アライメントマークの上に感光剤のレジストが塗布されており、そのレジストの形状の非対称性も問題になる。

これまで、この WIS に関する研究は数件²²⁻²⁴⁾、報告されている。この中ではアライメントマークや重ね合わせ検査装置用マークの非対称性に関して指摘し、その発生原因プロセス工程、(この章で説明するレジスト塗布や CMP 工程)に関する検討を行っている。しかしながら、実際にマークがどれだけ非対称であるか等の定量的な指摘、検討は行われていない。

そこで本研究ではプロセス誤差 WIS を世の中で初めて定量的に把握する検討を行い、その結果をこの項で報告するものである。

この項では、まずレジストの塗布の問題、半導体プロセスに起因するマークの非対称性、特に Chemical Mechanical Polish(CMP)プロセスに関する説明を行う。またウエハ面内での膜厚ばらつきがある場合の誤差に関して説明を行う。

以上の解説をおこなった後に、原子間力顕微鏡 AFM(Atomic Force Microscope)を使用して、アライメントマークやレジストの表面形状を計測し、WIS の性質を明らかにする。

まず最初に AFM の精度評価を行った後に AFM 使用して W-CMP プロセスの誤差を検討する。

3.4.1 WIS の発生原因に関して

3.4.1.1 レジスト起因

ここではアライメントマークの上に塗布される感光剤のレジストの表面の非対称性の WIS に関して説明を行う。

レジストはコーター (Coater) により以下の手順で塗布される。コーターの構成の概略図を図34に示す。

まずウエハをコーターのカップ内の回転支持台に固定する。次にウエハの中心上部に配置されたノズルにより液状のレジストをウエハ表面に滴下する。そしてウエハをモーターにより高速回転させ、滴下されたレジストをウエハ外側に広げることで均一なレジスト薄膜をウエハ全面にコーティングする。

レジスト膜厚は、レジストの粘度、溶媒の種類およびコーターの回転数と回転時間で決まる。

この塗布の仕方では、中央に滴下したレジストは、ウエハを回転させることで、外側 (=放射状) に回転しながら広がっていく。

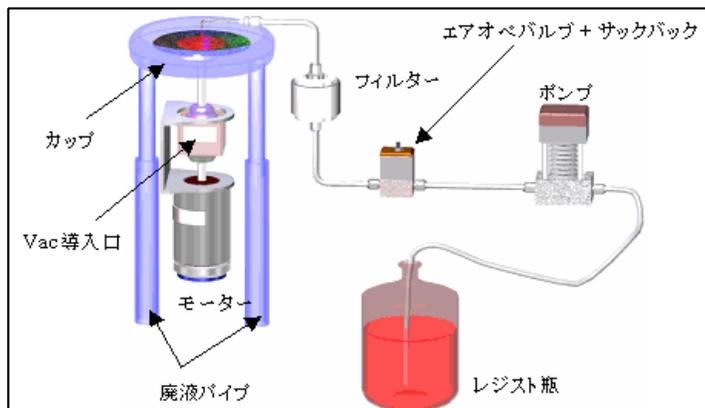


図34 コーターの構成の概略図

レジスト膜厚は、レジストの粘度、溶媒の種類およびコーターの回転数と回転時間で決まる。
 この塗布の仕方では、中央に滴下したレジストは、ウエハを回転させることで、外側 (= 放射状) に回転しながら広がっていく。

ウエハ上の凹凸のあるアライメントマークがある場合には、レジストは放射状または回転方向に広がってアライメントマークの上に塗布され、そのことにより図35の様にレジストが広がって来た方向からアライメントマークをカバーし、更に外側に広がる場合に、必ずしも内側部の塗布部TIと外側部TOのレジスト膜厚が同じになるとは限らない。海にある防波堤に波が当たり、乱流の様な渦等が起こる様に、流体が広がって凹ないし凸部にあたって、それを過ぎる場合には、その凹凸形状により影響を受けるのと同様である。

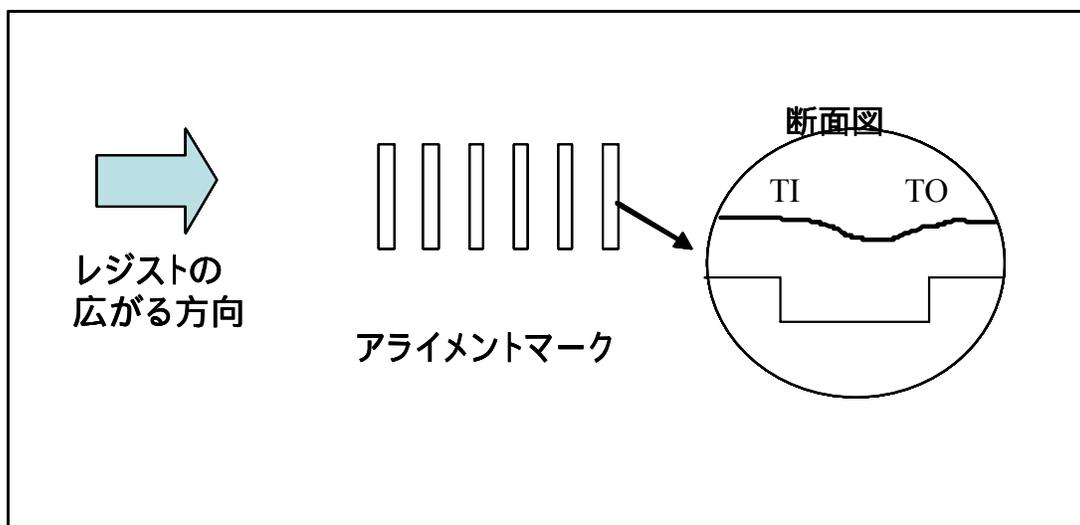


図35 アライメントマークにレジストが広がってくる状態とレジストの塗布状態

このため、アライメントマークの上のレジストの表面形状は対称にならず、WISの一要因となる。もちろん、レジストの膜厚さ、粘度、溶媒の種類、コーターの回転数、アライメントマークの形状、寸法、表面の材質によりこのレジストの非対称性は異なる。言い換えれば、アライメントマークの高さ方向の寸法は半導体プロセスにより決定されるので水平方向の寸法を変えることでレジストによるWISが変化することになる。

3.4.1.2 化学機械的研磨(Cheical Mechanical Polishing(CMP))

半導体プロセスにおいては、酸化膜や窒化膜を成膜する工程や AL、W、Cu を配線として使用するための金属膜を構成する必要がある。近年、半導体露光装置の微細化要求に対応するため、投影光学系の高 NA 化が進み、それに伴って DOF が狭くなってきた。それに対応するために半導体プロセスを平坦化する技術として CMP プロセスが導入されて使用されている。

CMP とは Chemical Mechanical Polish の略であり、研磨布上にスラリー（研磨液）を流し、ウエハを研磨布に押し付けながら回転させることでウエハ表面を平らに削る技術である。図 36 に CMP 装置の概念図を示す。

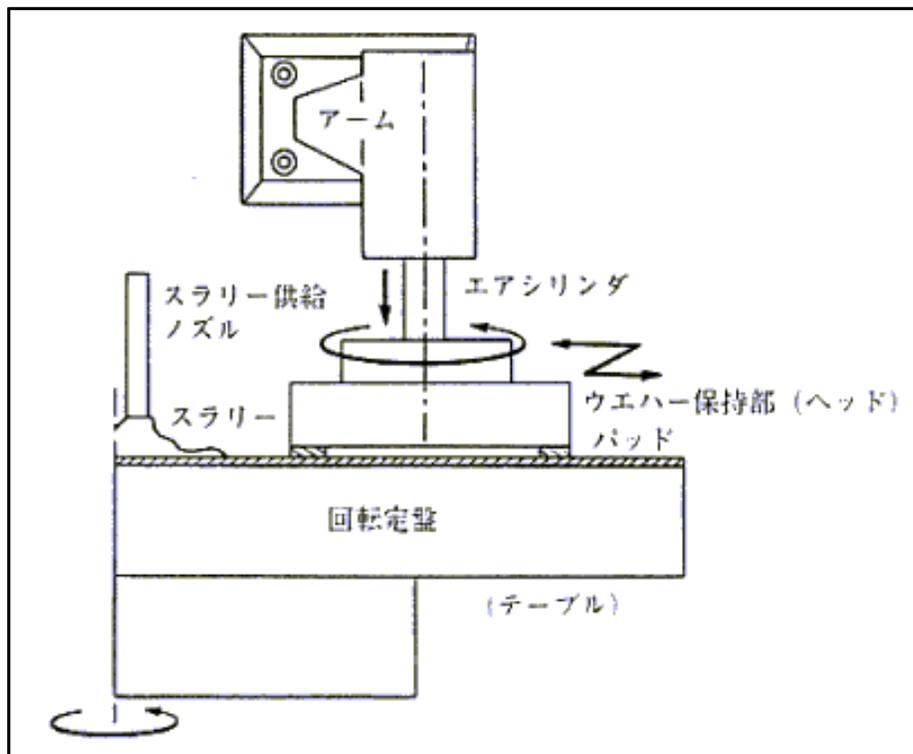


図 36 CMP 装置の概念図

基本的な構造は、研磨パッドの貼り付けられた回転定盤、ウエハ保持ヘッド、スラリー供給ノズルがあり、さらにパッドの再生装置（コンディショナー）が備えられている。研磨パッド側は、必ずしも回転定盤ではなく、ヘッドに対して複数のケースもあり、逆に、一つのパッドに対して複数のヘッドを有するものもある。CMP 装置を制御するパラメーターとしては、研磨方式のほかに、研磨荷重、定盤の回転速度、ヘッドの回転速度、スラリーの選択・供給方法、コンディショニングの条件・頻度などがある。CMP 技術は加工中のウエハを研磨するものであるから、ウエハ表面は大量の汚染種にさらされるので、CMP 装置は、図 36 に示されるように、処理後の洗浄、廃液処理を含めた CMP システムとして構築されたものが使用される。

CMP は当初、配線上に形成された絶縁膜の段差を削り平坦にすることに用いられ、次にタングステン（W）材料をプラグとして使用する W-CMP と呼ぶプロセスに導入された。更に現在では、銅（Cu）配線形成方法の一つであるダマシン技術で、配線部以外の金属材料の除去にも使われている。銅が配線材料として採用されなかった理由には、適当なエッチング方法がなかったことがあるが、CMP 装置の出現によりウエハ表面の完全平坦化が可能となったことからダマシン法が考案され、銅を配線材料として使用することが出来るようになった。

ダマシンとは図 37 に示した様に、層間絶縁膜に溝を形成し、金属を埋め込んで、溝外のメタルを除去する配線形成方法である。多層配線の配線層間を接続するビアと配線となる溝とを加工し、両者同時に金属を埋め込んでから余剰なメタルを除去する方法は、特にデュアルダマシン Cu-DD-CMP とも呼ばれている。

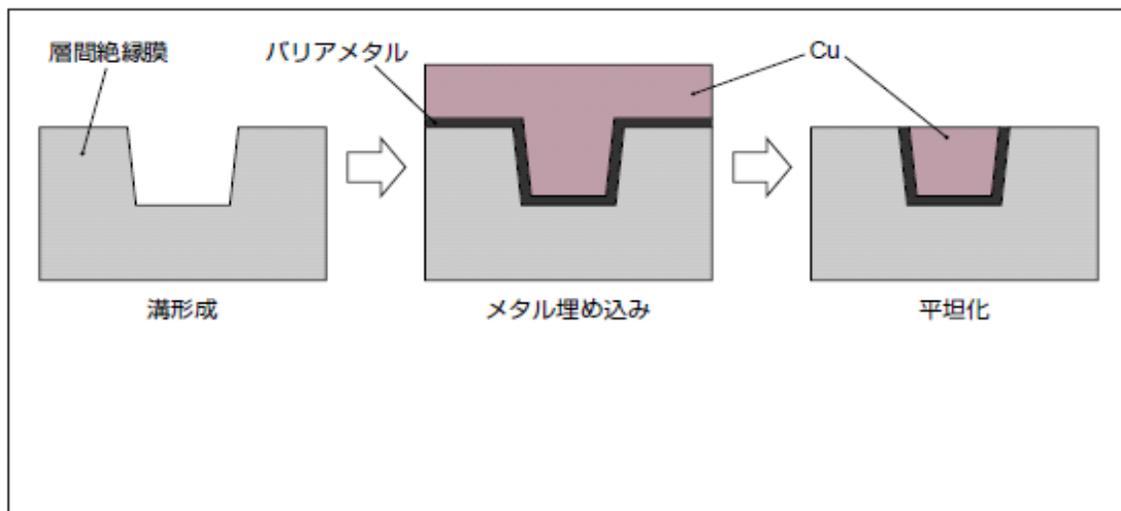


図 37 ダマシンプロセス

W-CMP と Cu-DD-CMP のプロセスの縦構造を図 38、39 に示す。

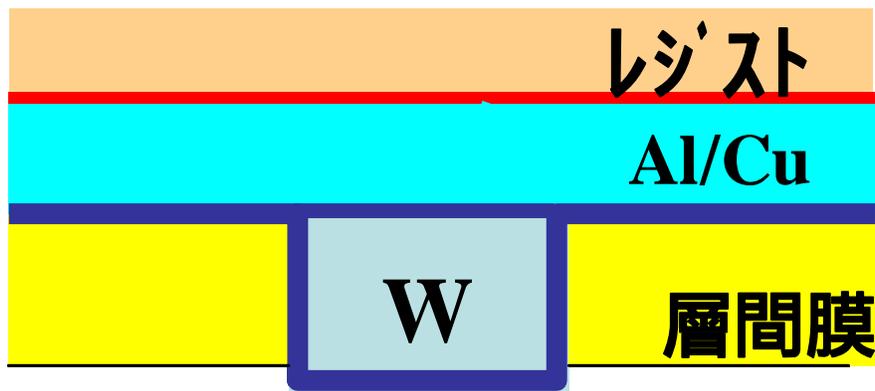


図 38 W-CMP プロセスの縦構造

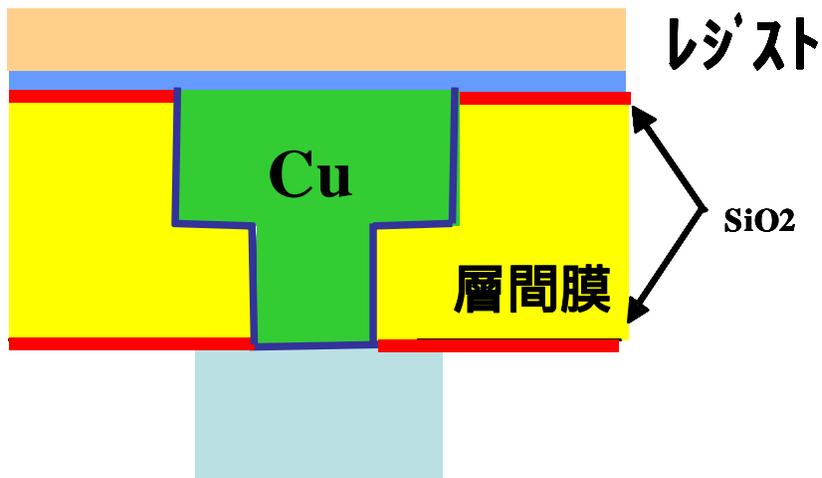


図 39 Cu-DD-CMP プロセスの縦構造

図 38 に示した様に W-CMP プロセスでは上層が Al/Cu、その下がWの材料となり、アライメント光を 400 から 700nm の可視光を使用すると Al/Cu を透過しないため、完全に平坦化するとアライメントマークは見えなくなってしまふ。

一方、図 39 に示した様に Cu-DD-CMP のプロセスでは、Cu は一部の部分だけの構成で、その他は層間膜である。層間膜は SiO₂ と同じ様な材質であり可視光を使用すると Al/Cu を透過する。Cu と層間膜との可視光での反射率が異なれば、完全に平坦化されてもアライメントマーク

は反射率差により検出できる信号コントラストの像となり検出は可能となる。

そのため、画像処理の検出方式を使用する昨今の半導体露光装置のアライメント系においては、Cu-DD-CMP より W-CMP プロセスの方が問題となることが多い。そのため、本研究においては、W-CMP プロセスの WIS のみに関しての検討を行うこととした。

W-CMP プロセスに対して、アライメントを可能としているのは、CMP プロセスの誤差を使用している。このことを以下に説明を行う。

CMP は平坦化するプロセスであり、上部前面にアライメント光を透過させない W がコートされて平坦化されるとアライメントマークの像を検出できるコントラストとならないと懸念される。しかしながら CMP により研磨され、平坦化される対象はデバイスパターン、例えば図 38 の W のプラグであり、それより大きな寸法のパターン (= アライメントマーク) は、プラグの寸法より大きいので、CMP により多めに研磨されてしまう。これを過研磨 (Over Polishing) と呼ぶ。そのため、図 40 に示す様な平坦にはならないエラーが生じてしまう。これをディッシングや浸食 (エロージョン) と呼ぶ。

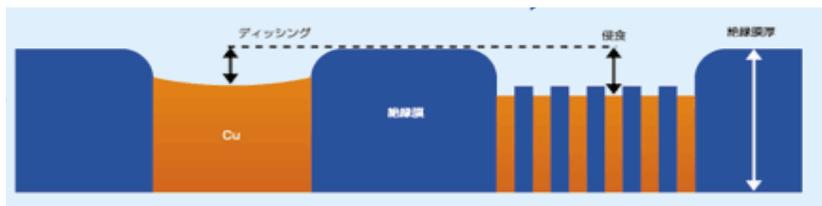


図 40 CMP プロセスのディッシングと浸食 (エロージョン)

W のプラグの寸法数 100nm 以下に比較して、アライメントマークも図 5 に示した様に光学像を形成できる大きさはミクロン程度の線幅の寸法であり、W のプラグを平坦にする CMP 条件ではアライメントマークは過研磨され、図 41 に示した様に物理的な段差を生じ、その段差のおかげでアライメントマーク像を検出できるコントラストが生じるわけである。

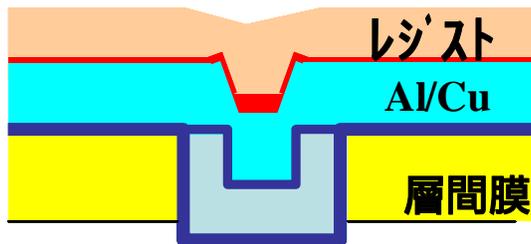


図 41 CMP プロセスで過研磨され物理的な段差があるアライメントマーク

過研磨は、物理的な段差を生じるだけでなく、同時にパターンの対称性も劣化させる。図 36 の様に、CMP を回転して行っているため、ディッシングやエロージョンも極座標的に発生している。そのためアライメントマークの非対称性はウエハ面では、後の 3-4-2-1 で示す回転誤差、倍率誤差となる様なアライメント誤差を発生する様に非対称性が生じる場合があり、WIS の原因となっている。

図 42 に、W-CMP におけるアライメントマークの幅を変えた時のアライメント精度、信号コントラストに関して、筆者が経験的に認識、またいくつかの報告^{25)、26)}から推測されている関係を示す。

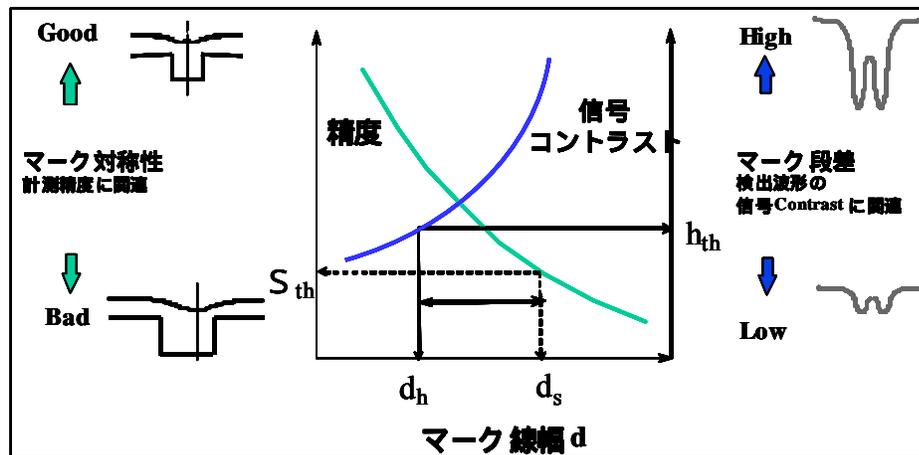


図 42 W-CMP におけるアライメントマーク幅とアライメント精度、信号コントラスト

線幅が大きくなると、信号コントラストは上がっていくが精度は逆に悪化していくという現象は、経験的には知られているものの、本研究開始前にはその理由はまだ解明されていない。この現象を「W-CMP ではプラグでは平坦化されるがパターン幅が大きくなると過研磨で平坦にはならず物理的な段差が発生する。この段差形状は非対称で、パターン幅が大きくなると悪化する」という仮説を立てることにより説明することができないか？ということが本節の主題である。アライメントマークの信号コントラストはマークの段差量が低ければ低く、高くなれば高くなる。非対称性はアライメント精度に対応し、マークの幅が太いと対称性が悪くなりアライメント精度が劣化するのではないか？と考えたわけである。

3.4.1.3 ウエハ面内での膜厚ばらつき

例えば酸化膜の厚さがウエハ内でばらつくと、アライメントマークの形状が非対称性とならなくても、TIS がある場合には計測エラーとなる。

これはアライメント検出原理が光学の結像を使用しており、アライメントマークの複数の材質で構成する縦構造に対して照明光は多重反射し干渉し、その反射光で像が形成される。ウエハの左右で酸化膜の厚さが異なれば干渉状態が異なり、例えばコマ収差の空間周波数特性の影響を受けるなど、TIS が無ければ対称の信号となるはずの光学像が非対称になる。AGA の様にグローバルアライメントでは、ウエハの左右の計測誤差が、反転するためウエハの倍率計測のエラーとなってしまう。この例はプロセス要因だけでなく TIS との相互作用を含む例であり、TIS-WIS Interaction の一例と言える。

3.4.2 半導体露光装置を使用する際の誤差検討

ここでは、半導体露光装置を使用して WIS がどのような挙動でエラーを発生するかを実験的に調べる。まず AGA のシーケンスでアライメントを行った場合での計測エラーの発生事例を示し、次に W-CMP プロセスウエハのアライメントマークの線幅を変えた時に、AGA 結果がどうなるかを Stepper を使用して検討する。

3.4.2.1 グローバルアライメントによる計測エラー

ここではアライメントマークとして図 43 に示した様な形状のものを使用する。図 40 は 20 ミクロンピッチに長さ 30 μm の長方形のパターンが六個配置し、その計測の平均の値を使用するものであり、長方形のエッジ d を 0.6、1、4 μm 等の幅のマークをそれぞれ用意する。

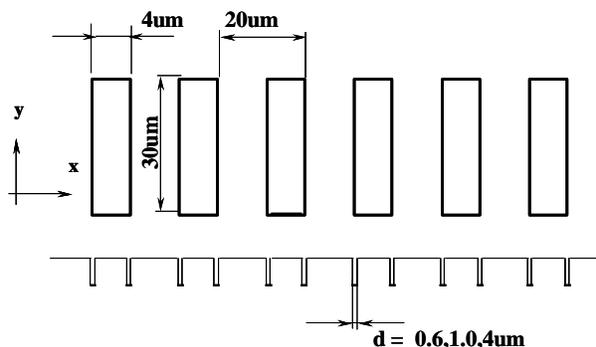


図 43 グローバルアライメントによる計測エラー検討に使用したアライメントマーク

図 43 は X 方向の検出用のマークであり、Y 方向の検出用には別に図 43 を 90 度回転したものを用意しそれを使用する。このアライメントマークに対して図 5 で示したアライメント検出系を使用し、図 7 に示した AGA により、ウエハのアライメントマークの位置を計測する。

図 44 はグローバルアライメントにおいて発生するエラーの典型例を示したものである。

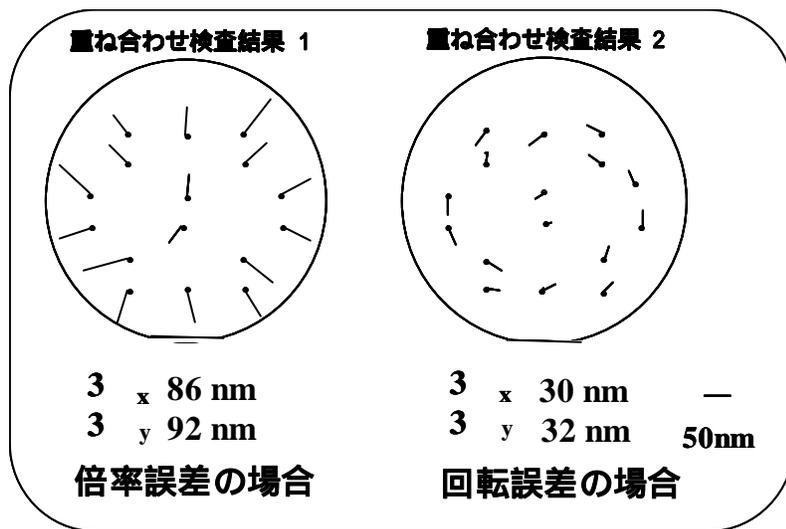


図 44 グローバルアライメントにおいて発生するエラーの典型例

図 44 の二つの丸はウエハを表しており、各ショットでの重ね合わせ検査装置での検査結果を示すものであり、各線分は各ショットでの X 方向、Y 方向の計測結果をベクトル的に示すものである。左側に示した例では、放射状に各線分は広がっており、これを倍率誤差と呼んでいる。一方、右側に示した例では回転する様に各線分は示されており、これを回転誤差と呼んでいる。

各ウエハとも 16 ショットでの計測結果を示しており、図 44 の右下に示した線分の長さが 50nm に対応している。倍率誤差と回転誤差は数学的に分離して表現できる。

3.4.2.2 マーク線幅と AGA の倍率誤差²⁷⁾

W-CMP ウエハに対して、図 43 で示したマークの線幅 d を 0.6、1、4 μm とした場合に倍率誤差がどう変化するかを Stepper の AGA 結果から検討を行う。倍率誤差は干渉計付 XY ステージの駆動量から直接算出できるが、回転誤差は一度露光した後に重ね合わせ検査装置で検査しないと判明しない。同一条件での計測の回数を多くし高精度を達成するために、ここでは露光や重ね合わせ検査装置による検査を必要とせず AGA の結果から算出できる倍率誤差に関してのみ検討をおこなった。倍率誤差の計測再現性は、最新の装置では 0.1ppm 以下である。

図 42 で示したような、これまで多くの研究者が経験をつうじて得たイメージに対して、ここでは別の新しい表現与えた。それを図 45 に示す。

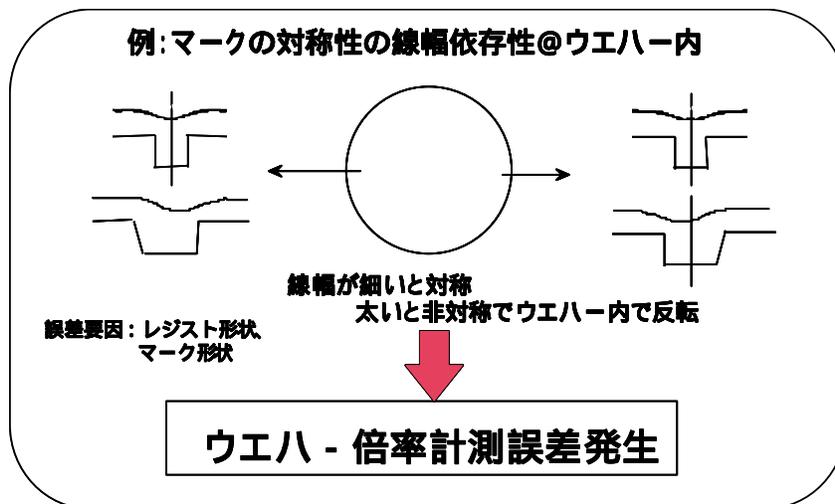


図 45 アライメントマークの線幅 d とマークの非対称性

図 45 は、アライメントマークの線幅 d が細いと WIS が少なく倍率誤差が少なくなり、線幅 d が太いと WIS が大きく倍率誤差が大きくなるか？それはマークの非対称によるものかそれともレジストのカバレッジの非対称性によるものか？と言う問いかけを表している。そこで図 46 に示した W-CMP プロセスの構造のウエハを使用してレジスト塗布前と塗布後の両方の状態で、AGA の倍率誤差を求め、アライメントマーク線幅 d を 0.6、1、4 μm に変化させたときの計測結果を調べた。

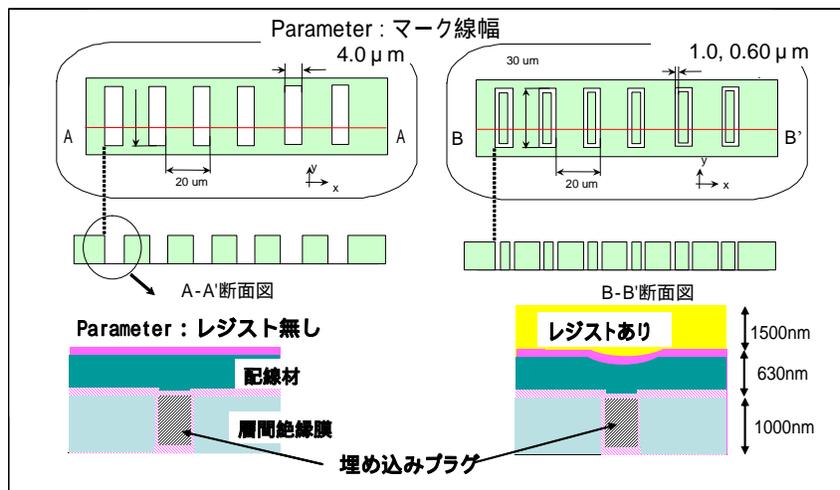


図 46 検討に使用した W-CMP プロセスの構造

今回の実験では、8インチウエハを使用して AGA ショットは最大スパン 150mm となる様に設定した。ウエハ倍率が 0.2ppm あることは 150mm のスパンの両端の計測ショットでは±15nm の計測誤差を生じたことに対応する。

このウエハ倍率の誤差からウエハ全面での計測誤差がいくつかは、ウエハにどうショットを構成しているかで一義的に決定される。例えばウエハ内に XY の両方向 20mm のピッチで XY に 10 ショットずつ全部で 100 ショットの構成とすると、ウエハ倍率が 2ppm 発生すると、X 方向の両端のショットはウエハ中心からの距離は 90mm なので、90mm に百万分の二 (2ppm なので) を掛けた値 (= 180nm) だけ計測誤差が生じる。これを各ショットで算出し、全ショットの標準偏差 3σ (=346nm) を計算することでウエハ全面での計測誤差となる。

今回の条件 (8インチウエハ、22mm ピッチ、46 ショット) では 0.1ppm のウエハ倍率が発生する場合には、 3σ 12nm の精度劣化となる。

3.4.3 原子間力顕微鏡 AFM を使用しての誤差検討

本項では、アライメントマークの形状を原子間力顕微鏡 AFM (Atomic Force Microscope) を使用して計測し、マーク形状の非対称性を定量化して、WIS の誤差検討を行う。

特に W-CMP プロセスウエハのアライメントマークの三次元形状を AFM で計測し、アライメントマークの線幅でどの様な変化をするかの定量化検討を行った。

更に今回使用した AFM の検討結果の精度がどの位精度があるかを、他の Profiler と比較して誤差を検討した結果に関して報告を行う。

マーク形状の非対称性を定量化の目的として原子間力顕微鏡 AFM を使用した。この理由は

- 1) 水平分解能が高いこと
- 2) 薄膜に対して計測誤差がないこと

の理由による。

AFM の計測原理の概念を図 49 に示す。

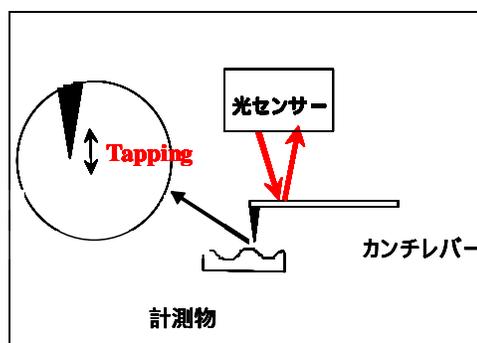


図 49 AFM の計測原理の概念

原子間力顕微鏡の計測原理を簡単に以下に説明する。

本来、AFMはその名の通り、計測物体とカンチレバーの間に働くファンデルワース力の引力を原子間力として検出する計測方法であり、垂直方向の検出は、カンチレバーと呼ばれているSi等で作成したプローブの先端(半径5~20nm)を計測物表面に、原子間力の働く位置まで近づけて、そのプローブ位置を、四分割光センサー(垂直分解能0.8nm)で検出するものである。

この原子間力は真空中で計測できるが、大気中では、計測物体上の水の分子等が付着しているため、引力を感じることは困難となっている。厳密に言えば大気中ではAFMと呼んでいる計測系は、原子間力を計測していないことになる。

実際にはカンチレバーを200~400Khzの共振周波数で、振動させて計測するタッピングモードを使用し、計測物体とプローブの先端が一定な距離となった場合をその点の高さとして色々な物体の形状を計測している。

3.4.3.1 線幅 対 段差量、対称度

AFMを使用してW-CMPのレジスト塗布前のアライメントマークの形状を線幅dを0.6、0.8、1、1.2、1.4 μm と異なるものを計測した。その計測値から、段差量と新たに定義した対称度を求め、線幅に対しての関係を示した²⁸⁾ものが図50である。

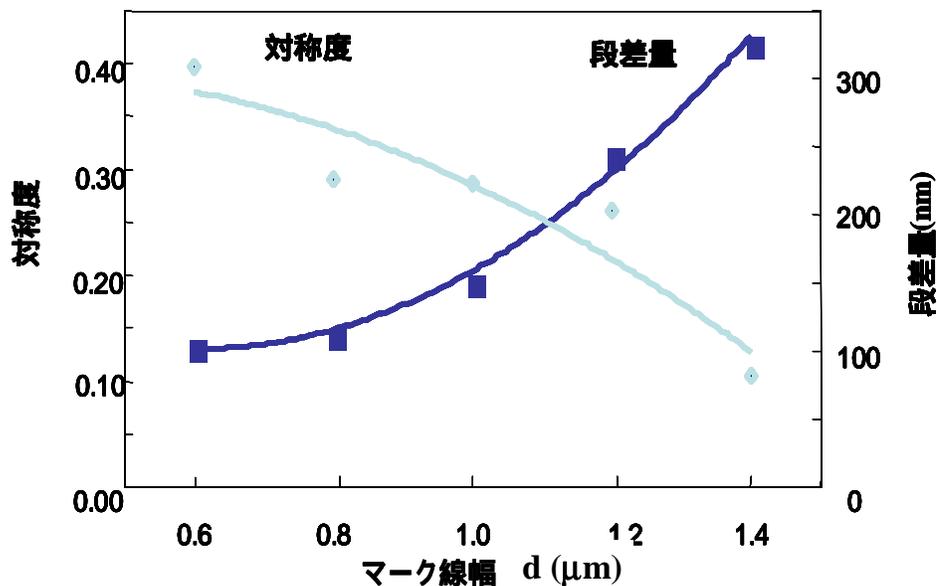


図50 W-CMP プロセスウエハのアライメントマーク線幅と段差量、対称度

図42で経験から予想した関係と同じ様に、線幅が変わると段差量も増えるがその対称性は悪化していることが分かる。

この対称度に関しては図 51 に示した様に

$$\text{対称度} = \text{Max}(1/M(x))$$

とした。

この対称度は、AFM による形状データ $F(x)$ に関して、距離 $2c$ で幅 W のウインドウを二つ構成し、ウインドウ間の $F(x)$ の値の差分の和を $M(x)$ とし、 x をマーク近傍で移動させ、その $M(x)$ の逆数の最も大きな値を対称度とするものである。一般に折り返し対称性、と呼ばれているものと同じである。もし完全な対称なデータでは $M(x)$ はゼロとなり、その逆数は無限大となるので、対称の場合に対称度は大きな値となる。この c と W の値はこれまで信号処理で使用されている一条件のものであり、色々なプロセスに対して変更が可能なものである。ここではウエハ上の値で $2.4\mu\text{m}$ と $3.2\mu\text{m}$ とした。この値は W-CMP プロセスウエハの時に実際に露光装置で使用されていた条件である。もしプロファイラで形状データを $0.1\mu\text{m}$ ピッチで計測した場合には、 c と W の計測データ数はそれぞれ 25,33 ピクセルとなる。

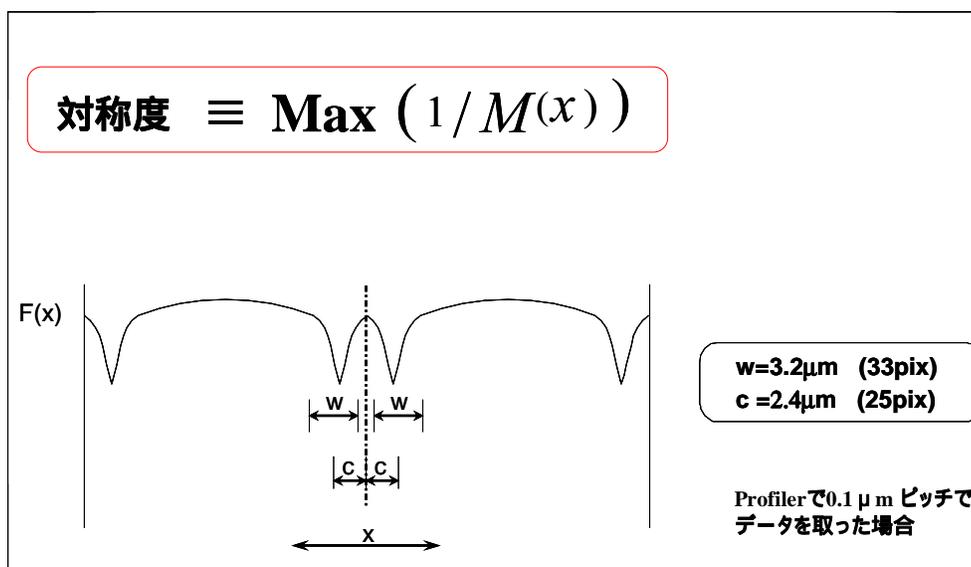


図 51 対称度の定義

次に別ロットで作製した W-CMP のアライメントマーク（線幅 $d=0.6, 1, 4\mu\text{m}$ ）にレジストを塗布し、AFM を使用してレジスト表面を計測し、ウエハ倍率誤差との関係を算出することを試みる。このウエハは図 46 等で Stepper を使用して検討した W-CMP と同一ロットのものであり、図 47 で示した結果では、レジスト塗布後にウエハ倍率誤差が発生したため、ここではレジスト表面形状のみの検討を行う。

図 52 に示す様に、ウエハ内の左右の AGA 計測ショットの X 方向の計測マークの上のレジス

ト表面形状を AFM を使用して計測し、左右のショットのマーク間での差分を求め、そこから線幅依存がないかを調べるものである。

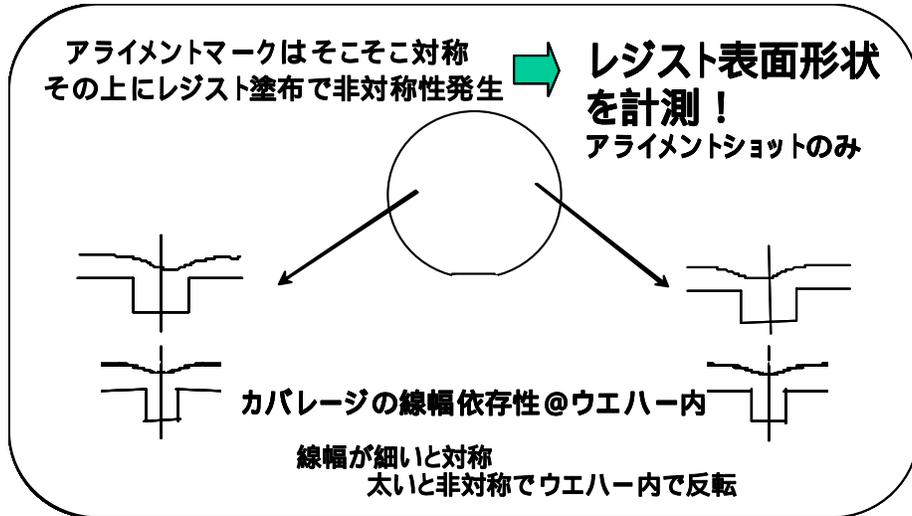


図 52 ウエハ内の左右のショットのレジスト表面形状の線幅依存性

図 53 が実際の線幅 $d=4\mu\text{m}$ の場合のレジスト塗布前後でアライメントマークの形状をそれぞれに計測した結果を重ねて示したものである。

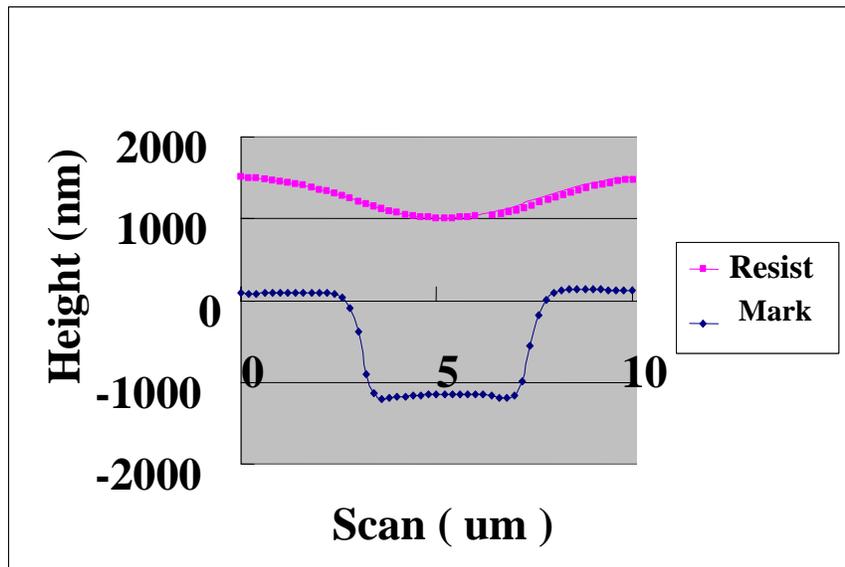


図 53 線幅 $d=4\mu\text{m}$ の場合のレジスト塗布前後でアライメントマークの形状計測結果

ウエハ内の左右の AGA 計測ショットのアライメントマーク間での形状の差分を定量化するためにウエハ内の対称度 SiW (Symmetry in Wafer) という評価値を新たに導入する。

ウエハ内の対称度 SiW は以下の定義とした。

$$\text{SiW} = \int_{2c,W} |\text{PD1} - \text{PD2}| dx$$

この SiW の説明を図 54 を使用して行う。ウエハ内の左右の AGA 計測ショットでのアライメントマークの形状計測データ PD1 と PD2 に対して、二つのデータを最もマッチする様に重ね合わせ、その差分の絶対値を実際に信号処理する範囲 $2c,W$ で積分したものをウエハ内の対称度 SiW と定義した。この場合、左右のマークの形状差が大きい場合にはデータ PD1 と PD2 の差が大きくなりウエハ内の対称度 SiW は大きな値となる。ここでの $2c,W$ は図 51 に示した場合と同一である。

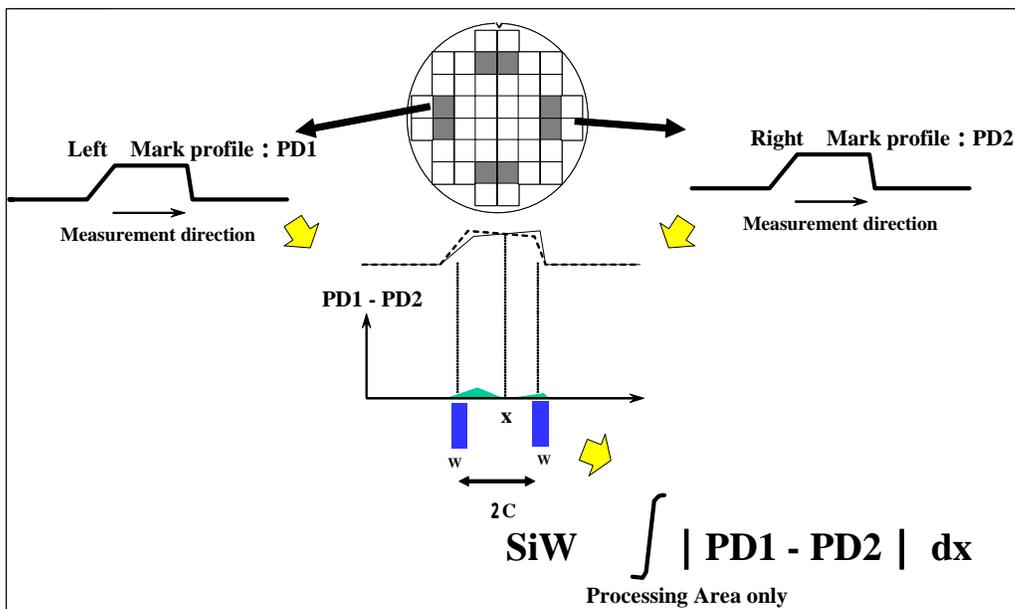


図 54 ウエハ内の対称度 SiW の定義

ウエハ内の対称度 SiW は図 54 に示した通り、左右のアライメントマークの対称性を定量化するものであるが、AFM でアライメントマークの形状を計測して、その全てのデータを使用するのではなく、実際の装置における信号処理のアルゴリズムを考慮して使用するデータ数、領域を決定する。ここでは図 54 に記載されている「Processing Area only」の様に信号処理で使用するウィンドウ等の領域のみの AFM 計測データを使用してウエハ内の対称度 SiW を算出する。このことで変数、処理方式が変わった場合には、実際の処理に使用する領域の AFM 計測

データを使用することになり、処理のアルゴリズムの WIS に対する敏感度とウエハ内の対称度 SiW を正しく相関を観察することになる。

図 55 はウエハ内の対称度 SiW とアライメントマークの形状の線幅 $d=0.6、1、4\mu\text{m}$ との関係を示すものである²⁹⁾。線幅 d が太くなることで、ウエハ内の対称度 SiW が大きくなり、ウエハ内の左右のショットのアライメントマーク形状の差が大きくなり、ウエハ倍率誤差の発生を WIS を定量化していることがわかる。この時アライメントマークの線幅という変数を変えているのでそれに伴い「Processing Area」である信号処理で使用するウインドウ領域は各線幅のアライメントマークでは異なっているため、それに対応した AFM 計測データを使用して各線幅のアライメントマークでのウエハ内の対称度 SiW を算出している。

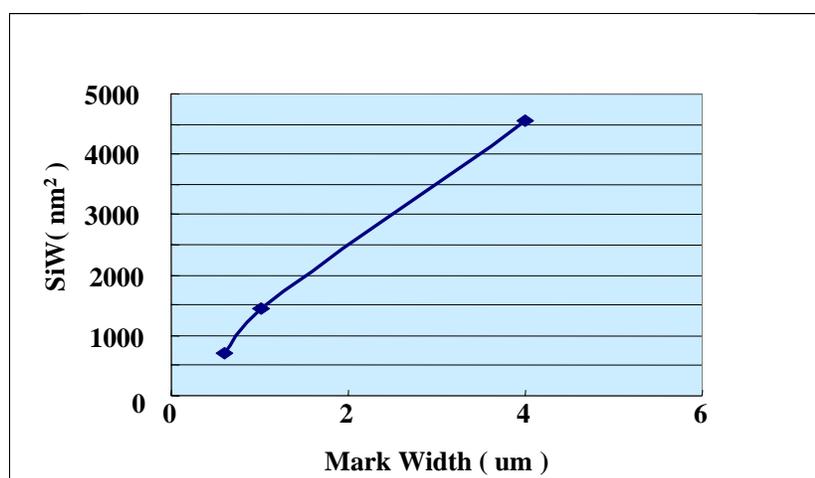


図 55 ウエハ内の対称度 SiW とアライメントマークの形状の線幅 d との関係

3.4.3.2 他の Profiler と比較した AFM の誤差検討

これまで原子間力顕微鏡 AFM (Atomic Force Microscope) を使用して計測したアライメントマークやレジストの表面形状をもとに WIS の発生メカニズムを調べてきた結果を報告したが、AFM の精度がどの程度かを検討する必要があると判断し、他の Profiler と比較しながら W-CMP プロセスウエハを用いて評価した。(実際には事前に評価を行い、原子間力顕微鏡 AFM の使用での誤差を定量的に認識して使用判断した。)この項ではこの他の Profiler と比較した評価結果を報告する。今回検討に使用した Profiler は、以下の三種類のものである。

AFM として、	Veeco 社製	ディメンジョン・メトロロジー AFM3000
触針式として、	KLA-Tencor 社製	HRP-220
光学方式として、	Zygo 社製	New View 5030 (Mirau 干渉)

AFM としては、ナノメートルオーダーの形状、表面ラフネス等を計測する事をターゲットと

して開発されたディメンジョン・メトロロジーAFM3000を使用した。計測原理は図47に示したものであり、垂直方向の検出原理は、プローブ（半径5～20nm）を200～400Khzの共振周波数で、振動させて計測するタッピングモードを使用した。垂直分解能0.8nm、水平方向には、最大70μmの範囲、 piezoを駆動（水平分解能1nm）して、立体形状計測を可能としている。触針式としては、300mmウエハ全域の計測可能な、HRP（High Resolution Profiler）を使用した。垂直方向の検出原理は、図56に計測原理の概念図を示した様に、スタイラス先端（半径40nm）により、被計測物表面を超低針圧でなぞり、そのスタイラスの位置を、静電容量センサー（垂直分解能0.02nm）で検出するもので、水平方向、最大90μmのミクロな領域をpiezoで駆動（水平分解能1nm）するステージと、最大300mmのマクロな領域を測定する、モーター駆動ステージの2つのステージを組み合わせる事で、立体形状計測を可能としている。

専門家でもなくても計測を容易に可能とする目的で、このHRPではフィルター等の設定が完全自動化されており、今回の計測時にもメーカー側の設定条件を使用した。

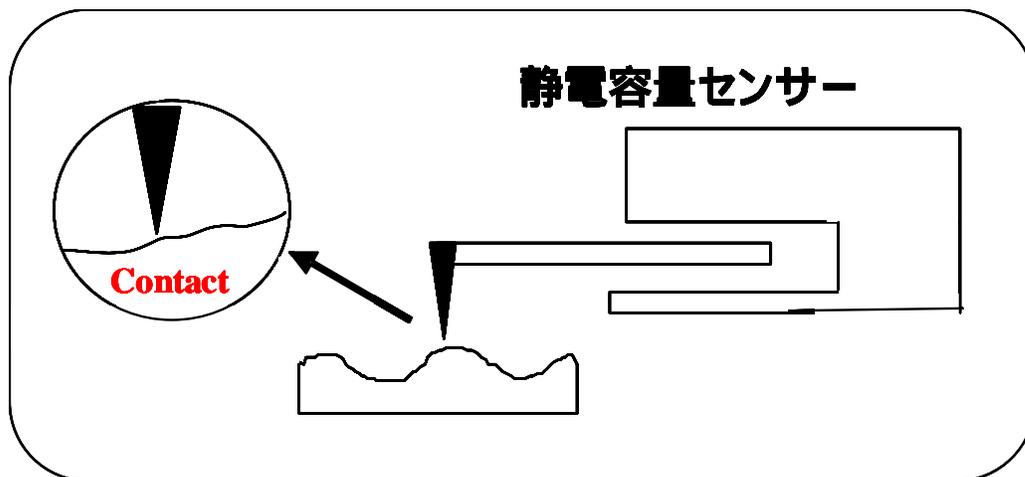


図56 HRP（High Resolution Profiler）の計測原理の概念図

光学方式としては、3次元表面構造解析顕微鏡である、New Viewを使用した。計測原理は、図57に示す様なMirau干渉計方式である。対物レンズ内には、参照光を作るハーフミラーと内部参照鏡を構成する。この参照光と、被計測物表面からの反射光で、被計測物表面と光学的な共役面に置いたCCDカメラ上で、干渉像を作成させる。光源としてハロゲンランプを使用し白色干渉としているが、波長フィルターを換える事で単色照明として、位相測定も可能としている。

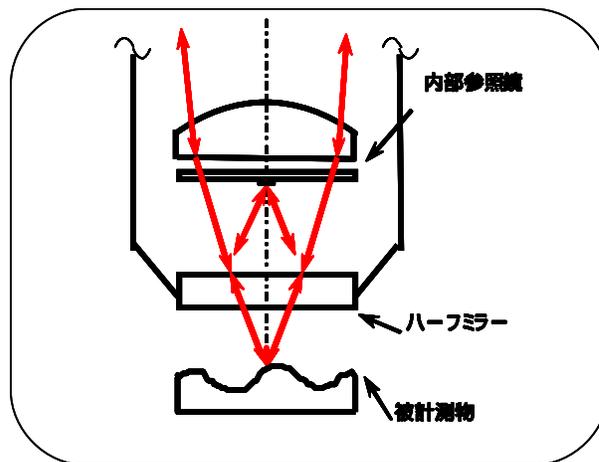


図 57 New View の計測原理 (Mirau 干渉計方式) の概念図

垂直方向の検出には、対物レンズをピエゾにより駆動し、その駆動位置を静電容量センサーにより、クローズドループにより制御する事と、複数のフォーカス面での干渉像を、コンピュータ内に取りこみ、Zygo 社独自に開発した、FDA (Frequency Domain Analysis) と呼んでいる、FFT (高速フーリエ変換) を使用した、周波数領域解析の処理により、垂直分解能 0.1nm で、高さデータに変換している。水平方向は、光学系の被計測物から、CCD カメラまでの結像倍率と、CCD カメラの画素ピッチで、水平分解能 (最高 0.1 μ m/Pix.) と検出範囲は決定される。

計測に使用した CMP ウエハの構造は、図 40 に示した W-CMP プロセスウエハの線幅 $d=0.6\mu$ m のアライメントマークを使用した。

評価項目として、以下の二項目を検討した。(計測範囲 $8 \times 20\mu$ m²)

計測再現性 (垂直方向)

Profiler TIS (= 計測真値)

HRP での計測結果の生データ (線幅 $d=0.6\mu$ m) を図 58 に示す。

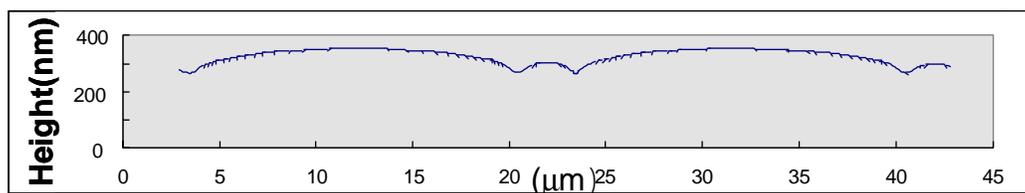


図 58 W-CMP プロセスウエハ (線幅 $d=0.6\mu$ m) のアライメントマークの HRP 計測結果

3.4.3.2.1 計測再現性（垂直方向）

同一 W-CMP ウエハー・マークを使用した計測再現性の検討結果を表 2 に示す。各 5 回計測を行い、各計測の垂直方向の Peak to Valley の値の、5 回計測の中でのレンジを示している。

計測回数が 5 回と少ないとは言え、3Profilers 共、1nm 以下の再現性であり、特に非光計測系では、0.5nm 以下の値となっている。AFM と触針式においては、0.5nm 以下の再現性であった。

AFM	触針式	干渉式
0.46	0.32	0.98

単位 (nm)

表 2 計測再現性の検討結果

3.4.3.2.2 Profiler TIS

垂直方向への計測再現性が、1nm 以下であっても、計測値の信憑性については、別の検討が必要である。もちろん、3Profilers 共、米国標準技術研究所 (NIST) にトレーサブルな校正品で校正を行っている。しかしながら、この校正品の形状は、垂直段差であり、CMP ウエハの様な傾いた段差構造においての計測値が、真値からどれだけのズレがあるのかを検討を行う必要がある。そこで、今回新たに、Profiler TIS という評価基準を導入して、計測値の信憑性についての検討を行った。まず、Profiler TIS の TIS についての説明を行う。

図 20 に示した、重ね合わせ検査装置における TIS 補正法と同じく、Profiler の計測値の信憑性を評価する場合においても計測物を、0 度、180 度と回転させて計測し、その計測値同士を比較する事を提案して、それを Profiler TIS と呼ぶ事とし、各 Profiler の評価を行った。

但し、今回の Profiler TIS は、重ね合わせ検査装置での TIS とは異なり、式(12)で定義される。すなわち図 59 に示す様に、0 度で計測したデータ $f_0(x)$ と 180 度で計測した $f_{180}(x)$ の 2 つの計測データ的一方を反転させ (例えば $f_{180}(-x)$)、2 つのデータを最も合う様にフィッティングした後、2 つのデータの差の絶対値を足し合わせたものを計測点数 AP で割ったものとした。

$$\text{Profiler TIS} \equiv \int |f_0(x) - f_{180}(-x)| dx / AP \quad (12)$$

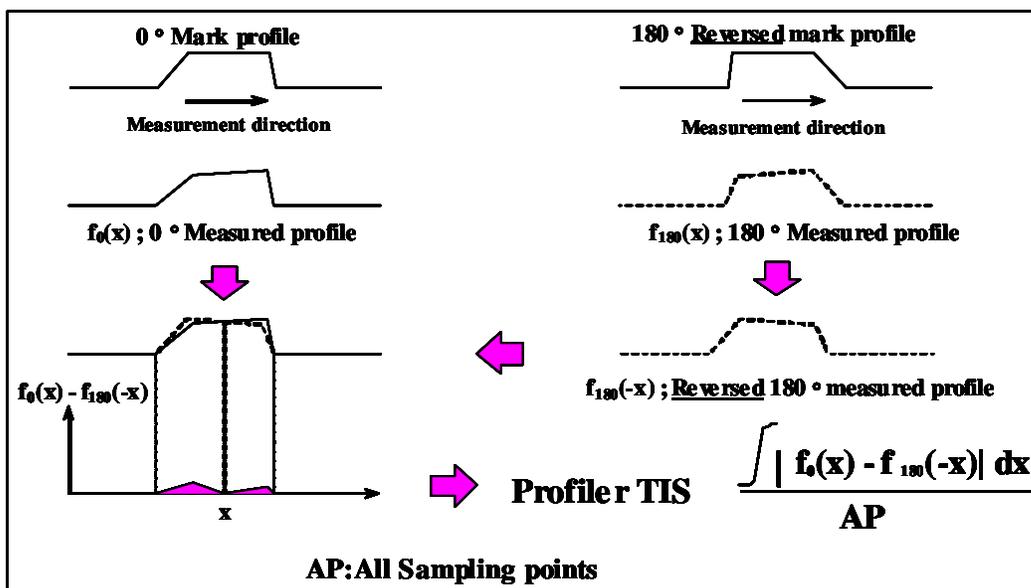


図 59 Profiler TIS の定義

この Profiler TIS についても、同一 W-CMP ウエハー・マークを使用してデータ取りを行った。その結果を表 3 に示す。

AFM	触針式	干渉式
1.52	0.55	1.37

単位 (nm)

表 3 Profiler TIS の検討結果

この検討結果を判断する場合に、計測時のサンプリング誤差による影響を考慮する必要性があると判断し、新たに式(13)で定義し、図 60 に示す様な、最大サンプリング誤差 (Maximum Sampling Error: MSE)を検討するとした。

$$\text{MSE} \equiv \int |f_0(x) - f_0(x+1)| dx / 2AP \quad (13)$$

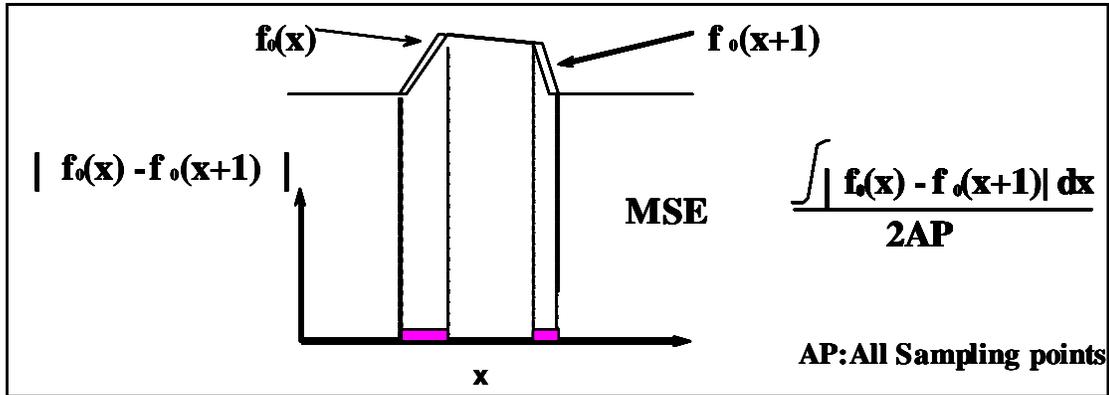


図 60 最大サンプリング誤差 (MSE)の定義

この MSE は図 60 に示した通り、計測データ $f_0(x)$ と、一計測点ずらした $f_0(x+1)$ のデータの差の絶対値を足し合わせたものを計測点数 AP で割り、更に半分としたものである。言い替えば、Profiler TIS を計測する時に、被計測物の位置で、最悪 MSE の量だけ、誤差が発生すると言う事である。

各 Profiler に関して、最大サンプリング誤差 (MSE)の検討結果を表 4 に示す。

AFM	触針式	干渉式
1.17	0.47	0.48

単位 (nm)

表 4 各 Profiler に関しての最大サンプリング誤差 (MSE)の検討結果

表 3、4 に示した検討結果は、最大約 1.5nm であり、WIS 評価の場合に考慮すべき値となる。

Profiler 間においては Profiler TIS、MSE とともに AFM の結果が最も悪い結果であった。この差を問題として WIS を考えなければいけない場合には、今後、計測物体によっては他の Profiler の使用やより高精度な AFM を使用する必要があることを明らかにすることができた。

3.5 第3章のまとめ

本章では、アライメント計測系の誤差の解析に関して、本研究を通じて新たに見出された現象や解明された知見について述べた。この誤差解析は、本研究の目的のウエハのアライメント計測系の高精度化のための現状の問題点を明確化するためのものである。

本章ではまず、重ね合わせ精度に関して、誤差分類を定量的に行い、hp65nmに対するOverlay Budgetを示した。

次にTIS-WIS Interactionに関して重ね合わせ検査装置使用での検討結果を示し、式による表現を行い、WISの存在を許容するのなら、TIS-WIS Interactionにより大きな計測誤差が発生することを示し、そこからTISを完全に無くす必要性を示した。

そして、実験、Simulationとモデル化の三つのアプローチによりTISとWISの誤差解析をおこなった。TISに関しては、アライメント計測系の光学系のコマ収差と照明系の不均一性がある場合に検出するアライメントマークの段差量により信号の対称性がサイン関数で変化することを、実験とSimulationにより示した。更にコマ収差により発生する像の非対称性のメカニズムの本質を説明できる簡単な光学モデルを提案した。

WISに関しては、その発生原因に関してレジスト起因、Chemical Mechanical Polishing(CMP)起因、膜厚ばらつき起因に関して検討した。そして半導体露光装置を使用してWISの誤差検討をおこない、グローバルアライメントによる計測エラーを評価基準とし、マーク線幅とグローバルアライメントの倍率誤差との関係を明らかにした。更に原子間力顕微鏡AFMを使用して、アライメントマークの形状を計測し、誤差の検討を行った。AFM使用に当たりまず他のProfilerと計測誤差を比較検討し、その結果を示した。そしてAFMを使用してアライメントマークの線幅と、アライメントマークの段差量、アライメント信号の対称性についての調査し、その結果を示した。

これらの検討により、これまでまったく解析されていなかったアライメント計測系の誤差をデータ数は少ないとはいえ、世界で初めて定量的に表現でき、その研究成果の意義は大きいと考える。

第4章 アライメント計測系の誤差への対応策

本章では、半導体露光装置のウエハアライメント計測系の誤差の影響を軽減するための新しい対応策を提案する。これまでの章において、アライメント計測系の誤差の発生する要因として、装置要因誤差 TIS、プロセス要因誤差 WIS、それらの相互作用 TIS-WIS Interaction を指摘し、それらに対して検討を行ってきた。この章においては、各誤差の発生原因を把握した上で、どの様にして計測誤差の発生防止、または影響を軽減するかに関して、新規の対応策を提案し、その内容に関して精度等の定量的な基礎検討を行う。

4.1 TIS への対応策

装置要因誤差 TIS は、3.3 の項で検討した様に、アライメント光学系が形成する像を非対称化する性質をもつ誤差で、その具体的な要因としては

コマ収差 (各光学素子の偏心起因)
Telecentricity (照明系の不均一性)

がある。これらに関して、第3章では、実験、Simulation、コマ収差に関して単純なモデルを考え検討を行った。またニコンの菅谷氏を中心として TIS に関しての研究が行われており、本研究と同様に、コマ収差、照明系の不均一性が TIS の要因であることが報告されている³⁰⁻³³⁾。

コマ収差や Telecentricity を改善するには各光学エレメント単体、組立てた時の空気間隔、偏心などの個々の精度を上げるように正しく組み立て、調整を行うこと以外に解決策がない。そのためには、対象とする光学系を組み立て、調整をしない必要があるかどうかを高精度、高感度で判断できる評価基準が重要となる。

そこで、ここでは TIS の発生原因を解明した上で、新規の光学系の性能を判断する評価基準を提案し、実際の半導体露光装置を使用してその妥当性を実証する。

4.1.1 光学像の対称性 SOI と 2 マークの距離計測 TIS2 を使用した評価基準^{15),19)}

光学像の対称性 SOI は、コマ収差と照明光の不均一性の両方の影響を受けることになる。その為、光学像の対称性 SOI だけを観察しても、それがコマ収差、照明系の不均一性のどちらにどの程度起因するものかはわからないので TIS を評価することはできない。一つの評価量(光学像の対称性 SOI)に対して変数が2つ(コマ収差と照明系の不均一性)あるからである。この様に光学像の対称性 SOI は、コマ収差にも照明系の不均一性にも影響されるので、コマ収差で発生する像の非対称性を、照明系の不均一で発生する像の非対称性が

打ち消す量の場合も考えられ、光学像の対称性の評価基準の SOI で見ると対称性をもちながら実際にはコマ収差や照明系の不均一による TIS が存在する場合がある。

TIS を完全に無くすことを目標とするのなら、光学像の対称性 SOI だけを評価基準とするのは不十分であり、少なくとももう一つの評価基準を提案し、コマ収差、照明系の不均一と言う 2 つの原因による TIS を評価する必要がある。

そこで我々は、3-1 で報告した光学像の対称性 SOI の段差依存性に着目し、新たな評価基準として、「2 マークの距離計測 TIS2」を提案する。

以下、この新評価基準の説明を行う。

まず光学像の対称性 SOI の段差依存性は図 23、24 に示した様に、観察する物体の段差量が照明波長 λ の $1/8$ の奇数倍 ($\lambda/8, 3\lambda/8, \dots$) で最も非対称性が強調され、照明波長 λ の $1/8$ の偶数倍 ($2\lambda/8, 4\lambda/8, \dots$) ではコマ収差や照明系の不均一に寄らずに光学像は対称のままである。また、対称性 SOI は段差の増加とともに正弦波状に変化し、その周期は $\lambda/2$ である。

この現象を言い換えれば、コマ収差と照明系の均一性に敏感な段差量と鈍感な段差量が存在すると言う事である。そこでコマ収差と照明系の均一性に一番敏感な段差量を選んでその段差量のパターンを使用して、結像光学系のコマ収差と照明系の均一性を評価することを提案する。

この新たな評価基準として、「2 マークの距離計測 TIS2」と呼ぶとする。

2 マークの一方が $\lambda/8$ の段差を持ち、他方が $3\lambda/8$ の段差量を持つようにすると両者は互いに符合の異なる最も高い非対称性感度をもつことになる。この 2 マークを離して配置し、その間隔を、ウエハのある状態 (0 度計測とする) とウエハを 180 度回転した状態 (180 度計測とする) で計測し、その差分の値を評価値とするものである。

この方法の原理を図 61 に示す。

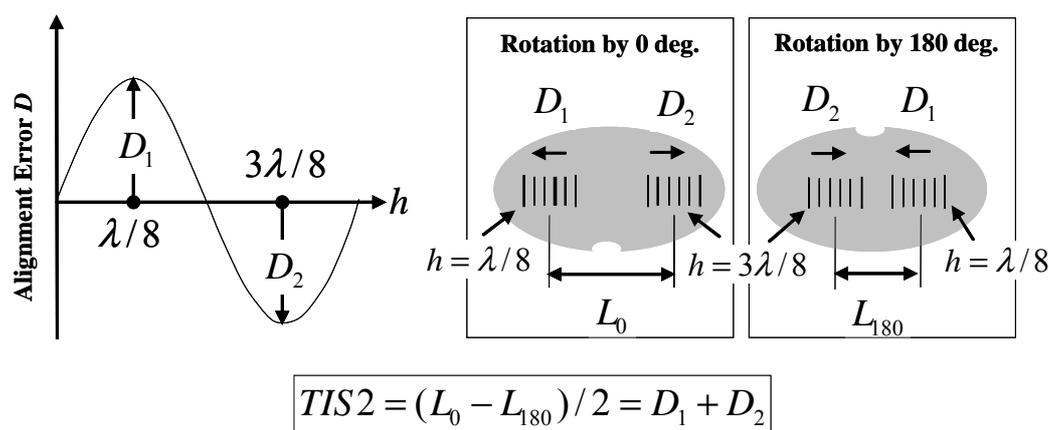


図 61 2 マークの距離計測 TIS2 の原理図

図 61 の左に記載したグラフは、TIS がある場合の段差量 h とそのマークでのアライメント計測誤差の関係を示した。 $\lambda/8$ と $3\lambda/8$ の段差量では、両方とも光学系のコマ収差と照明系の不均一性を最も敏感に反映する段差量で、その非対称性の方向が反対となり、その計測値への影響も図 61 の様にアライメント計測誤差 D_1 と D_2 と最大で正負の方向が逆に発生する。

そこで $\lambda/8$ と $3\lambda/8$ の段差量のマークを二つ、ウエハ上に作製し、その距離を計測する。図 61 の中央にウエハのある状態、ここでは 0 度状態とすると、で二つのマークの距離を計測し、その計測結果を L_0 果とする。

次にウエハを 180 度回転し、二つのマークの距離を計測し、その計測結果を L_{180} とする。

ここで今回提案する評価方法の二つのマークの間隔 TIS2 を下記の様に定義する。

$$\text{TIS2} \equiv (L_0 - L_{180}) / 2 = D_1 + D_2. \quad (14)$$

ウエハを 180 度回転させても、 D_1 と D_2 の方向は変わらないので、0 度、180 度両方での間隔の計測値の差の半分が、 D_1 と D_2 の和 TIS2 となり、一つの段差量を使用するのに比べて倍の感度で計測できる。

4.1.2 露光装置を用いた有効性の検証実験

次に、この評価方法を実際に適用させて、その効果の確認を行なった。

新たに提案した評価方法を半導体露光装置の位置合わせの為にアライメント光学系に適用し、その対応性の振る舞いを調べた。用いた光学系は図 20 で示した光学系にほぼ等しいものである。

アライメント光学系の一部を変化させて、偏心コマ収差と照明系の均一性を変化させて、2 マーク間隔 TIS2 との関係性を求めたものを図 62、63 に示す。

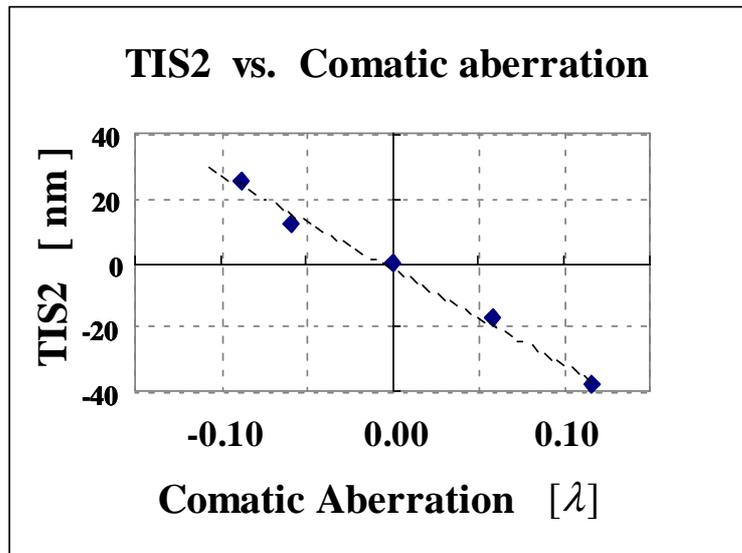


図 62 コマ収差と TIS2

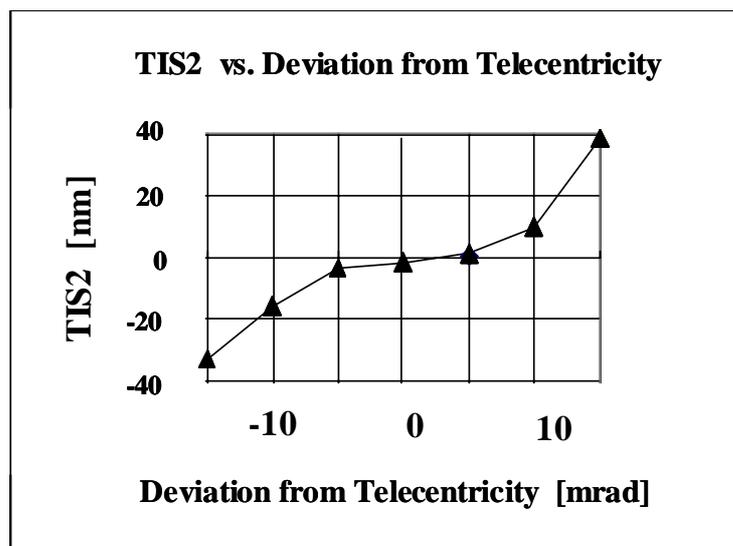


図 63 照明系の均一性を変化と TIS2

両方共、TIS2 に対して相関のある事を、両図より確認することができる。この時の照明系の不均一状態を評価するパラメータの Deviation from Telecentricity は、第3章の図28に示したものと同一である。

以上の結果より、対称性 SOI と 2 マークの距離計測 TIS2 を同時に二つの評価項目を使用することにより、光学系の偏心コマ収差と照明系の均一性の状態と言う二つの変数に対応して評価する事ができることがわかる。

この評価方法の有効性を現実に装置上で実証するために、半導体露光装置を使用して、実際に各種プロセスウエハを使用して、露光実験を行ない、この評価法を適用した場合と適用しない場合の性能比較をおこなった。その結果を 図 64 に示す。

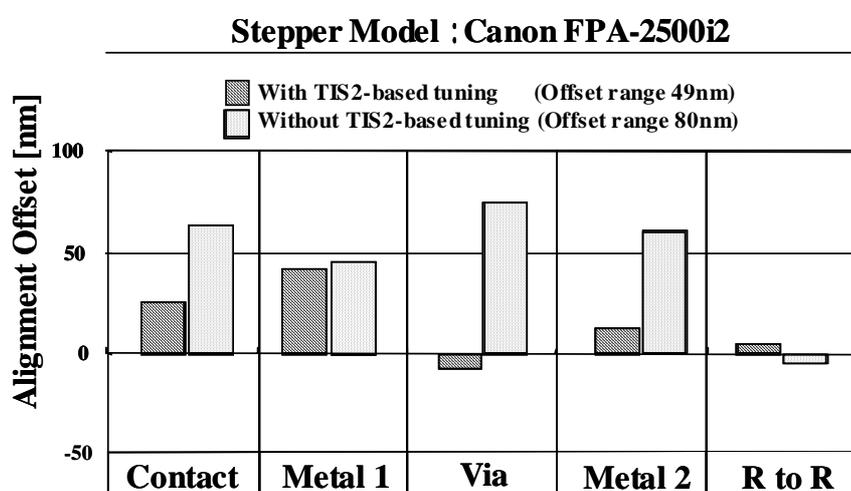


図 64 TIS2 適用有り、無しの調整によるアライメント結果

図 64 に露光後、重ね合せ検査装置で計測したオフセット量を示す。Offset はアライメント計測誤差が発生した時にその値を装置に入力して補正するための値であり、その絶対値は計測誤差と同一である。

露光機としては、キヤノン製半導体縮小投影露光装置 FPA2500i2 を使用した。プロセスウエハとしては、代表的な DRAM 工程の四工程 Contact, Metal1, Via, Metal2 とレジストパターン(3-1で説明したレジスト to レジスト)を使用した。

WIS のほとんど無い理想に近いレジストパターンにおいては、提案した評価法の適用前と適用後において大きな差は見られない。

しかし、プロセスウエハにおいては提案方式の効果が顕著になり、特に金属配線間の層間絶縁である Via においては、適用前と適用後の間に 80nm 以上の差が見られた。図 64 に示した結果の様に、本研究において提案した評価方法を適用して光学性能を調整したアライメント光学系を使用する事で、オフセットばらつきが、レンジ 80nm から 49nm に向上した。ここで使用した装置仕様は、重ね合わせ精度 120nm 程度であり、図 64 の改善結果で十

分満足するものであり、本研究で提案した評価方法の有効性を現実の装置を用いた実験により実証されたと判断した。

図 64 の結果は、性能向上しているものの、本研究において提案した評価方法を適用しても、49nm のオフセットばらつきのレンジが存在するとも言える。この原因は、装置のアライメント光学系以外の TIS、WIS、重ね合わせ検査装置等である。より高精度の結果を必要な場合には、この原因全てを解消することが必要となる。

4.2 WIS への対応策

この項ではプロセス誤差 WIS による計測の誤差の発生に対しての新規の対応策を提案する。W-CMP プロセスの WIS に関しては、3.4.2 の節で検討した様に、アライメントマークの非対称性とその上に塗布したレジストの形状の非対称性の両方、存在する。

図 48 に示した通り、アライメントマークの線幅を変えるとアライメントマークの非対称性が変化するので、非対称性の生じない線幅を選択することも WIS 対応の手段の一つである。しかし、線幅を細くすると、信号コントラストの低下が懸念される。そこでマークの対称性による計測精度の向上と信号コントラストの低下による検出率、計測精度の劣化とのトレードオフにより実際の線幅を決定し使用することになる。

しかしながらこの方法は万能な方法とは言えない。特にプロセス誤差が変化した時には再度の最適化が必要となる。

その理由として、アライメントマークの線幅と対称性は、同じプロセスでも別の日に作製した時には、プロセス機器の誤差により同じになるとは限らないからである。例えば CMP 装置の定期メンテナンスが入ったことにより微妙な CMP の条件が異なることが考えられる。その時 CMP の最適条件は、デバイスパターンに対して行われ、アライメントマークに関しては「できなり」の条件となる。このため事前のあるロットで最適線幅を決めたとしても、CMP 装置等の定期メンテナンス後に同じプロセスを処理した時（これを別ロットと呼んでいる）には、必ずしも前の最適条件がアライメントマークに適用できるとは限らない。

そこで本節ではアライメントマーク、レジストのカバレッジの非対称性があってもアライメント計測誤差が発生しない新しい方法を提案し、その精度検討を行う。

4.2.1 Alignment Offset Analyzer (AOA)^{34),35)}

ここで提案する新しい WIS 対応の方法を「Alignment Offset Analyzer」と呼ぶこととする。（AOA とも略して呼ぶとする）

以下にこの方法の詳細な説明を行う。WIS への新規対応方法である Alignment Offset Analyzer AOA は、図 65 の AOA の概念図に示す様に Profiler、アライメント検出系相当の顕微鏡、信号 Simulator から構成される。

その計測手順は以下の通りである。

- 1) Profiler によりアライメントマークのレジスト塗布前後で 3 次元形状を計測
- 2) 信号 Simulator で 3 次元形状データを使用してアライメント信号を Simulation する
(顕微鏡による実際の像を考慮して)
- 3) アライメント信号を信号処理し、Profiler データに基づき計測誤差を算出する
- 4) 計測誤差を、露光装置によるアライメント後の Offset として使用して露光を行う

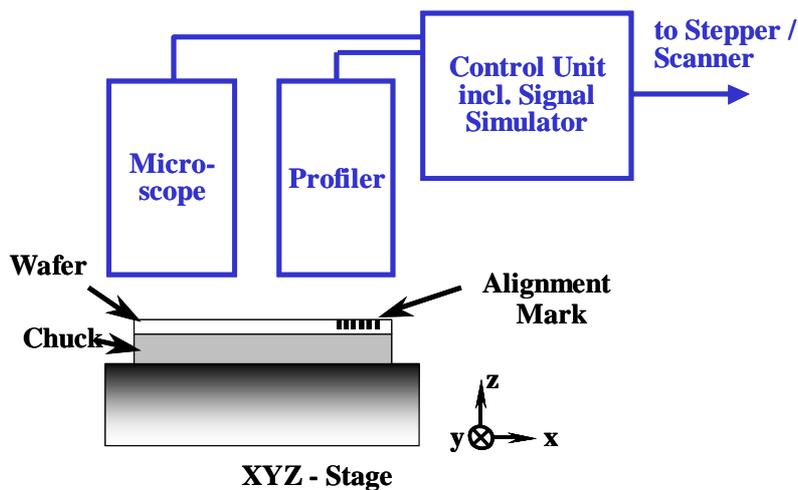


図 65 Alignment Offset Analyzer (AOA) の概念図

次に図 66 に AOA におけるウエハと情報の流れと、コーター、露光装置との関係を示す。

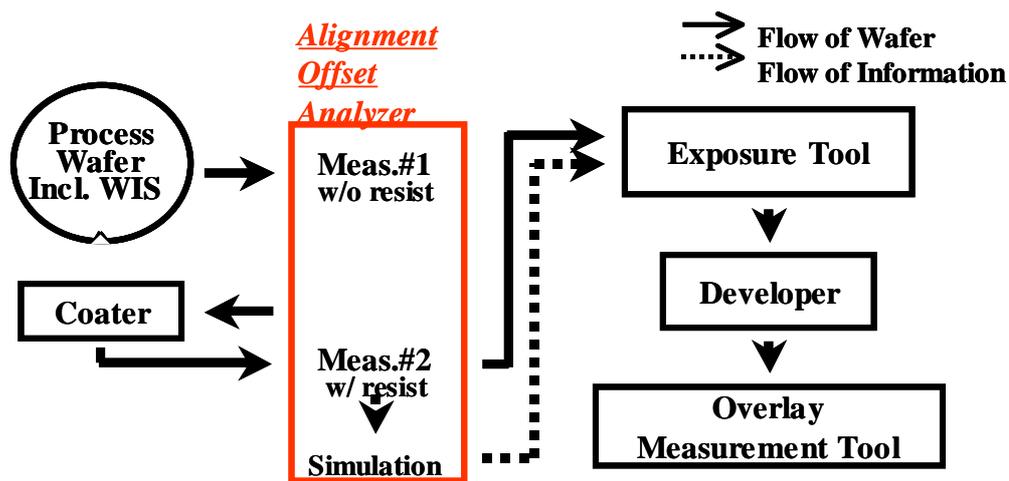


図 66 Alignment Offset Analyzer (AOA) におけるウエハと情報の流れ

アライメントして露光処理を行いたいウエハを、レジスト塗布前に AOA に送り、そこで AFM 等の Profiler でアライメントマークの形状計測を行う。

形状計測後、ウエハはコーターに送られて、レジストを塗布され、再度 AOA に送られる。

AOA ではレジストを塗布されたアライメントマーク形状を Profiler で再度計測を行う。

この時、アライメント検出系と同等の顕微鏡でレジスト塗布されたアライメントマークの像を観察し、そのアライメント信号を検出する。

この実際のアライメント信号を参照して、レジスト塗布前後での形状計測を重ね合わせ、信号 Simulator でアライメント信号を計算する。(Simulator の信号に実際のアライメント信号が最も合う様に、レジスト塗布前後での形状計測データの重ね合わせを行う)

Simulator で計算したアライメント信号に対して、信号処理を行い、計測誤差を、Profiler データを元に算出する。

アライメントマークが非対称の場合に、Profiler で計測した形状のどこをアライメント計測の正しい位置とするかは、エッチングプロセス条件に依存する。エッチング後に電気特性等を使用して正しい位置に対応する形状位置を事前に決定しておく必要がある。(半導体を作製する上では当然行われている作業である) この計測誤差を、露光装置にネットワーク等で情報として渡し、アライメント後の Offset として使用して露光を行う。アライメントマークだけでなく、重ね合わせ検査装置のマークの形状も AOA で計測すれば、その形状、Offset 情報も重ね合わせ検査装置に送り、検査結果に反映することも可能となる。この手順により、非対称なアライメントマーク、レジスト形状に対してもその計測誤差を AOA により算出して、その誤差の影響を受けないアライメントを可能となる。

以上が本研究で提案する新しい WIS 対応策である。

図 67 に図 66 とは別の表現で AOA での情報の流れと、Profiler、顕微鏡、Simulator との関係を示す。その流れは以下の様である。

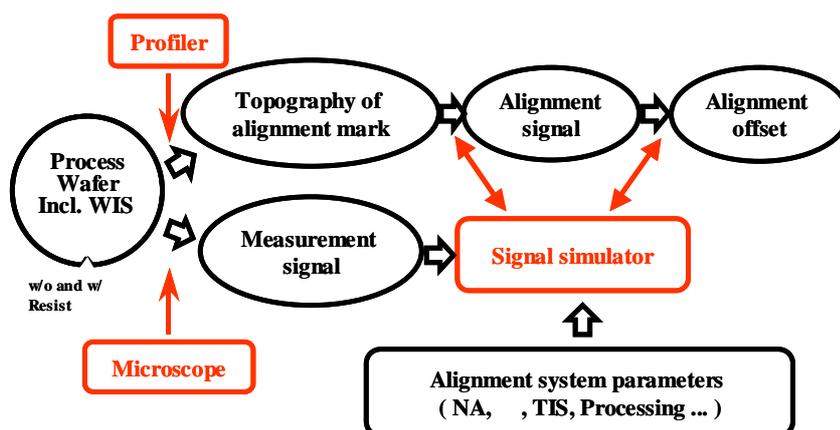


図 67 Alignment Offset Analyzer (AOA) におけるウエハと情報の流れ

実プロセスウエハに対して、レジスト塗布前後で Profiler によりアライメントマークまたはその上のレジスト表面形状を計測する。レジスト塗布後のアライメントマークに対して顕微鏡により、実際のアライメント信号を検出する。信号 Simulator では、実際のアライメント波形を参照し、レジスト塗布前後での形状計測データを重ね合わせを行い、実際のアライメント波形と信号 Simulator により計算したアライメント信号波形が同じ様になる。この時、アライメント光学系の諸変数(含む TIS 情報)も考慮して、信号 Simulation を行う。Simulation したアライメント信号に対して、実際の露光装置で使用される信号処理により計測値を出し、Profiler により計測したアライメントマーク形状情報を元にアライメント Offset を算出する。図 68 に実際に計測した形状データや Simulation した信号を示す。

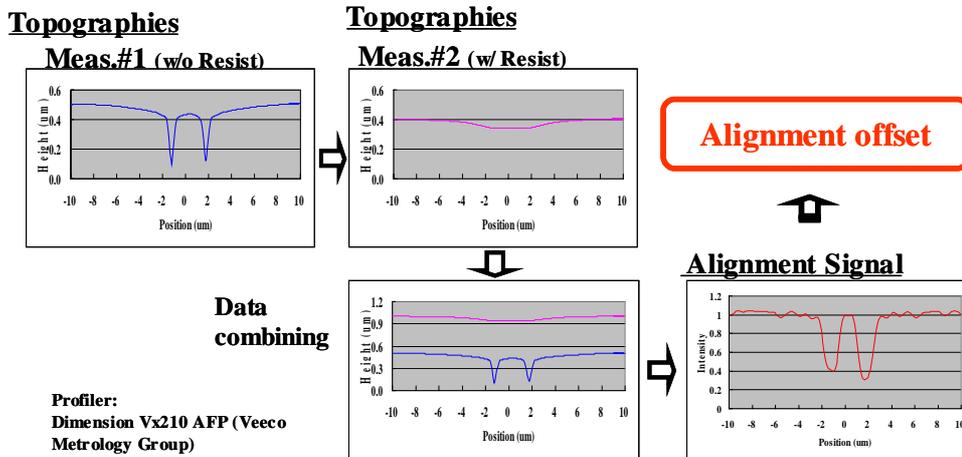


図 68 実際に計測した形状データと Simulation した信号

使用したウエハは W-CMP ウエハでアライメントマーク幅 d が $0.6 \mu\text{m}$ のものである。この計測では Profiler として、Veeco 社製 Dimension Vx210 AFP を使用した。まず、Meas#1 にレジスト塗布前のアライメントマークの形状データを示す。 $0.6 \mu\text{m}$ のアライメントマーク幅 d のそれぞれの中央の距離は設計値の $4 \mu\text{m}$ となっている。両方の $0.6 \mu\text{m}$ の幅 d の形状は凹形状で多少、左側の方が深い形状である。

次に Meas#2 にレジスト塗布後のアライメントマーク上のレジスト表面形状データを示す。

レジストは、 $0.6 \mu\text{m}$ のアライメントマーク幅 d の影響を多少受けて、平らには塗布されずに、中央部で緩やかにへこんだ形状となっている。この形状を見て非対称かどうかを目視だけでは判断できない。そして二つの形状データを重ね合わせ、そのデータからアライメント信号を Simulation した。この時参照に使用したアライメント信号は、実際の半導体露光装置のアライメント計測系を使用した。(実際の信号はほぼ Simulation した信号と同一のため掲載は割愛した。) 図 69 の図中に信号 Simulator に関する説明を記載した。

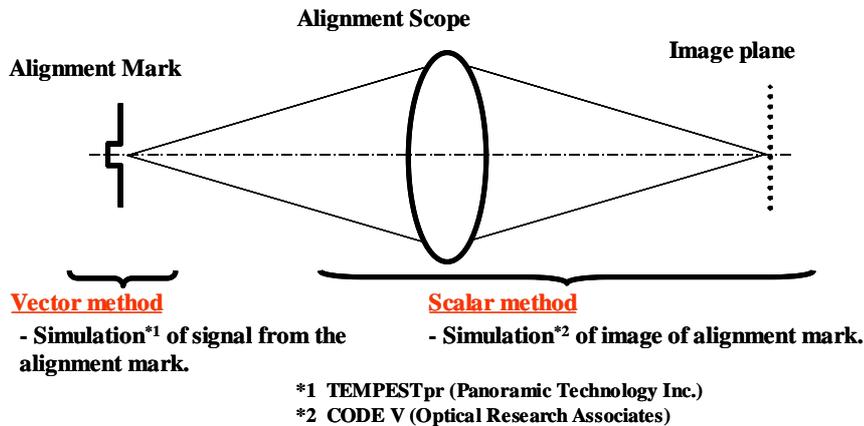


図 69 Alignment Offset Analyzer の信号 Simulator

ウエハ面近傍の光学計算としては、ベクトルモデルの FDTD(Finite Difference Time Domain)法を使用して計算する。この理由はナノオーダーの形状の計算を行うため、照明波長の 1/100 以下であり、スカラーのモデルでは誤差が大きくなる恐れがあるため計算時間は長くなるが、厳密な計算をするために FDTD を使用するとした。

実際に計算ソフトウエハとしては、Panoramic Technology Inc. 製の TEMPESTpr を使用した。

入力には Profiler からまたはマニュアル入力の形状計測データ（この結果が非対称なら WIS 情報も含まれる）、ウエハの半導体プロセスで使用される縦構造（厚さ）、各材質の複素屈折率情報を使用する。ウエハ物体近傍の計算を FDTD で行い、その振幅、位相を入力として光電変換素子上に結像する像強度の計算はスカラーモデルで行った。今回、コマ収差や照明系の不均一性等の TIS 成分も考慮して計算するには現状ではスカラーしかないためである。

実際に計算ソフトウエハとしては、Optical Research Associates (ORA)社製の Code V を使用した。図 70 に実際の信号 Simulator の結果を使用して流れを説明する。図 70 には Step1、2、3 の順のシーケンスの記載としている。

Step1 は入力変数設定であり、アライメントマークの断面情報（WIS 情報を含む 2 次元情報）と縦構造とそこに使用する材質の光学常数（複素屈折率）を入力とする。Step2 では、入力情報を元にベクトルモデルの Simulation#1 TEMPESTpr を実施する。

この時、照明角度、偏光状態それぞれに対し、ウエハ近傍での振幅、位相を計算する。

Step3 では、Step2 で計算した（振幅、位相）を入力として、スカラーモデルの Simulation#2 Code V を実施する。

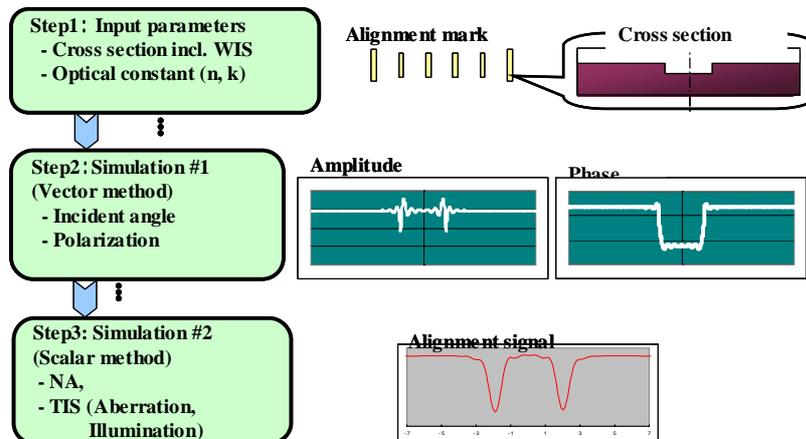


図 70 信号 Simulator の流れ

この時、アライメント光学系に使用する検出 NA, 照明 σ , TIS 情報も考慮して計算を行う。光電変換素子上の光学像の振幅の二乗を強度として、各照明角度、偏光状態それぞれで計算し、計算結果のアライメント信号に対応する光学像強度を結果として出力する。

もし照明光に広帯域な波長を使用する場合には、許容できる範囲で離散的な波長を選択し、各波長に関して、Step1、2、3 を実施し、離散的な波長からの光学像強度の和を取ることによって、広帯域な波長を使用時の出力とする。図 71 に実際に W-CMP ウエハに対して AOA により形状計測を行い、信号を Simulation した結果を示す。

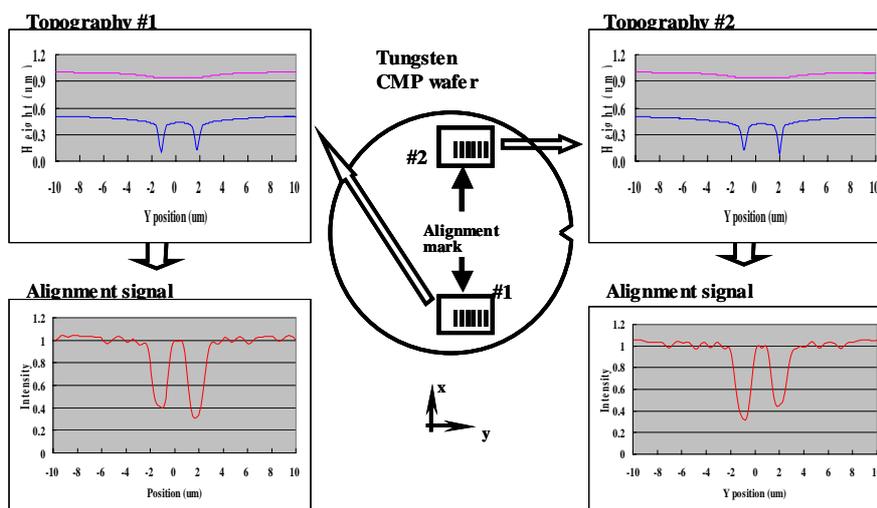


図 71 W-CMP ウエハを AOA により形状計測を行い、信号を Simulation した結果

ここではウエハの図中上下の Y 方向の検出用マークに関する結果を示した。図 71 の左

側に示したウエハの下部の結果は、図 68 に示したものと同一である。同じ様に、右側にウエハの上部の結果を示した。左右の信号は非対称性が反転しており、この場合、AGA によりウエハ回転誤差が発生することが考えられる。これらに対して信号処理を行い、0.8ppm 程度の回転成分が発生することが判明した。この 0.8ppm の値を、露光時に Offset としてアライメント後反映することでエラーを防ぐことができると考える。しかしながら実際に露光してそれを検証することは行わなかった。

この理由は露光後、重ね合わせ検査を行うためには、重ね合わせ検査装置を使用しなければならないが、その検査装置用のマークも同じように WIS のために非対称な形状に歪んでおり、何が正しいかを判断できないためである。

4.2.2 AOA の精度検討

この節では、現状の Simulator、AFM を使用して AOA がどの程度の精度であるかの基礎検討を行った結果を報告する。

AOA の精度がどの程度あるのかを検証するために以下では Si ウエハをエッチングしたものを使用するとした。

今回使用したウエハは Si ウエハを 1 回露光して、現像後、Si をエッチングしてパターンを形成したものにレジストを塗布したものである。

Si をエッチングする工程は垂直かつ対称なパターンを良好に形成できると考え、このウエハのアライメントマーク自体の非対称性 (WIS) は大変少なく、レジスト塗布による WIS (アライメントマークの上のレジスト形状の非対称性による計測ズレ) のみ発生すると判断した。

本検討では、まずレジスト塗布前の Si エッチングウエハを使用して、キャノン製半導体縮小投影露光装置 FPA3000EX4 により AGA 計測を行い、干渉計付き XY ステージの計測値でウエハ倍率の計測を行った。計測したウエハ倍率は-0.020ppm であった。その時のアライメント信号も検出し、格納した。

次に Si エッチングウエハにレジストを塗布し、AGA 計測を行い、干渉計付き XY ステージの計測値でウエハ倍率の計測を行った。計測したウエハ倍率は-0.143ppm であった。その時のアライメント信号も検出し、格納した。

次に図 72 に示す 4Shots のアライメントマークの形状を、レジスト塗布後、一部のレジストを剥離した状態において AFM Veeco 社製 Dimension Vx210 AFP で計測した。

Layout Condition on 200mm wafer

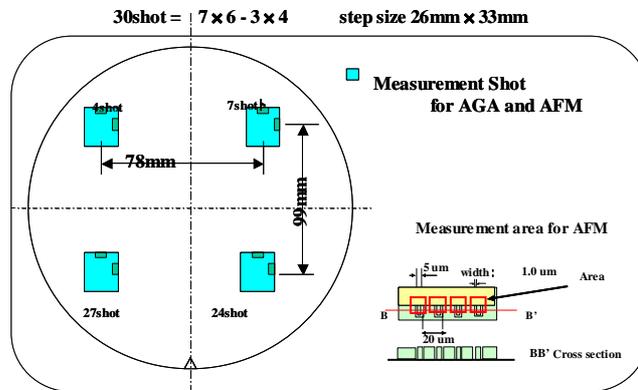


図 72 AFM で計測した 4 ショットとアライメントマーク形状

アライメントマークの一部を露光、一部を未露光とするには特別なレチクルパターンを使用し、露光、現像を行った。今回は、ポジレジスト（露光した部分が現像後、レジストがなくなる）を使用したので、図 73 に示す AFM 計測データの様に露光したアライメントマークの一部はレジストが無く、未露光の部分はレジストが残ったままである。

AFM Measurement Result

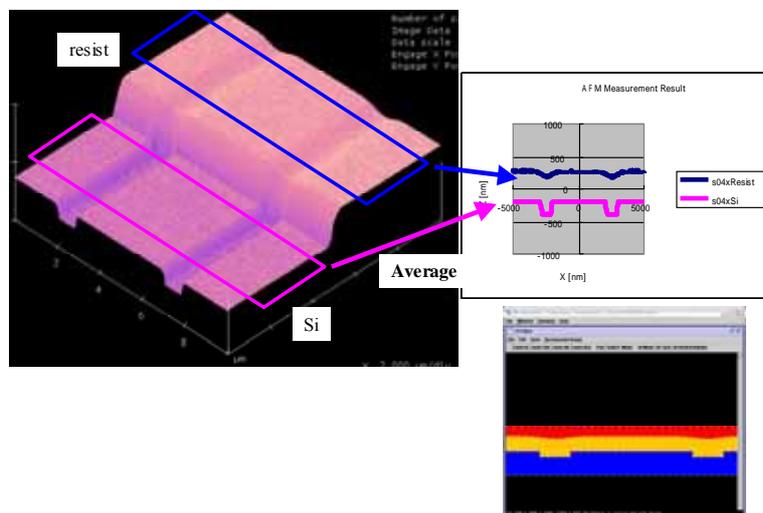


図 73 アライメントマークの一部のレジストを無くした部分の AFM 計測結果

このレジスト有り、無しの両方の部分を AFM により形状計測し、アライメントマークとレジストの塗布状態を AFM の計測精度で求めた。そしてレジスト塗布前後のアライメント信号を光学 Simulator で計算した。既に実際にアライメント信号を検出、格納してあるので、それに対して光学 Simulator で計算したしたものとの比較を図 74 に示す。

レジスト塗布前後のアライメント信号両方に対して実験と光学 Simulator での結果が良く一致していることが判る。

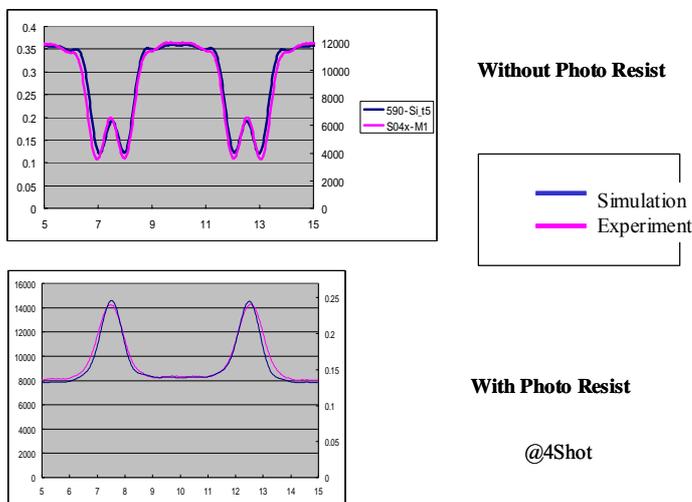


図 74 実際のアライメント信号と光学 Simulator で求めた信号

次に光学 Simulator で求めたレジスト塗布前後のアライメント信号に対して信号処理を行い、レジスト無しのアライメントマークに対してレジストが上に塗布されたアライメントマークの計測のズレを算出した。各ショットで算出した計測のズレをウエハの回転誤差を算出したものを図 75 に示す。

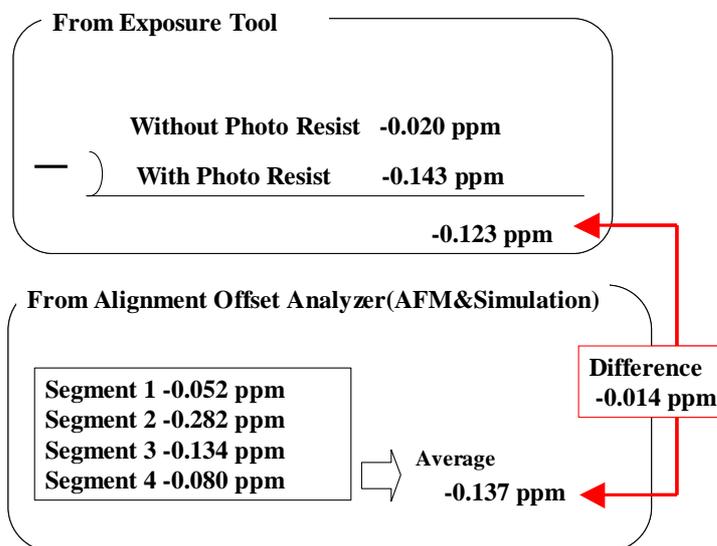


図 75 ウエハの回転誤差の計算結果

AFM 計測及び光学 Simulator によるウエハ倍率誤差は-0.13ppm となった。

一方、実験で求めたウエハ倍率は

レジスト無し：-0.020ppm

レジスト有り：-0.143ppm

であり、Si エッチングしたアライメントマークの形状の対称性は良いので、それを使用したレジスト無しでのウエハ倍率には誤差が少ないとし、レジスト有りでのウエハ倍率に対してレジスト無しでのウエハ倍率の引いた差分をウエハ倍率誤差として算出した値は、-0.123ppm である。

実験で算出したウエハ倍率誤差： -0.123ppm

AOA として算出したウエハ倍率誤差： -0.137ppm

となりその差分は-0.014ppm となった。ウエハ倍率誤差による各ショットでの XY の位置ズレの発生は使用したウエハの各ショットの配置により幾何学的に一義に算出できる。そこで図 76 に示した様に今回の 8 インチ (200mm) ウエハでの-0.014ppm のウエハ倍率誤差は各ショットの XY の位置ズレに換算し計算すると、3 σ で 1.82nm となった。

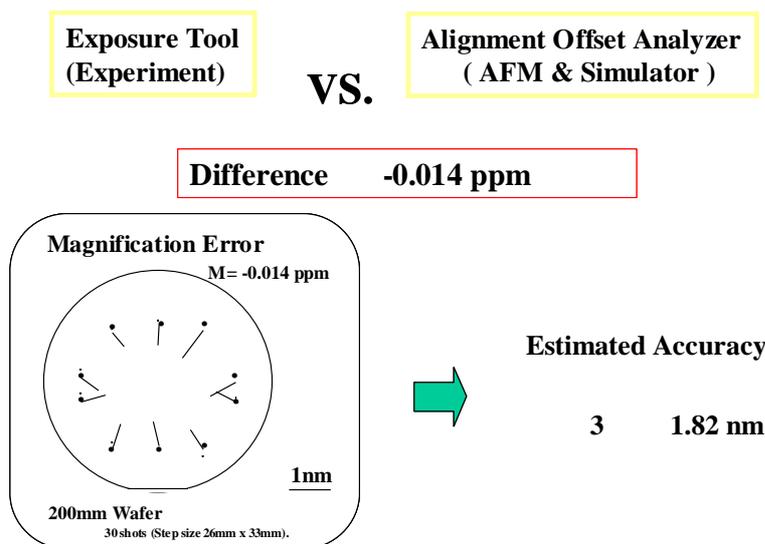


図 76 倍率誤差とウエハ内の計測誤差

AOA として算出したウエハ倍率誤差-0.137ppm は四ショットからの平均値としており、各四ショットのばらつきは、図 75 からレンジで 0.230ppm である。この 0.230ppm を各ショットの XY の位置ズレに換算し計算すると、3 σ で 29.9nm に対応する。

図 76 に示した様に今回の検討で算出した AOA の現状における精度として 1.82nm としたが、その値には 29.9nm の誤差があることになる。

この誤差も考慮すると現状の AOA により数十ナノメートルのオーダーまで計測誤差を軽減できると言うことができる。この基礎検討により WIS 対策の方法として AOA は有効な手段となりうる可能性があることが証明できた。

4.3 今後のプロセスへの課題と対応案

次に今後の半導体の進展を考えた上で、導入が予想されるプロセスに対する課題とその対応案に関して私見を述べる。

今後、導入される半導体プロセスに対してウエハアライメントとして対応しなければならない項目として以下の二つが主に考えられる。

- 1) メタルゲート等の新規プロセス
- 2) DP に対応した高精度なアライメント

まず、1) のメタルゲート等の新規プロセスによる問題点と対応案等を検討した結果を記載して、課題と将来展望とする。

これまでの CMP 等の新規のプロセスが半導体製造に導入される毎にアライメントの精度劣化が問題となってきた。今後も新規のプロセスが導入されるであろうが、数年前から提案されているメタルゲートプロセス³⁶⁾はアライメントに対して大きな問題を生じる懸念がある。メタルゲートとは、金属もしくは金属的な導電性を持つ化合物をゲートの電極に用いることである。現在の LSI のゲート電極には不純物を添加した多結晶シリコン (PolySi) が用いられているが、この材料は半導体であるためゲート電極表面が僅かに空乏化し、トランジスタの電流駆動力を低下させる原因となる。メタルゲートを用いればこのゲート空乏化をなくすことが可能であるため、今後のより高性能化を求められる半導体デバイスに必須の技術と考えられている。具体的なメタルゲート材料としては NiSi や Ni₃Si 等の Ni シリサイド結晶層や TiN、Ta₂N₅、WN 等の金属の窒化化合物が提案されている。

このメタルゲート材料は、その名の通り金属であり、アライメントに使用する光を透過しないため、CMP により平坦化された場合、アライメントマークの画像コントラストはほとんどなくなり検出することが大変困難であると考えられ大きな問題となると予想する。この現象を説明するために図 77 以下を使用して現状の PolySi 使用の場合とメタルゲートの

場合の半導体の縦構造（概略）を示しながら説明を行う。

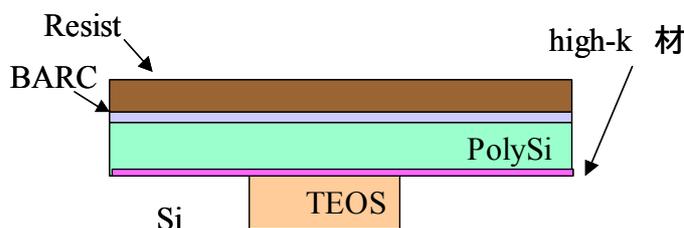


図 77 露光前の PolySi ゲートプロセスの縦構造

ゲート工程では、先に作製した素子分離パターンに重ね合う様にアライメントを行い、ゲートパターンを形成する。この素子分離プロセスを STI (shallow trench isolation) と呼び、TEOS (Tetra-Ethyl-Ortho-Silicate) という材料で構成している。この STI パターンは CMP で構成し、図 77 に示した様に周りの Si に対して凹凸の無い状態が理想である。STI プロセスで作製したアライメントマークも同じように CMP で平坦になる。しかしながら TEOS の屈折率と Si の屈折率が異なるため、図 77 の様に、high-K 材、PolySi、BARC、Resist と成膜した状態でもアライメントで使用する波長 500nm-700nm においては、各成膜は透明であり、アライメントマークの信号コントラストはそこそこあり、問題なく検出できる。露光装置でアライメント後、露光現像して、図 78 の様な BARC、Resist でパターンを形成した縦構造となる。

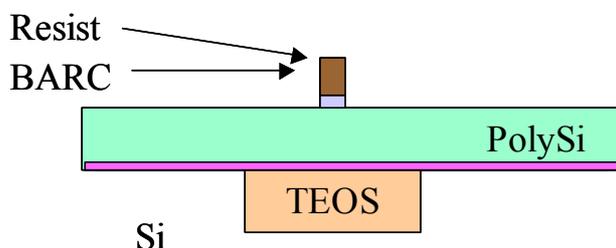


図 78 露光、現像後の PolySi ゲートプロセスの縦構造

この BARC、Resist で形成したパターンをマスクとしてエッチングすることで、図 79 に示した PolySi のパターンを形成する。

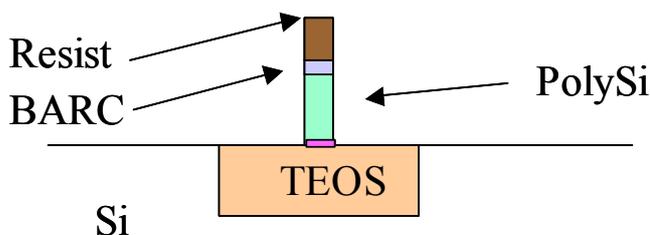


図 79 エッチング後の PolySi ゲートプロセスの縦構造

更にアッシングにより BARC、Resist を除去することで図 80 の PolySi だけのパターンが形成することができる。

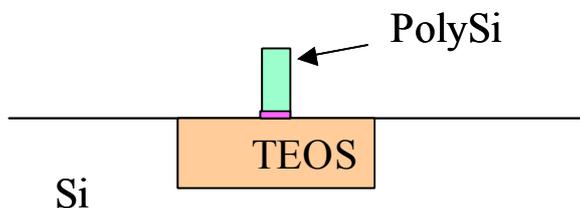


図 80 アッシング後の PolySi ゲートプロセスの縦構造

次にメタルゲート工程の縦構造の概略を図 81 に示す。(図 82 がリソグラフィー後の所望のゲートパターンである。)

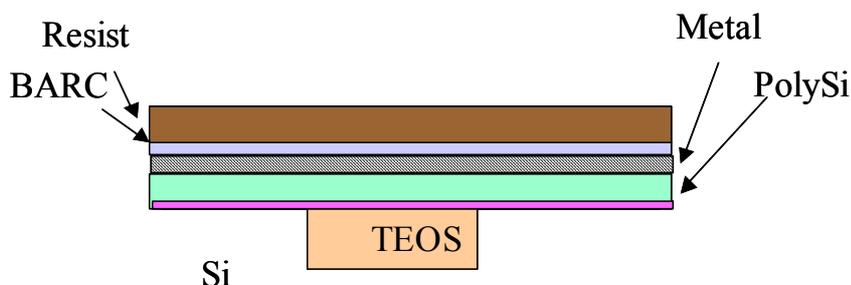


図 81 露光前のメタルゲートプロセスの縦構造

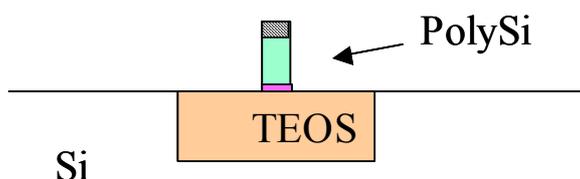


図 82 アッシング後のメタルゲートプロセスの縦構造

図 77 の従来の PolySi だけを使用した縦構造とはメタルが成膜されているかの違いである。このメタル材の厚さは各デバイスメーカーで異なり、現在まさに各社の研究開発により最適値を決め様としている段階であるが、ほとんどが 50nm 以上の厚さであり、アライメントで使用する波長 500nm-700nm を透過しないため、PolySi だけの場合とは異なり、アライメントマークの信号コントラストがほとんどなくなる懸念がある。

これまでの WIS は特にアライメントマーク自体の非対称性が問題となっていたが、メタルゲートプロセスにとっては誤差は何もない(アライメントマークの形状は平坦で不透明であるが非対称性では無い)場合でもアライメントにとって問題となることになる。

この解決策として

- 1) コントラスト強調技術
- 2) 裏面からの観察
- 3) プロセス対応

が考えられる。

コントラスト強調技術は、CMP で平坦にしたつもりでも、数 nm の物理的な段差がアライメントマークとしてある場合に関して、である。通常の明視野照明の画像は、照明系の部分的コヒーレント係数を小さくすると、画像のコントラストが向上することが判っている。アライメント光学系の照明系の σ を 0.3 以下にすることで、画像コントラストが向上する。しかしながら σ を 0.3 以下にすると画像のサブフリンジが発生し、その非対称性は、図 23 で示したサイン関数の様に変化せず³⁷⁾、 σ の値を考慮した光学系の評価が必要となる。

Si は 1 ミクロン程度の赤外波長に関しては透過性があるので、赤外波長を使用しての裏面からの観察が提案され³⁸⁾、実際の顕微鏡として製品化されているものもある。裏面からの観察によるアライメント計測系は、ウエハの支持の仕方、ウエハの平行度のバラツキ等、従来のアライメント計測系にはなかった解消しなければならない問題点が多数存在する。

プロセス対応として最も効果の高いものはメタル部分を剥離してしまう方法である。³⁸⁾ レーザアブレーション等でメタル部を剥離するので、メタル部をアライメント光が透過しないと言う問題を根本的に解決する方法である。レジスト塗布後に、メタル剥離をレジスト剥離も一緒に行えば、レジスト要因の WIS も解消することになる。このプロセス対応は最後の手段と認識されており、露光装置のアライメント計測系の対応をまず要求されていくであろう。

次に、2) DP に対応した高精度なアライメントに関して検討した結果を記載して、課題と将来展望とする。

図 16 に示した hp32nm に対する Overlay Budget は、ITRS2006 の要求値 5.7nm とほぼ同じ 6nm であった。DP においては、DP の意味の Doble Patterning に示す様に、例えば hp32nm のパターンを二度の露光により形成する。その為、重ね合わせ精度が線幅精度に影響するため、hp32nm の DP における Overlay Budget は数 nm とされている。⁶⁾

hp32nm の DP における Overlay Budget は 3nm とすると、図 16 に示した Overlay Budget の半分の値を達成しなければならない。

DP における hp32nm 用 Overlay Budget を作成し図 83 に示す。

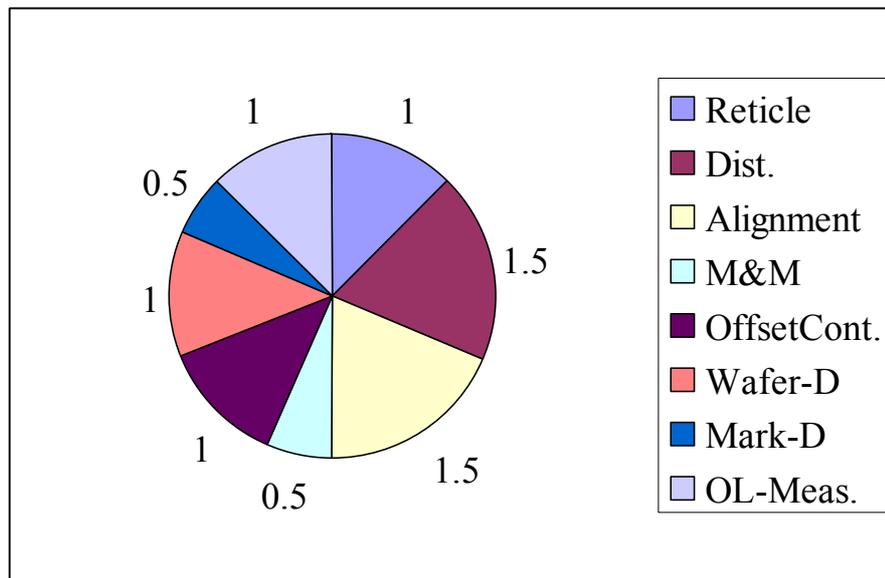


図 83 DP における hp32nm 用 Overlay Budget

図 83 のアライメントの取り分は 1.5nm であり、グローバルアライメントにおいては、アライメントマークを作製する時、アライメント後の露光時の二回、ウエハステージを駆動することになり、ステージ精度の再現性を 1nm(3 σ) とすると二回駆動すると、二乗和のルートは、1.4nm となり、アライメントの取り分の 1.5nm をほとんどを占めてしまう。この様に、DP においてはステージ精度の再現性を 1nm(3 σ) 以下にする必要があり、アライメントの TIS、WIS に関しても今まで以上に小さな値に関して削減する必要がある。

その為にはより高精度な TIS、WIS の計測が必要である。AFM や露光装置を使用している WIS 検討は、検討時間が長く掛かるため、その検討するデータ数が少ないことが問題であり、今後、DP 対応するためにはより多くのデータから、TIS、WIS を検討する必要があり、そのデータ取得の自動システムが、AFM 等の計測時間の向上と合わせて必要となる。

また多くのデータを取得した後に、Data Mining 手法を取り入れて、これまで担当者のマニュアル作業で行ってきた解析を、自動に行うシステムとしていく必要がある。

本研究の TIS の検討で挙げたアライメント光学系の照明系の不均一性がある場合には、ウエハのフォーカスが変化するとアライメントの計測値が変化する³³⁾ ので、DP の様な高精度なアライメントを必要とするには今以上のウエハのフォーカス計測、制御の精度が必要である。その為には実素子を露光した後のフォーカス量の制御等を半導体量産現場においても行う必要があり、それに対する手法⁴⁰⁾ に関しての必要性も高くなると考える。

本研究はアライメント光学系の TIS に関して検討を行ったが、WIS のある時の信号処理

に関して今後、検討を行う予定である。これまで色々研究開発されている信号処理方法の範囲に留まらずに、検査データを真の値として「逆問題」的な方法⁴¹⁾が有効であり、検討する必要があると考える。

4.4 4章のまとめ

本項では、アライメント計測系の誤差 TIS, WIS に対してそれぞれの影響を取り除くための対応策に関して筆者が行った基礎検討の研究内容を順に示した。

TIS に対する対応策として、「像の対称性 SOI と 2 マークの距離計測 TIS2 を使用した評価基準」を提案しその原理に関して説明を行った。この「2 マークの距離計測 TIS2」は、第 3 章での段差量と像の対称性の現象を利用したものであり、実際に露光装置を使用して検討を行い、その結果を示して有効性を明確にした。

本対策をアライメント検出系に適用し、光学系のコマ収差と照明系の均一性を高精度で評価する事が可能となり、半導体の微細化に伴って要求される高精度のアライメント計測を可能とすることを示した。

WIS に対する対応策として、「Alignment Offset Analyzer (AOA)」を提案しその原理を述べた。AOA の精度検討を実際の半導体露光装置、AFM を使用して行い、現状でも AOA を使用して数十 nm のオーダーまで計測誤差を軽減できることを確認し、基礎検討とした。

本対策をアライメント計測系に適用することで、CMP 等のプロセスによるアライメントマークの非対称性 WIS がある場合でも高精度なアライメント計測を可能とすることを示した。

また今後、導入される半導体プロセスにおいて

- 1) メタルゲート等の新規プロセス
- 2) DP に対応した高精度なアライメント

に対してウエハアライメントとして対応しなければならないことを予想し、現状での対応案を示した。

第5章 結論

本研究では、リソグラフィーのウエハアライメント計測系に関して、これまで経験的にしか理解されずにいた様々な誤差要因に対して初めて系統的な解析を行い、装置要因 TIS、プロセス要因誤差 WIS、それぞれに対して、実験や Simulation やモデル化を行うことにより、定性的及びに定量的に誤差の発生のメカニズムや性質を解明した。

そして誤差の影響を取り除く新しい評価方法や対策方法を提案し、基礎検討を行い、データ数は少ないものの装置誤差の抑制、プロセス変動に対して高いロバスト性をもったアライメントが可能となることを確認できた。

本章では本研究で得られた成果を要約し、今後の課題と問題点を明らかにして本論文の結論とする。

5.1 本論文の要約

半導体デバイスの今後の微細化は留まることがないと予想され、それに対応するために半導体製造装置に搭載されている計測系のアライメント検出系や重ね合せ検査装置には、今以上の高精度な検出が要求される。

まず装置誤差要因 TIS に関しては、アライメントの高精度要求に対応するためには、検出原理に「明視野照明 + 画像処理方式」を使用している現在の計測系においては、より光学系の結像性能を向上する必要があり、TIS の軽減が必要とされる。

今回は、これまで経験的に認識していた光学像の対称性の観察物体の段差量に対する依存性を

- 1) 実験で
- 2) Simulation を使用して
- 3) Model 化して

検討を行った。

ここでは、シリコンをエッチングした段差をコマ収差のある光学系を使用して『明視野照明 + 画像処理方式』により光学像を検出する場合に、その段差量 SH を、観察波長 λ を考慮して変えた時に像の対称性はサイン関数で変化し、その周期は $\lambda/2$ であることを明らかにした。周期が $\lambda/2$ であるので像の対称性は、 $\lambda/8$ と $3\lambda/8$ の段差量の時に最も非対称性となり、かつその非対称性が反転した段差量であることも見出した。

光学系に照明系の不均一性がある場合でもコマ収差がある場合と同じく、段差 SH に対して、光学像の非対称性は、サイン関数で変化することが判った。

またこの現象を利用して「光学像の対称性 SOI と 2 マークの間隔計測 TIS2」という評価方法を提案し、半導体露光装置のアライメント検出用光学系に適用し、光学系のコマ収差と照明系の均一性を高精度で評価し、半導体の微細化に伴って要求される高精度の計測が

可能となる事を確認できた。

次にプロセス誤差要因 WIS に関しては、その発生原因に関してレジスト起因、Chemical Mechanical Polishing(CMP)起因に関して検討した。

まず半導体露光装置を使用して WIS の誤差検討をおこない、アライメントマークのマーク線幅とグローバルアライメントの倍率誤差との関係を明らかにした。

次に原子間力顕微鏡 AFM を使用して、アライメントマークの形状を計測し、誤差の検討を行った。AFM を使用してアライメントマーク形状を計測し、その結果からアライメントマークの線幅と、アライメントマークの段差量、アライメント信号の対称性に関する関係を明らかにした。同時の AFM 使用に当たり、他の Profiler と計測誤差を比較検討し、その結果も示した。

WIS の対応策として、「Alignment Offset Analyzer (AOA) 」を提案しその原理を説明した。この AOA の計測手順は以下の様である。

- 1)AFM 等の Profiler によりアライメントマークのレジスト塗布前後で三次元形状を計測
 - 2) 信号 Simulator で三次元形状データを使用してアライメント信号を Simulation する
(顕微鏡による実際の像を考慮して)
 - 3) アライメント信号に対して、信号処理を行い計測誤差を、Profiler データを元に算出
 - 4) 計測誤差を、露光装置によるアライメント後の Offset として使用して露光を実施
- この AOA の精度の基礎検討を実際の半導体露光装置、AFM を使用して行った。

その結果は、グローバルアライメントのウエハ倍率誤差換算としては-0.137ppm であり、各ショットの XY の位置ズレに換算し計算すると、 3σ で 1.82nm となった。この時検討の誤差も考慮して、AOA を使用することにより現状でも数十ナノメートルのオーダーまで計測誤差を軽減できることが判り、WIS 対策の方法として AOA は有効な手段となりうる事が基礎検討の段階として確認でき、今後の量産適用への検討の開始へ移行することができた。

5.2 今後の課題と将来展望

本節では今後の課題について言及し、更に将来展望に関する私見を述べる。

本研究で提案した TIS の評価基準の「2 マークの間隔計測 TIS2」は、半導体露光装置のアライメント光学系の検査において実際に使用され、その手法により調整、確認された光学系を搭載された半導体露光装置が実際に量産現場で使用され、実用化されている。より高精度で光学系の検査を行うためには、フォーカスを変えた場合での光学性能変化³³⁾等のこれまで認識していなかった新たな現象を利用して、検出感度を向上していく必要がある。

一方、WIS 対応である AOA に関しては、第 5 章で述べたとおり生産機で運用する上でのスループットと使いやすさの課題が残っており、それらの課題の解決が必要である。そのため AFM 等の Profiler の二桁以上の高速な計測、FDTD の計算時間の短縮等、将来に向けて解決しなければならない点である。

今後の将来の半導体プロセスにおいては、これから導入されるであろう、メタルゲート等の新規プロセス、DPに対応したアライメントの対応案を示した。本研究の解析手法、対応案を使用して、更に新規な解決策を導入して対応していくことが重要であると考えます。

5.3 研究成果の工業界への貢献

これまで述べてきた通り、本研究により始めて、アライメントの誤差に関して、定性的、定量的な解析が行われた。本研究の工業界に対する貢献は大変大きいと考える。

また TIS の評価方法として新たに提案した「2 マークの間隔計測 TIS2」を高精度に評価する、本論分による提案手法は、半導体露光装置の生産ラインに適用し、性能向上を実現することに使用されている。この提案手法は今回適用したもののみならず、今後より微細化対応を要求される装置の生産ライン以降全てに適用可能であり、本研究で報告した効果を必ず達成できるものと信じている。また本論提案手法は半導体露光装置に対してだけでなく、光学顕微鏡や重ね合わせ検査装置と言った光学系の製品に対しても大変有意義なものであると考える。なぜなら、計測原理を「明視野照明 + 画像処理」を使用しているシステムにとっては、誤差の無い像をどう形成するかが高精度化の為の解決策の王道であるためである。

更に、TIS の壊滅により TIS-WIS Interaction の軽減で、WIS の残存する量産半導体ラインにおけるアライメントの計測エラーを軽減することでの歩留まりを向上させ、半導体ユーザにとっては製造原価の低減、アライメントの為のプロセス最適化の軽減による“Time to Market”の達成をより可能とするものであり、広範な効果が期待される。

謝辞

本論文をまとめるにあたり、学部の卒業研究、大学院修士課程、社会人、社会人大学院生としての長期の間、いつも御懇切な御指導を賜りました電気通信大学 情報通信工学専攻 武田光夫教授に心より深謝申し上げます。本当にありがとうございました。

審査を通じて貴重な御意見を賜り、ご指導いただきました、電気通信大学 上芳夫教授、川端勉教授、東京大学 高増潔教授、大阪大学 高谷裕浩教授、東京農工大学 大谷幸利准教授に対し、ここに改めて感謝の意を述べさせていただきます。ありがとうございました。

本研究はキヤノン株式会社の理解のもとに行われました。そして本論文を執筆する機会を与えて頂き、またその遂行にあたり多大なる御助言を頂きましたキヤノン株式会社コアテクノロジー開発本部 製品技術研究所、宇田幸二部長、渡辺豊部長、藤岡英彦部長に心より御礼申し上げます。

実際の装置使用等においてはキヤノン株式会社光学機器事業本部半導体機器第四開発センターの神田恒夫室長、故・村上栄一主任研究員のご協力無しには遂行することはできませんでした。深く感謝申し上げます。所長、鈴木章義フェローには学生時代からの今まで長期に渡り、影に日向にご指導、ご支援して頂きました。誠にありがとうございました。

キヤノン株式会社製品技術研究所 機器システム 32 研究室の室員各位、特に松本隆宏主任研究員、千徳孝一研究員には数々の多大なる実験、Simulation 等における莫大な作業、多くの議論をさせて頂きました。厚く御礼申し上げます。

重ね合わせ検査装置に関しては、KLA-Tencor の栗田裕之氏には、色々な面でご対応頂き、大変お世話になりました。また原子間力顕微鏡 AFM に関して、色々な技術の相談、計測において、当時日本 Veeco 社勤務の片桐氏には大変お世話になりました。誠にありがとうございました。またニコンの菅谷氏には、競合関係であるにも係わらず、同じ範疇の研究を行っている立場から色々な有意義な議論をさせて頂いたこと、感謝致します。

本研究の期間中、終始有益な御助言ならびに御協力を頂きました、キヤノン株式会社の多くの方々、社外の多くの方々に御礼申し上げます。特に河村栄一氏、加藤毅氏、星賢治氏、八尾輝芳氏、船木守氏、町田宗隆氏、佐藤敦氏、諸星洋氏、譲原活氏には、心から御礼申し上げます。

最後に、本論文の執筆において、色々な面で支えてくれた家族（安子、まどか、昭久、恵美子）に心から感謝致します。

参考文献リスト

- 1) <http://public.itrs.net/>
- 2) 「最新のリソグラフィ技術～液浸露光を中心として」, OplusE, Vol. 27 (2005-7).
- 3) S. Owa, H. Nagasaka, Y. Ishii, K. Shiraishi and S. Hirukawa : “Full-field exposure tools for immersion lithography”, Proceedings of International Society for Optical Engineering (SPIE), Vol. 5754, pp. 655-668 (2005).
- 4) F. M. Schellenberg: “Resolution Enhancement Technology: The Past, the Present, and Extensions for the Future”, Proceedings of International Society for Optical Engineering (SPIE), Vol. 5377, pp. 1-20 (2004).
- 5) Y. Borodovsky: “Marching to the beat of Moore’s Law”, Proceedings of International Society for Optical Engineering (SPIE), Vol. 6153 (2006).
- 6) W. Arnold: "Manufacturing Challenges in Double Patterning Lithography", Proc. ISSM2006, 283-286 (2006)
- 7) K. Kasumi, E. Kawakami, H. Ina and K. Uda: "CoO Comparison between Immersion, EUVL and Nanoimprint Lithography", Proc. NNT'05, 42 (2005).
- 8) N. Suehira, A. Terasaki, J. Seki, S. Okushima, H. Ono and H. Ina: "Position measurement method for alignment in UV imprint using a high index mold and electronic moire technique", Proc. NNT'06, 25 (2006).
- 9) H. Ina, K. Kasumi, E. Kawakami and K. Uda: "Critical Issues Study of Nano- imprint Tool for Semiconductor Volume Production", Technical Abstract Summary Digest SPIE Advanced Lithography 8 (2007)
- 10) S. Slonaker, S. McNamara, K. Konno, R. Miller, S. Murakami and N. Magome: “Enhanced global alignment for production optical lithography”, Proceedings of International Society for Optical Engineering (SPIE), Vol. 992, pp. 73-81 (1988).
- 11) S. Chang, S. J. DeMoor, J. M. Brown, C. Atkinson and J. A. Roberge : “An improved method to determine optimal alignment sampling layout ”, Proceedings of International Society for Optical Engineering (SPIE), Vol. 5038, pp. 70-80 (2003).
- 12) 稲秀樹: “ステツブアンドリピ - ト露光方法 ,特公告平 1-49007
- 13) B. G. Sluijk, T. Castenmiller, R. C. Jongh, H. Jasper, T. Modderman, L. Levasier, E. Loopstra, G. Savenije, M. Boonman and H. Cox : “Performance results of a new generation of 300-mm lithography systems”, Proceedings of International Society for Optical Engineering (SPIE), Vol. 4346, pp. 544-557 (2001).
- 14) D. J. Coleman, P. J. Larson, A. D. Lapata, W. A. Muth, and A. Starikov, “On the accuracy of overlay measurements: tool and mark asymmetry effects,” SPIE **1261**, 139-161 (1990).
- 15) T. Kanda, K. Mishima, E. Murakami and H. Ina : “Alignment Sensor Corrections for Tool

- Induced Shift (TIS)", Proceedings of International Society for Optical Engineering
- 16) H. Ina: "Overlay Budget for 65 nm Node and Beyond", Next Generations Lithography Work Shop 2003 Collection of Abstracts (2003).
 - 17) 稲秀樹, 千徳孝一, 森鉄也, 三島和彦, 鈴木章義: "半導体製造における計測用結像光学系の収差補正", 光学シンポジウム予稿集, Vol. 25, p. 15 (2000).
 - 18) 稲秀樹, 諸星洋: "TIS-WIS Interaction について", 1998 年秋季応用物理学会関係連合講演会, Vol. 59, p. 589 (1998).
 - 19) H.Ina and M.Takeda : "Aberration evaluation of alignment optics in lithographic tools by use of a step-height structure highly sensitive to the asymmetry of an optical image", Applied Optics, Vol. 46, Issue 17, pp. 3485-3492 (June 2007).
 - 20) 稲秀樹, 神田恒雄, 村上栄一, 三島和彦: "段差量に対する像の対称性変化", 1996 年秋季応用物理学会関係連合講演会, Vol. 57, p. 786 (1996).
 - 21) 稲秀樹, 村上栄一, 諸星洋, 三島和彦, 神田恒雄: "コマ収差と照明系の評価方法 / 結像を利用した計測系", 光学シンポジウム予稿集, Vol. 23, pp. 30-36 (1998).
 - 22) J. H. M. Neijzen, R. D. Morton, P. Dirksen, H. J. L. Megens and F. Bornebroek: "Improved wafer stepper alignment performance using an enhanced phase grating alignment system", Proceedings of International Society for Optical Engineering (SPIE), Vol. 3677, pp. 382-394 (1999).
 - 23) K. Simon, R. Marklin, R. Selzer, O. Vladimírski, Y. Vladimírski and F. Cerrina: "Analysis and identification of factors contributing to the overlay budget", Proceedings of International Society for Optical Engineering (SPIE), Vol. 3331, pp. 157-164 (1998).
 - 24) S. Bae, Y. Kim, K. Park, J. Kim, W. Lee, S. Lee and D. Lee: "The Reduction of Wafer Scale Error Between DI and FI in Multi Level Metallization by Adjusting Edge Detection Method", Proceedings of International Society for Optical Engineering (SPIE), Vol. 3998, pp. 460-469 (2000).
 - 25) Luci and E. G. Ballarin: "Optimization of Alignment Markers to Limit the Measurement Error Induced During Exposure by Lens Aberration Effects", Proceedings of International Society for Optical Engineering (SPIE), Vol. 4689, pp. 374-385 (2002).
 - 26) A. Sugaya, Y. Kanaya, S. Nakajima, T. Nagayama and N. Shiraishi: "Innovative Optical Alignment Technique for CMP Wafers", Proceedings of International Society for Optical Engineering (SPIE), Vol. 4691, pp. 959-970 (2002).
 - 27) 議原浩, 船木守, 町田宗隆, 稲秀樹: "プロセス誤差低減の為のアライメントマークの線幅最適化", 2000 年秋季応用物理学会関係連合講演会, Vol. 61, p. 604 (2000).
 - 28) H. Ina, K. Sentoku, T. Matsumoto, H. Sumitani and M. Suita, "Alignment Mark Optimization to Reduce Tool- and Wafer-Induced Shift from XRA-1000", Jpn. J.

- Appl. Phys. Vol. 38 (1999) pp. 7065-7070
- 29) 稲秀樹, 讓原浩, 船木守, 町田宗隆, 神明由香子: “Profiler を使用したプロセス誤差の定量化検討”, 2000 年秋季応用物理学会関係連合講演会, Vol. 61, p. 57 (2000).
 - 30) T.Nagayama, S. Nakajima, A. Sugaya, Y. Kanaya and A. Sukegawa: “New method to Reduce Alignment Error Caused by Optical System”, Proceedings of International Society for Optical Engineering (SPIE), Vol. 5038, pp. 849-860 (2003).
 - 31) 菅谷綾子, 中川正弘: “光学系の検査装置および該検査装置を備えた投影露光装置”, 特開平 9-49781.
 - 32) A. Sugaya, Y. Kanaya, S. Nakajima, T. Nagayama and N. Shiraishi: “Optical Alignment Optimizations for Reducing Wafer-Induced Shift”, Jpn. J. Appl. Phys., Vol. 43, pp. 7419-7426 (2004).
 - 33) A. Sugaya, T. Nagayama and T. Masada: “Tool-Induced Shift and Pupil Transmittance Distribution in Measurement Optics”, Jpn. J. Appl. Phys., Vol. 44, pp. 5505-5514(2005).
 - 34) K. Sentoku, T. Matsumoto and H. Ina, "Novel Strategy for Wafer Induced Shift (WIS)", Proc. SPIE Vol. 4691, pp.981-989,(2002)
 - 35) H. Ina, T. Matsumoto and K. Sentoku: “Alignment Offset Analyzer against Wafer-Induced Shift (WIS)”, Jpn. J. Appl. Phys., Vol. 43, pp. 3995-3998 (2004).
 - 36) Metal gate and high-k integration for advanced CMOS devices
Guillaumot, B.; Garros, X.; Lime, F.; Oshima, K.; Chroboczek, J.A.; Masson, P.; Truche, R.; Papon, A.M.; Martin, F.; Damlencourt, J.F.; Maitrejean, S.; Rivoire, M.; Leroux, C.; Cristoloveanu, S.; Ghibaudo, G.; Autran, J.L.; Skotnicki, T.; Deleonibus, S. Plasma- and Process-Induced Damage, 2003 8th International Symposium Volume , Issue , 24-25 April 2003 Page(s): 56 - 60
 - 37) 稲秀樹, 千徳孝一: “小 σ 時の光学像対称性の段差依存性”, 2001 年春季応用物理学会関係連合講演会, Vol. 48, p. 987 (2001).
 - 38) 稲 秀樹、坂井 文夫、中野 一志: “露光方法”, 特開昭 63 - 24618
 - 39) 池上浩、川野健二、渡瀬正美、石行一貴、早坂伸夫、小林正嘉、小川洋一、吉高直人、西屋憲、伊藤信一: “ 金属薄膜レーザアブレーションによるアライメント精度向上方法”, 2004 年春季応用物理学会関係連合講演会, 29a-G-/ II -1,(2004).
 - 40) H. Ina, S. Oishi and K. Sentoku: "Focus and dose measurement method in volume production", Jpn. J. Appl. Phys., Vol. 44, No. 7B, pp. 5520-5525 (2005).
 - 41) H. Ina, K. Sentoku, S. Oishi, T. Miyashita and T. Matsumoto: "Focus and Dose Controls, and Their application in Lithography", Technical Abstract Summary Digest SPIE Advanced Lithography 43 (2007)

公表文献リスト

- 1) 稲秀樹, 神田恒雄, 村上栄一, 三島和彦: “段差量に対する像の対称性変化”, 1996 年秋季応用物理学会関係連合講演会, Vol. 57, p. 786 (1996).
- 2) T. Kanda, K. Mishima, E. Murakami and H. Ina, "Alignment Sensor Correction for Tool Induced Shift (TIS)", Proc. SPIE Vol. 3051, (1997). pp.846-855
- 3) K. Uda, N. Mizusawa, Y. Tanaka, Y. Watanabe, H. Ina and S. Uzawa: "X-ray stepper Development for Volume Production at Canon", Proceedings of International Society for Optical Engineering (SPIE), Vol. 3331, pp. 689-697 (1998).
- 4) 稲秀樹, 村上栄一, 諸星洋, 三島和彦, 神田恒雄: “コマ収差と照明系の評価方法 / 結像を利用した計測系”, 光学シンポジウム予稿集, Vol. 23, pp. 30-36 (1998).
- 5) 稲秀樹, 諸星洋: “TIS-WIS Interaction について”, 1998 年秋季応用物理学会関係連合講演会, Vol. 59, p. 589 (1998).
- 6) 稲秀樹, 諸星洋: “TIS 評価方法について”, 1998 年秋季応用物理学会関係連合講演会, Vol. 59, p. 589 (1998).
- 7) H. Ina, K. Sentoku, T. Matsumoto, H. Sumitani and M. Suita, "Alignment Mark Optimization to Reduce Tool- and Wafer-Induced Shift fro XRA-1000", Jpn. J. Appl. Phys. Vol. 38 (1999) pp. 7065-7070
- 8) 稲秀樹, 千徳孝一, 森鉄也, 三島和彦, 鈴木章義: “半導体製造における計測用結像光学系の収差補正”, 光学シンポジウム予稿集, Vol. 25, p. 15 (2000).
- 9) 譲原浩, 船木守, 町田宗隆, 稲秀樹: “プロセス誤差低減の為のアライメントマークの線幅最適化”, 2000 年秋季応用物理学会関係連合講演会, Vol. 61, p. 604 (2000).
- 10) 稲秀樹, 譲原浩, 船木守, 町田宗隆, 神明由香子: “Profiler を使用したプロセス誤差の定量化検討”, 2000 年秋季応用物理学会関係連合講演会, Vol. 61, p. 57 (2000).
- 11) 稲秀樹, 千徳孝一: “小 σ 時の光学像対称性の段差依存性”, 2001 年春季応用物理学会関係連合講演会, Vol. 48, p. 987 (2001).
- 12) K. Sentoku, T. Matsumoto and H. Ina, "Novel Strategy for Wafer Induced Shift (WIS)", Proc. SPIE Vol. 4691, (2002) pp.981-989
- 13) 稲秀樹, 町田宗隆, 諸星洋: “プロセス誤差のあるウェハーを使用した重ね合わせ検査装置の評価方法”, 2002 年春季応用物理学会関係連合講演会, Vol. 49, p. 725 (2002).
- 14) 稲秀樹, 千徳孝一, 松本隆宏, 松山克宏, 片桐和彦: “W-CMP ウエハのアライメントマーク形状検討について”, 精密工学会, 第 28 回プラナリゼーション CMP 委員会研究会資料, pp.31-37 (2002).
- 15) H. Ina, T. Matsumoto, K. Sentoku, K. Matsuyama and K. Katagiri: "New criterion about the topography of W-CMP wafer's alignment mark", Proceedings of International Society for Optical Engineering (SPIE), Vol. 5038, pp. 445-452 (2003).

- 16) H. Ina: "Overlay Budget for 65 nm Node and Beyond", Next Generations Lithography Work Shop 2003 Collection of Abstracts (2003).
- 17) H. Ina, T. Matsumoto and K. Sentoku, "Alignment Offset Analyzer against Wafer-Induced Shift", Jpn. J. Appl. Phys. Vol. 43, No. 6B, (2004) pp. 3995-3998
- 18) H. Ina, S. Oishi and K. Sentoku: "Focus and dose measurement method in volume production", Jpn. J. Appl. Phys., Vol. 44, No. 7B, pp. 5520-5525 (2005).
- 19) K. Kasumi, E. Kawakami, H. Ina and K. Uda: "CoO Comparison between Immersion, EUVL and Nanoimprint Lithography", Proc. NNT'05, 42 (2005).
- 20) N. Suehira, A. Terasaki, J. Seki, S. Okushima, H. Ono and H. Ina: "Position measurement method for alignment in UV imprint using a high index mold and electronic moire technique", Proc. NNT'06, 25 (2006).
- 21) H. Ina, K. Kasumi, E. Kawakami and K. Uda: "Critical Issues Study of Nano- imprint Tool for Semiconductor Volume Production", Technical Abstract Summary Digest SPIE Advanced Lithography 8 (2007)
- 22) H. Ina, K. Sentoku, S. Oishi, T. Miyashita and T. Matsumoto: "Focus and Dose Controls, and Their application in Lithography", Technical Abstract Summary Digest SPIE Advanced Lithography 43 (2007)
- 23) 稲秀樹, 千徳孝一, 渡辺健二、米田昇三: "CD-SEM を使用したフォーカス、露光量の制御の検討", 2007 年春季応用物理学会関係連合講演会, 29p SH-9, p. 778(2007).
- 24) H.Ina and M.Takeda : "Aberration evaluation of alignment optics in lithographic tools by use of a step-height structure highly sensitive to the asymmetry of an optical image", Applied Optics, Vol. 46, Issue 17, pp. 3485-3492 (June 2007).

出願済み特許リスト

日本特許 公開および権利化特許リスト

公開件数 156 件 (2007/2/22 時点)

権利化 (公告) 特許リスト (2006/12/6 時点)

1)特公平 01-027361 物体観察装置	公告日 89/05/29
2)特公平 01-041249 マ - ク検出装置	公告日 89/09/04
3)特公平 01-041252 観察装置	公告日 89/09/04
4)特公平 01-045973 位置検出方法	公告日 89/10/05
5)特公平 01-049007 ステツプアンドリピ - ト露光方法	公告日 89/10/23
6)特公平 02-035447 露光装置	公告日 90/08/10
7)特公平 02-062940 露光装置	公告日 90/12/27
8)特公平 03-059568 検出光学系	公告日 91/09/11
9)特公平 03-062010 アライメント方法	公告日 91/09/24
10)特公平 03-076014 投影露光装置	公告日 91/12/04
11)特公平 03-076015 投影露光装置	公告日 91/12/04
12)特公平 03-076016 投影露光装置	公告日 91/12/04
13)特公平 04-014341 面状態検査装置	公告日 92/03/12
14)特公平 04-021845 光学装置	公告日 92/04/14
15)特公平 04-051967 パタ - ン形成基板	公告日 92/08/20
16)特公平 04-079128 投影露光装置	公告日 92/12/15
17)特公平 04-079129 位置合せ信号検出装置	公告日 92/12/15
18)特公平 05-046970 露光装置	公告日 93/07/15
19)特公平 05-062812 位置合わせ方法及び装置	公告日 93/09/09
20)特公平 06-050713 露光方法および装置	公告日 94/06/29
21)特公平 06-050714 露光方法	公告日 94/06/29
22)特公平 06-070955 観察装置	公告日 94/09/07
23)特公平 07-085465 観察装置	公告日 95/09/13
24)特公平 07-085466 位置合せ装置	公告日 95/09/13
25)特登録 02514037 検知光学系	発行日 96/07/10
26)特登録 02633028 観察方法及び観察装置	発行日 97/07/23
27)特登録 02819592 位置合わせ装置	発行日 98/10/30
28)特登録 02894061 位置検出手段を有した投影露光装置	発行日 99/05/24

- 29)特登録 03019505 露光装置及びそれを用いた半導体露光装置及びそれを用いた半導体
チップの製造方法 発行日 00/03/13
- 30)特登録 03109852 投影露光装置 発行日 00/11/20
- 31)特登録 03252526 検出装置及びそれを用いた半導体素子の製造方法 発行日 02/02/04
- 32)特登録 03303595 照明装置及びそれを用いた観察装置 発行日 02/07/22
- 33)特登録 03306972 位置検出装置及びそれを用いた半導体素子の製造方法
発行日 02/07/24
- 34)特登録 03445047 照明装置及びそれを用いた観察装置 発行日 03/09/08
- 35)特登録 03445100 位置検出方法及び位置検出装置 発行日 03/09/08
- 36)特登録 03517483 位置検出装置及びそれを用いた半導体デバイスの製造方法
発行日 04/04/12
- 37)特登録 03595624 位置計測方法及び位置計測装置 発行日 04/12/02
- 38)特登録 03636571 位置合わせ方法及び露光装置 発行日 05/04/06
- 39)特登録 03720462 半導体露光装置 発行日 05/11/30
- 40)特登録 03733171 位置検出系性能評価方法 発行日 06/01/11
- 41)特登録 03733180 投影露光装置及びそれを用いたデバイスの製造方法 発行日 06/01/11
- 42)特登録 03780221 露光方法及び装置 発行日 06/05/31
- 43)特登録 03796363 位置検出装置及びそれを用いた露光装置 発行日 06/07/12
- 44)特許第 03854921 パラメータの値を決定する装置および方法、デバイスの製造方法、
ならびに露光装置 発行日 06/12/6

USP 公開および権利化特許リスト (2006/9/12 時点)

1)4621890 Optical apparatus including two afocal systems	86/11/11
2)4634240 Optical apparatus using polarized light	87/01/06
3)4641035 Apparatus and a method for position detection of an object stepped portion	87/02/03
4)4645924 Observation apparatus with selective light diffusion	87/02/24
5)4669883 Method and apparatus for alignment	87/06/02
6)4669885 Apparatus for inspecting negatives	87/06/02
7)4814829 Projection exposure apparatus	89/03/21
8)4830499 Optical device capable of maintaining pupil imaging	89/05/16
9)4834540 Projection exposure apparatus	89/05/30
10)4861162 Alignment of an object	89/08/29
11)4883359 Alignment method and pattern forming method using the same	89/11/28
12)4886974 Mark detecting device for detecting the center of a mark by detecting its edges	89/12/12
13)4888614 Observation system for a projection exposure apparatus	89/12/19
14)4901109 Alignment and exposure apparatus	90/02/13
15)4937459 Alignment signal detecting device	90/06/26
16)4952060 Alignment method and a projection exposure apparatus using the same	90/08/28
17)5048967 Detection optical system for detecting a pattern on an object	91/09/17
18)5133603 Device for observing alignment marks on a mask and wafer	92/07/28
19)5137363 Projection exposure apparatus	92/08/11
20)5148214 Alignment and exposure apparatus	92/09/15
21)5160957 Alignment and exposure apparatus	92/11/03
22)5309197 Projection exposure apparatus	94/05/03
23)5323207 Projection exposure apparatus	94/06/21
24)5659384 Position detection apparatus and method	97/08/19
25)5790258 Position detecting device	98/08/04
26)5808724 Illumination method and system having a first optical element at a position optically conjugate with an object and a second optical element closer to the object and on a pupil plane of the system	98/09/15
27)6080512 Semiconductor exposure method and apparatus, and a reticle therefor	2000/06/27
28)6097472 Apparatus and method for exposing a pattern on a ball-like device material	2000/08/01

29)6151120	Exposure apparatus and method	2000/11/21
30)6266130	Position detecting method and position detecting system	2001/07/24
31)6300020	Ball-shaped device exposure apparatus and ball-shaped device manufacturing method	2001/10/09
32)6453000	Exposure method, exposure device and semiconductor device manufacturing method	2002/09/17
33)6493065	Alignment system and alignment method in exposure apparatus	2002/12/10
34)6521889	Dust particle inspection apparatus, and device manufacturing method using the same	2003/02/18
35)6529625	Position detecting method and position detecting device for detecting relative positions of objects having position detecting marks by using separate reference member having alignment marks	2003/03/04
36)6552798	Position detecting method and system for use in exposure apparatus	2003/04/22
37)6559924	Alignment method, alignment apparatus, profiler, exposure apparatus, exposure apparatus maintenance method, semiconductor device manufacturing method, and semiconductor manufacturing factory	2003/05/06
38)6563573	Method of evaluating imaging performance	2003/05/13
39)6636303	Foreign substance inspecting method and apparatus, which detect a height of a foreign substance, and an exposure apparatus using this inspecting apparatus	2003/10/21
40)6636311	Alignment method and exposure apparatus using the same	2003/10/21
41)96639677	Position measuring method and position measuring system using the same	2003/10/28
42)6770408	Dust particle inspection method for X-ray mask	2004/08/03
43)6785583	Management system and apparatus, method therefor, and device manufacturing method	2004/08/31
44)6906805	Position detecting system and exposure apparatus using the same	2005/06/14
45)6940586	Exposure apparatus and method	2005/09/06
46)6950179	Shape measuring apparatus, shape measuring method, and aligning method	2005/09/27
47)6957112	Industrial machine management system and method	2005/10/18
48)6965435	Interferometer system for measuring surface shape	2005/11/15
49)6972847	Position detecting system and exposure apparatus using the same	2005/12/06
50)6975384	Exposure apparatus and method	2005/12/13
51)6980872	Information providing method and system	2005/12/27
52)6992767	Management system, apparatus, and method, exposure apparatus, and control method therefor	2006/01/31
53)6992780	Position detecting method and apparatus, exposure apparatus and device manufacturing	

method	2006/01/31
54)6999893 Position detecting device and position detecting method	2006/02/14
55)7010380 Management system, management method and apparatus, and management apparatus control method	2006/03/07
56)7067826 Position detection method and apparatus	2006/06/27
57)7069104 Management system, management apparatus, management method, and device manufacturing method	2006/06/27
58)7075618 Apparatus control system, apparatus control method, semiconductor exposure apparatus, semiconductor exposure apparatus control method and semiconductor device manufacturing method	2006/07/11
59)7081038 Polishing method and apparatus	2006/07/25
60)97103497 Position detecting device and position detecting method	2006/09/05
61)7106419 Exposure method and apparatus	2006/09/12