

## 論文の内容の要旨

論文題目	Research on COordinate Rotation Digital Computer Hardware Architectures and Applications (CORDICのハードウェア構成及び応用に関する研究)
学位 申請者	NGUYEN THI HONG THU

本論文では、CORDIC (Coordinate Rotation Digital Computer) のハードウェア構成及び応用の研究について述べる。

三角形での角度と辺の関係を計算する三角法は、天文学の研究ではさまざまな用途でよく知られている。さらに、その応用は、今日、アーキテクチャ、測量、物理学、工学などの他の分野にも広がっている。sine、cosine、tangentは3つの重要な三角関数である。その逆関数はそれぞれarcsine、arccosine、arctangentである。これらの関数は、電卓、ロボット、デジタル信号プロセッサ、通信機器などの様々な科学製品にとって必須のものとなっている。従って、高効率、低リソース及び低消費電力を有する三角関数計算アーキテクチャは、効果的な応用の実装につながる。

ルックアップテーブルやテイラー級数など、三角関数を計算する従来の方法がいくつかある。しかしながら、これらの方法は、複雑なアーキテクチャと多くのハードウェア資源を必要とする。現実的には、ルックアップテーブルやテイラーシリーズのような手法は使用せず、三角関数を評価するためにCOordinate Rotation DIgital Computerアルゴリズム（以下CORDICと呼ぶ）を使用する。簡易なアプローチにより、CORDICはシフターと加算器だけ構成でき、モーター制御、ナビゲーション、信号処理、無線通信等の様々な組み込み応用で重要な役割を果たしている。

1959年にJ. E. Volderによって最初に提出され、1971年にJ. S. Waltherによって開発されたCORDICは、その単純な構成にもかかわらず、様々な超越計算を実行することができる。伝統的なCORDICは、Nビットの精度の場合N回の反復を必要とするため、高精度の場合にはより多くのハードウェア資源や長い計算時間を要する。結果として、削減した実行時間及び合理的なハードウェア資源を有するCORDICハードウェア構成は、今日でも依然として必要とされている。さらに、現在、固定小数点および浮動小数点を扱うハードウェア構成は、その長所と短所がそれぞれ異なるため、多くの注目を集めている。具体的には、固定小数点ハードウェア構成ではハードウェア資源は少ないが、ある程度満足でき

る精度の結果が得られる。一方、浮動小数点ハードウェア構成は、高精度を達成しながらも多少のハードウェア資源を要求する。

本論文において、第一に2つの固定小数点CORDICハードウェア構成を提案した。最初は、ARD-SCFE CORDICハードウェア構成である。この構成は、Angle Recording CORDIC (ARD) とScaling-Free CORDIC (SCFE) を組み合わせた構成であり、回転モードでのみ動作する。提案したARD-SCFE CORDICハードウェア構成は、ハードウェアの複雑さ、実行時間、及び計算精度との間の良いトレードオフを得た。さらに、ベクトルモードと回転モードの2つのモードで動作できるCOR QR CORDICハードウェア構成を提案した。提案したハードウェア構成を用いて多入力多出力 (MIMO) 信号検出器の一部であるSphere Decoder (SD) を実装した。結果として、実装されたSDは、LTE (Long Term Evolution) ダウンリンクモジュールに適していることが分かった。

第二に、ハイブリッド(HA)-CORDICである浮動小数点CORDICハードウェア構成を提案した。固定小数点データを入力し、浮動小数点データを出力する構成である。結果として、低リソース、低レイテンシ及び高精度出力を達成できた。さらに、HA-CORDICハードウェア構成を基本にし、並列にデータを入力できるパイプラインパラレル(PP)-CORDICハードウェア構成も提案した。PP-CORDICは、離散コサイン変換 (DCT) を使用するアプリケーションなどの固定の既知入力データ応用に適している。

結果として、提案した複数のCORDICハードウェア構成は、異なる利点を含み、異なる応用に適していることが確認できた。



# 論文審査の結果の要旨

学位申請者氏名 NGUYEN THI HONG THU

審査委員主査 範 公可

委員 石橋 孝一郎

委員 水柿 義直

委員 山尾 泰

委員 渡邊 恵理子

提案されてから60年近くが経過したが、COordinate DIgital Computerアルゴリズム（以下CORDICと称する）関連の研究は依然として重要な研究テーマである。その単純なアプローチのために、CORDICは、科学計算、画像及びビデオ処理、通信システムやロボット技術等の様々な研究分野のハードウェアシステムやASIC設計分野で広く使用されている。本論文では、固定小数点と浮動小数点を扱うCORDICハードウェア構成を提案し実装した。実装目標は、低ハードウェア資源、低レイテンシそして低消費電力の3つの重要な側面を目指した。本論文は、以下に示す5章の構成である。

第1章では、三角関数とCORDICの背景研究について焦点を当てている。また、本論文の研究課題と共に、動機づけや主な達成度や貢献についても言及した。更に、本論文の構成についても明らか提示した。

第2章では、CORDICの動作モードと軌道の詳細を含むCORDICの関連基本知識等を紹介した。また、本章において、CORDIC関連の研究やその応用等についても述べた。

第3章では、提案した固定小数を扱う2つのCORDICハードウェア構成について述べた。Angle Recoding (ARD)とScaling-Free (SCFE)の2種類の高度なCORDICをベースにした最初のハードウェア構成は、回転モードでのみ動作する。提案したARD-SCFE CORDICハードウェア構成は、FPGA上での実装や検証の後に、65nmのSOTBプロセスによるASIC実装を行った。実装や検証結果により、提案したハードウェア構成は、ハードウェア資源や処理時間そして計算精度との間の良好なトレードオフが取れたことを示すことができた。更に、試作チップ評価の結果により、低リーク電流及び高効率のエネルギー消費が得られることが確認できた。そして、ARD-SCFE CORDICのハードウェア構成に基づいて、算術演算プロセッサ

(ARI-ARD-SCFE) を提案した。本提案の算術演算プロセッサは、サイン、コサイン、ハイパボリックサイン、ハイパボリックコサイン及び乗算の5つの算術演算を実行可能である。また、提案した ARI-ARD-SCFEを180nm CMOSプロセスによってASIC上に実装し検証した。実装や検証結果により、本提案の算術演算プロセッサは高いスループットと低消費電力を達成することが確認できた。その次に、第3章では、QR分解問題を目的とした別の固定小数点CORDICハードウェア構成も提案した。QR分解問題は、MIMOシステム内の信号検出器モジュールである Sphere Decoding (SD) モジュールを設計する際によく用いられている。提案したCORDICベースのQR分解 (CQRD) ハードウェア構成は、ベクター及び回転の2つのモードで動作することができ、検証結果により、高性能、低ハードウェア資源や低レイテンシの性能を有することが確認できた。FPGA実装による検証結果において、QR分解問題の要件を満たすことが確認できた後、MIMOシステムのシミュレーションを行った。その後、提案したCQRDモジュールの機能を検証するために、完成したMIMOシステムをFPGAによる実装を行った。更に、提案したCQRDモジュールを搭載したSDモジュールを、SOTB 65nmプロセスを使用してASIC実装を行った。

第4章では、提案した浮動小数点を扱うCORDICハードウェア構成について述べた。本提案浮動小数点CORDICハードウェア構成は、ハイブリッド適応型 (HA) と呼ばれ、固定小数点形式のデータを入力して浮動小数点形式のデータを出力する。本提案ハードウェア構成は、計算精度とハードウェア資源使用率とのバランスを取ることを目指し、並列処理、パイプライン処理、ハードウェア資源共有等の多くの技術を取り込むことで、レイテンシとハードウェア資源を減少させることだけでなく、高計算精度を達成した。本提案HA-CORDICハードウェア構成は、FPGAによる実装及び検証の後、SOTB 65nmプロセスによるASIC実装を行った。実装及び検証結果により、低ハードウェア資源使用、低レイテンシそして低消費電力の高パフォーマンスが達成したことを確認できた。更に、HA-CORDICハードウェア構成をパイプライン並列 (PP) 構成に発展させた。HA-CORDICハードウェア構成とは異なり、PP-CORDICハードウェア構成は入力データを連続的に処理できるため、スループット・レートを大幅に向上させることができた。本提案PP-CORDICハードウェア構成は、FPGAによる実装及び検証の後、180nm CMOSプロセスによるASIC実装を行った。実装及び検証結果により、PP-CORDICハードウェア構成は、固定された既知の入力角度の応用に最適なハードウェア構成であることを証明できた。

最後に、第5章では本論文において述べた研究の主な結果を要約し、本論文を締結した。また、将来に向けた発展研究のポイントについての提案も明記した。

よって、本論文は博士 (工学) の学位論文として十分な価値を有するものと認める。